



**Tiago Manuel
Encarnação Pereira**

**Aquisição e Detecção de Sinais de Baixa CNR por
Software**



**Tiago Manuel
Encarnação Pereira**

**Aquisição e Detecção de Sinais de Baixa CNR por
Software**

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários à obtenção do grau de Mestre em Engenharia Electrónica e Telecomunicações, realizada sob a orientação científica do Prof. Doutor Armando Rocha, Professor Auxiliar do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro.

Dedico este trabalho à minha família, sobretudo aos meus pais e ao meu irmão por serem o meu suporte. Um obrigado especial à minha namorada pela paciência e compreensão nos momentos mais difíceis.

Em memória do meu tio Virgílio Encarnação, espero que estejas orgulhoso!

"Sê plural como o universo!"

Fernando Pessoa

O Júri

Presidente

Prof. Doutor José Carlos Esteves Duarte Pedro

Professor Catedrático do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro

Orientador

Prof. Doutor Armando Carlos Domingues da Rocha

Professor Auxiliar do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro

Coorientador

Prof.^a Doutora Susana de Jesus Mota

Professora Auxiliar do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro

Arguente

Prof. Doutor Sérgio Reis Cunha

Professor Auxiliar da Universidade do Porto – Faculdade de Engenharia

Agradecimentos

Aos meus pais e ao meu irmão que sem eles, nada disto seria possível. Obrigado por todo esforço, carinho e dedicação para comigo.

Aos meus orientadores, o Prof. Armando Rocha e a Prof.^a Susana Mota, pela orientação e suporte que me deram durante o desenvolvimento deste trabalho. Não seria possível produzir este trabalho sem a vossa ajuda.

Um agradecimento especial ao Prof.^o Armando Rocha que será sempre uma referência para mim. Para além do rigor e espírito crítico que inculuiu em mim, ajudou-me a melhorar tecnicamente e transmitiu-me ensinamentos que me ajudarão a crescer no futuro. Irei sempre recordá-lo com muito apreço.

Um obrigado é também dedicado à minha namorada Marlene Paradela, por todas as vezes que não me deixou ir a baixo, por tolerar muitos dos meus atrasos e por me incentivar sempre a acreditar.

Por fim, mas não menos importantes, aos meus amigos de curso e de Lamego, um agradecimento especial pela amizade.

A todos vós, muito obrigado!

palavras-chave

Comunicações por Satélite, Propagação Terra-Satélite, Software, Fast Fourier Transform, Malha de Sincronização de Fase, Recetor de Rádio Digital

resumo

O presente trabalho propõe-se implementar duas ferramentas em software, um deles para aquisição e processamento de um sinal de satélite a 20GHz e canais meteorológicos, o outro para processamento de um sinal de satélite a 40GHz.

Em primeiro lugar desenvolveu-se o software que recebe o sinal de 40GHz, denominado detetor digital, em MATLAB. A aquisição dos dados é feita com base num recetor de rádio digital, o processamento dos dados é feito através de deteção espectral (FFTs) e uma malha de sincronização de fase (PLL). A par da aquisição de dados é feito também um apontamento periódico da antena de receção. Todos os dados processados são guardados em ficheiros de saída devidamente estruturados e datados.

De seguida desenvolveu-se o software de aquisição e processamento do sinal de satélite a 20GHz, denominado software de aquisição, em LabVIEW. Neste caso, a aquisição do sinal de satélite é feita através de um recetor super-heteródino que converte o sinal para a banda de áudio, sinal que depois é digitalizado através de uma placa de aquisição de dados. Os canais meteorológicos são também digitalizados na mesma placa. O software de aquisição recebe os dados provenientes da placa de aquisição e, para fazer o processamento do sinal utiliza deteção espectral (FFTs), para fazer o processamento dos dados meteorológicos, usa apenas médias reduzir a taxa de amostragem. Todos os dados processados são guardados em ficheiros de saída devidamente estruturados e datados.

Finalmente, são analisados alguns resultados obtidos pelo detetor digital, por forma a comparar o desempenho dos métodos de deteção.

keywords

Satellite Communications, Earth-Satellite Propagation, Software, Fast Fourier Transform, Phase-Locked Loop, Software-Defined Radio

abstract

The aim of this thesis is to implement two software tools: one of them is to acquire and process a satellite beacon signal at 20GHz alongside with some meteorological channels, the other is to process a satellite beacon signal at 40GHz.

The first one, developed in MATLAB, is the software for the 40GHz beacon, named Digital Detector. The data acquisition is done with a Software Digital Radio (SDR) receiver, the data processing is done through spectral detection (FFTs) and a phase locked-loop (PLL). In parallel with data acquisition, the digital detector is capable of, periodically, control the antenna pointing system. All processed data is stored in output files properly structured and dated.

The next step was the development, in LabVIEW, of the acquisition and processing software for the 20GHz beacon, named acquisition software. In this case, the acquisition of the satellite signal is made using a superheterodyne receiver which converts the signal to the audio band; the signal is then digitized by a data acquisition board. The weather channels are also scanned on the same board. The acquisition software receives data from the acquisition card and uses spectral detection (FFTs) to detect the signal. Regarding the processing of meteorological data, it displays only averages to control the data rate. All processed data is stored in output files properly structured and dated.

Finally, some results obtained with the digital detector are analyzed in order to compare the performance of both detection methods implemented.

Índice

CAPÍTULO 1	Introdução.....	1
1.1	Motivação e Objetivos.....	1
1.2	Estrutura da Dissertação	3
1.3	Estado da Arte	3
CAPÍTULO 2	Experiências de Propagação Terra-Satélite	7
2.1	Alphasat e o payload SCIEX	8
2.1.1	Aldo Paraboni Q/V Band Payload	9
2.1.2	Caraterísticas do sinal _Q	11
2.1.3	Posição Orbital do Alphasat	14
2.1.4	Sistema de Recepção do Sinal _Q	14
2.1.5	Sistema de Apontamento da Antena	17
2.1.6	Detetor Digital	18
2.2	KA-SAT e Sistema de Aquisição de Dados	19
2.2.1	Hot Bird 13A e KA-SAT	19
2.2.2	Recetor do Sinal _{KA}	19
2.2.3	Sistema de Aquisição de Dados.....	22
CAPÍTULO 3	Arquiteturas de recetores de radiofrequência (RF).....	25
3.1	Recetor Homodino	25
3.2	Recetor Super-heteródino.....	26
3.3	Recetor baseado em SDR	28
3.3.1	Conceito de SDR	28
3.3.2	Influência da ADC no desempenho de um recetor SDR	29
3.3.3	Subamostragem.....	31
3.3.4	Desmodulador I/Q.....	32
3.3.5	Exemplos de Recetores de SDR.....	33
3.3.6	Exemplos de Software de SDR.....	37
CAPÍTULO 4	Métodos de Deteção.....	39
4.1	FFTs.....	39
4.1.1	Resolução Espectral das FFTs	41
4.1.2	FFTs: vantagens e desvantagens	41
4.2	PLL.....	42
4.2.1	Projeto da PLL.....	42

4.2.1.1	Malha Básica de 2º ordem	42
4.2.1.2	Malha Básica de 3º ordem	47
4.2.1.3	AGC.....	51
4.2.1.4	Detetor de Fase e Quadratura (DFQ)	53
4.2.1.5	Aquisição de sincronismo inicial da PLL	54
4.2.2	Detetor coerente: vantagens e desvantagens.....	54
CAPÍTULO 5	Projeto do Detetor Digital	57
5.1	Projeto do Detetor Digital	57
5.1.1	Ficheiros de Entrada do Detetor Digital	58
5.1.2	Ficheiros de Saída do Detetor Digital	59
5.1.3	Paralelização dos Métodos de Detecção (FFTs e PLL).....	62
5.1.3.1	Derivação do AGC.....	62
5.1.3.2	FFTs Auxiliares com resolução de 1Hz.....	63
5.1.3.3	Perda de Sincronismo.....	64
5.1.4	Interface Gráfica	66
5.1.5	Ficheiro de Configuração do Detetor Digital	66
5.1.6	Atualização do Posicionamento da Antena.....	68
CAPÍTULO 6	Implementação em Software do Detetor Digital	71
6.1	Implementação do Método baseado em FFTs em Software	71
6.1.1	Algoritmo das FFTs principais	72
6.1.1.1	Algoritmo das FFTs auxiliares.....	74
6.1.1.2	Algoritmo das FFTs.....	76
6.2	Implementação da PLL em Software	77
6.2.1	Algoritmo da Malha Básica.....	77
6.2.1.1	Dimensionamento do Filtro Digital	77
6.2.2	Algoritmo de Filtragem e Decimação	79
6.2.3	Algoritmo do AGC.....	81
6.2.4	Algoritmo responsável pela gestão do sincronismo da PLL	83
6.2.4.1	Detecção do sincronismo.....	84
6.2.4.2	Atuação em casos de perda de sincronismo.....	84
6.2.4.3	Algoritmo responsável pela gestão do sincronismo	85
6.2.5	Algoritmo da PLL.....	85
6.3	Algoritmo de Atualização do Apontamento da Antena	87
6.4	Implementação do Detetor Digital em Software	88
CAPÍTULO 7	Projeto e Implementação do Sistema de Aquisição	91

7.1	Introdução	91
7.2	Modelo de Programação (MATLAB vs LabVIEW)	93
7.3	Projeto do Software de Aquisição	95
7.3.1	Ficheiros de Saída do Software de Aquisição	95
7.3.2	Sintonização Manual/Automática Inicial do VCO.....	97
7.3.3	Tracking da frequência	97
7.3.4	Interface Gráfica	98
7.3.5	Ficheiro de Configuração do Software de Aquisição.....	98
7.4	Implementação do Producer Loop	99
7.4.1	Configuração da placa e Sincronização da Aquisição	100
7.4.2	Interação entre loops	102
7.4.3	Cálculo dos Marcos Temporais.....	103
7.4.4	Algoritmo do Producer Loop	103
7.5	Implementação do Processor Loop.....	104
7.6	Implementação do Consumer Loop	106
7.7	Implementação do Algoritmo de Sincronização Automática Inicial do VCO	108
7.8	Implementação do Software de Aquisição	110
CAPÍTULO 8 Testes e Resultados.....		113
8.1	Deteção e Análise do Sinal.....	113
8.2	Testes ao Detetor Digital com dados simulados	119
8.2.1	AGC.....	119
8.2.2	Gestão de Sincronismo da PLL.....	121
8.2.2.1	C/N ₀ maior ou igual a C/N _{0th}	121
8.2.2.2	C/N ₀ menor que C/N _{0th}	126
8.2.3	Inicialização da frequência do VCO	130
8.3	Testes ao Detetor Digital com dados reais.....	132
8.3.1	Testes com dados da Universidad Politécnica de Madrid	132
8.3.2	Testes com dados do recetor Alphasat e estação meteorológica.....	139
CAPÍTULO 9 Conclusão e Trabalho Futuro		141
9.1	Conclusão do Detetor Digital.....	141
9.2	Conclusão do Sistema de Aquisição	142
9.3	Trabalho Futuro.....	142
Referências		145

Índice de Figuras

FIGURA 2-1 – ASPETO ARTÍSTICO DO ALPHASAT EM ÓRBITA	8
FIGURA 2-2 - PAYLOADS DO ALPHASAT TDPS.....	9
FIGURA 2-3 - SISTEMA DE COMUNICAÇÃO Q/V BAND PAYLOAD.....	9
FIGURA 2-4 - ARQUITETURA FUNCIONAL Q/V BAND PAYLOAD	10
FIGURA 2-5 – C/N ₀	11
FIGURA 2-6 - RUÍDO DE FASE: NO TEMPO (IMAGEM DA ESQUERDA), NA FREQUÊNCIA (IMAGEM DA DIREITA).....	13
FIGURA 2-7 - RECETOR DO SINALQ.....	15
FIGURA 2-8 - ARQUITETURA DO RECETOR DO SINALQ	15
FIGURA 2-9 - ANTENA DE RECEÇÃO DO SINALQ.....	16
FIGURA 2-10 - VARIAÇÃO DA POSIÇÃO ESPACIAL DO ALPHASAT VS VARIAÇÃO DO GANHO DA ANTENA (12/11/2015 ATÉ 22/11/2015).....	16
FIGURA 2-11 - SISTEMA DE APONTAMENTO COM ANTENA (PARTE MECÂNICA)	17
FIGURA 2-12 - SISTEMA DE APONTAMENTO (CONTROLADOR)	17
FIGURA 2-13 - ENQUADRAMENTO DO DETECTOR DIGITAL.....	18
FIGURA 2-14 - SISTEMA DE RECEÇÃO DO SINAL _{KA} (INTERIOR)	20
FIGURA 2-15 - ARQUITETURA DO RECETOR DO SINALKA	21
FIGURA 2-16 - SISTEMA DE RECEÇÃO DO SINAL _{KA} E ESTAÇÃO METEOROLÓGICA (EXTERIOR)	21
FIGURA 2-17 - ENQUADRAMENTO DO SISTEMA DE AQUISIÇÃO DE DADOS.....	22
FIGURA 2-18 - NI USB-6211	23
FIGURA 3-1 - RECETOR HOMODINO	26
FIGURA 3-2 - RECETOR SUPER-HETERÓDINO	26
FIGURA 3-3 - REJEIÇÃO DO CANAL IMAGEM NUM RECETOR SUPER-HETERÓDINO.....	27
FIGURA 3-4 - ARQUITETURA DE HARTLEY.....	27
FIGURA 3-5 - ARQUITETURA GENÉRICA DE UM SISTEMA SDR: RECEPTOR E EMISSOR.....	28
FIGURA 3-6 - ENQUADRAMENTO DE UM RECETOR EM RF	29
FIGURA 3-7 - DNL NUMA ADC	30
FIGURA 3-8 - ESPECTRO DE UM SINAL COM DISTORÇÃO PROVOCADA POR ALIASING	31
FIGURA 3-9 - DESMODULADOR I/Q	32
FIGURA 3-10 - EQUAÇÃO DA ONDA PORTADORA	32
FIGURA 3-11 - CANCELAMENTO DO CANAL IMAGEM	33
FIGURA 3-12 - NOOELEC RT2 DONGLE	34
FIGURA 3-13 - FUNCUBE DONGLE PRO+.....	34
FIGURA 3-14 - SDR-IQ	34
FIGURA 3-15 - USRP1 DA ETTUS RESEARCH.....	35
FIGURA 3-16 - PERSEUS	35
FIGURA 3-17 - ELAD FDM-S2.....	36
FIGURA 3-18 - B200 DA ETTUS RESEARCH (APENAS PLACA)	36
FIGURA 3-19 - ESQUEMA INTERNO DO B200	37
FIGURA 4-1 - ESPECTRO DE UMA SINC	40
FIGURA 4-2 - JANELA DE HAMMING NO DOMÍNIO DO TEMPO E FREQUÊNCIA.....	41
FIGURA 4-3 - MALHA BÁSICA DA PLL.....	42
FIGURA 4-4 - FILTRO ATIVO DE 1º ORDEM	43
FIGURA 4-5 - RESPOSTA EM FREQUÊNCIA DO FILTRO ATIVO DE 1º ORDEM	44
FIGURA 4-6 - RESPOSTA NO TEMPO DE UM SISTEMA DE 2º ORDEM	45
FIGURA 4-7 - RESPOSTA AO DEGRAU DA PLL DE 2º ORDEM	46
FIGURA 4-8 - RESPOSTA EM FREQUÊNCIA DA PLL DE 2º ORDEM.....	46
FIGURA 4-9 - FREQUÊNCIA DO VCO COM MALHA BÁSICA DE 2º ORDEM.....	47
FIGURA 4-10 - FILTRO ATIVO DE 2º ORDEM	48

FIGURA 4-11 - RESPOSTA EM MALHA ABERTA DA PLL COM FILTRO ATIVO DE 2º ORDEM	48
FIGURA 4-12 - MARGEM DE GANHO (MG) E MARGEM DE GANHO (MF)	49
FIGURA 4-13 - RESPOSTA AO DEGRAU DA PLL DE 2ª E 3ª ORDEM	50
FIGURA 4-14 - RESPOSTA NA FREQUÊNCIA DA PLL DE 2ª E 3ª ORDEM	50
FIGURA 4-15 - RESPOSTA DO AGC	51
FIGURA 4-16 - RESPOSTA EM FREQUÊNCIA DA PLL DE 3ª ORDEM EM FUNÇÃO DE KD	52
FIGURA 4-17 - DETETOR DE FASE E QUADRATURA.....	53
FIGURA 5-1 - ENQUADRAMENTO E ESTRUTURA DO DETETOR DIGITAL.....	58
FIGURA 5-2 - NÚMERO DE SEGUNDOS POR FICHEIRO COM ABERTURA/FECHO BASEADAS EM DURAÇÃO VS TAMANHO	59
FIGURA 5-3 - ESTRUTURA DOS FICHEIROS DE SAÍDA (FFTS E PLL)	60
FIGURA 5-4 – PSEUDO-ALGORITMO DE CÁLCULO DOS VALORES DOS MARCOS TEMPORAIS	61
FIGURA 5-5 - CÁLCULO DA NSD.....	62
FIGURA 5-6 - MODO DE ATUAÇÃO DO AGC.....	63
FIGURA 5-7 - FREQUÊNCIA ESTIMADA PELAS FFTS AUXILIARES PARA $C/N_0 \approx 19\text{DB}/\text{HZ}$ (ESQUERDA) E $C/N_0 \approx 18.6\text{DB}/\text{HZ}$ (DIREITA)	64
FIGURA 5-8 - CENÁRIO1: $C/N_0 \geq CN_{0\text{TH}}$	65
FIGURA 5-9 - CENÁRIO2: $C/N_0 < CN_{0\text{TH}}$	66
FIGURA 5-10 - EXEMPLO DE FICHEIRO *.EAT	69
FIGURA 5-11 - POTÊNCIA RECEBIDA SEM ANTECIPAÇÃO DO ENVIO DE COORDENADAS.....	69
FIGURA 5-12 - POTÊNCIA RECEBIDA COM ANTECIPAÇÃO DO ENVIO DE COORDENADAS.....	70
FIGURA 6-1 - FLUXOGRAMA DO ALGORITMO DAS FFTS PRINCIPAIS.....	73
FIGURA 6-2 - CONCATENAÇÃO DE AMOSTRAS NÃO PROCESSADAS	74
FIGURA 6-3 - FLUXOGRAMA DO ALGORITMO DAS FFTS AUXILIARES	75
FIGURA 6-4 - FLUXOGRAMA DO ALGORITMO DAS FFTS.....	76
FIGURA 6-5 - ALGORITMO DA MALHA BÁSICA	77
FIGURA 6-6 - RESPOSTA EM FREQUÊNCIA DO FILTRO ANALÓGICO VS DIGITAL.....	78
FIGURA 6-7 - FLUXOGRAMA DO ALGORITMO DE CRIAÇÃO DO FILTRO DIGITAL.....	79
FIGURA 6-8 - COMPONENTE O_{OUT} APÓS DECIMAÇÃO	80
FIGURA 6-9 - MÉTODO DE CORREÇÃO DA DECIMAÇÃO	81
FIGURA 6-10 - FLUXOGRAMA DO ALGORITMO DA CADEIA DE FILTRAGEM E DECIMAÇÃO	81
FIGURA 6-11 - MÉTODO DE ATUAÇÃO DO AGC.....	82
FIGURA 6-12 - FLUXOGRAMA DO ALGORITMO DO AGC.....	83
FIGURA 6-14 - FLUXOGRAMA DO ALGORITMO DE GESTÃO DO SINCRONISMO.....	85
FIGURA 6-15 - FLUXOGRAMA DO ALGORITMO DA PLL.....	86
FIGURA 6-16 - FLUXOGRAMA DO ALGORITMO DE APONTAMENTO DA ANTENA	88
FIGURA 6-17 - FLUXOGRAMA DO ALGORITMO DO DETETOR DIGITAL.....	89
FIGURA 6-18 - INTERFACE GRÁFICA DO DETETOR DIGITAL	90
FIGURA 7-1 - ENQUADRAMENTO E ESTRUTURA DO SOFTWARE DE AQUISIÇÃO	93
FIGURA 7-2 - PROGRAMAÇÃO LABVIEW (LADO ESQUERDO) VS MATLAB (LADO DIREITO)	94
FIGURA 7-3 - ESTRUTURA DOS FICHEIROS DE SAÍDA DO SOFTWARE DE AQUISIÇÃO	95
FIGURA 7-4 - DAQ ASSISTANT	100
FIGURA 7-5 - SCANNING LIST	101
FIGURA 7-6 - SAMPLE CLOCK E CONVERT CLOCK	101
FIGURA 7-7 - INTERAÇÃO ATRAVÉS DE ARRAYS VS FILAS	102
FIGURA 7-8 - ENQUEUE SEM CLUSTER VS ENQUEUE COM CLUSTER.....	103
FIGURA 7-9 - FLUXOGRAMA DO ALGORITMO DO PRODUCER LOOP.....	104
FIGURA 7-10 - EXEMPLO DE ESTRUTURA SEQUENCIAL	105
FIGURA 7-11 - FLUXOGRAMA DO ALGORITMO DO PROCESSOR LOOP	106
FIGURA 7-12 - FLUXOGRAMA DO ALGORITMO DO CONSUMER LOOP.....	107
FIGURA 7-13 - FLUXOGRAMA DO ALGORITMO DE SINCRONIZAÇÃO AUTOMÁTICA INICIAL	109
FIGURA 7-14 - FLUXOGRAMA DO ALGORITMO DO SOFTWARE DE AQUISIÇÃO	110

FIGURA 7-15 - INTERFACE GRÁFICA DO SOFTWARE DE AQUISIÇÃO	111
FIGURA 8-1 - MODELO DO ELAD S2	114
FIGURA 8-2 - PATAMAR DE RUÍDO COM TERMINAÇÃO DE 50Ω NA ENTRADA, CAMINHO BYPASS @ 142MHZ (ELAD FDM-S2)	115
FIGURA 8-3 - PATAMAR DE RUÍDO COM TERMINAÇÃO DE 50Ω NA ENTRADA, CAMINHO AMPLIFICADOR 20DB @ 142MHZ (ELAD FDM-S2)	115
FIGURA 8-4 - TESTE DE LINEARIDADE ELAD-S2	116
FIGURA 8-5 - ESPETRO DO SINALQ (ADQUIRIDO EM 15 DE NOVEMBRO)	117
FIGURA 8-6 - POTÊNCIA ESTIMADA DA PORTADORA PARA VÁRIAS LARGURAS DE BANDA	118
FIGURA 8-7 - ESPETRO COM E SEM SINAL (OFFSET INCLUÍDO)	119
FIGURA 8-8 - C/N0 DO SINAL DE TESTE CRIADO (ATENUAÇÃO = 0.1DB/SEG)	120
FIGURA 8-9 - AGC DINÂMICO VS AGC ESTÁTICO (ESTIMATIVA DA POTÊNCIA DA PORTADORA)	120
FIGURA 8-10 - DYNAMIC AGC VS STATIC AGC (ESTIMATIVA DA FREQUÊNCIA DA PORTADORA)	121
FIGURA 8-11 - C/N0 DO SINAL DE TESTE CRIADO (ATENUAÇÃO = 0.2DB/SEG)	122
FIGURA 8-12 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA COM GESTÃO DE SINCRONISMO (ATENUAÇÃO = 0.2DB/SEG)	123
FIGURA 8-13 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA SEM GESTÃO DE SINCRONISMO (ATENUAÇÃO = 0.2DB/SEG)	124
FIGURA 8-14 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA (ATENUAÇÃO = 0.2DB/SEG)	124
FIGURA 8-15 - ESTIMATIVA DA COMPONENTE I _{OUT} (ATENUAÇÃO = 0.2DB/SEG)	125
FIGURA 8-16 - ESTIMATIVA DA COMPONENTE O _{OUT} (ATENUAÇÃO = 0.2DB/SEG)	125
FIGURA 8-17 - C/N0 DO SINAL DE TESTE CRIADO (ATENUAÇÃO = 0.4DB/SEG)	126
FIGURA 8-18 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA COM GESTÃO DE SINCRONISMO (ATENUAÇÃO = 0.4DB/SEG)	127
FIGURA 8-19 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA SEM GESTÃO DE SINCRONISMO (ATENUAÇÃO = 0.4DB/SEG)	128
FIGURA 8-20 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA (ATENUAÇÃO = 0.4DB/SEG)	129
FIGURA 8-21 - ESTIMATIVA DA COMPONENTE I _{OUT} (ATENUAÇÃO = 0.4DB/SEG)	129
FIGURA 8-22 - ESTIMATIVA DA COMPONENTE O _{OUT} (ATENUAÇÃO = 0.4DB/SEG)	130
FIGURA 8-23 - AQUISIÇÃO DE SINCRONISMO SEM FFT INICIAL	131
FIGURA 8-24 - AQUISIÇÃO DE SINCRONISMO COM FFT INICIAL	131
FIGURA 8-25 - ESPETRO DO SINAL _Q	132
FIGURA 8-26 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA (FFTS E PLL)	133
FIGURA 8-27 - PERSPETIVA "MICRO" DA ESTIMATIVA DA FREQUÊNCIA DA PORTADORA (FFTS E PLL)	133
FIGURA 8-28 - ESTIMATIVA DA POTÊNCIA DA PORTADORA (FFTS E PLL)	134
FIGURA 8-29 - PERSPETIVA "MICRO" DA ESTIMATIVA DA POTÊNCIA DA PORTADORA (FFTS E PLL)	135
FIGURA 8-30 - ESPETRO DO SINAL _Q EM DOIS MOMENTOS DIFERENTES	136
FIGURA 8-31 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA COM MÉDIA APROXIMADAMENTE NULA E CONSTANTE (FFTS)	137
FIGURA 8-32 - ESTIMATIVA DA FREQUÊNCIA DA PORTADORA COM MÉDIA APROXIMADAMENTE NULA E CONSTANTE (PLL)	137
FIGURA 8-33 - ESTIMATIVA DA POTÊNCIA DA PORTADORA COM MÉDIA APROXIMADAMENTE NULA E CONSTANTE (FFTS)	138
FIGURA 8-34 - ESTIMATIVA DA POTÊNCIA DA PORTADORA COM MÉDIA APROXIMADAMENTE NULA E CONSTANTE (PLL)	138
FIGURA 8-35 - CONTRIBUIÇÃO DA COMPONENTE I _{OUT} PARA CÁLCULO DA ESTIMATIVA DA POTÊNCIA DA PORTADORA	139
FIGURA 8-36 - POTÊNCIA DO SINALQ E TAXA DE PRECIPITAÇÃO	140

Lista de Acrónimos

ADC	Conversor Analógico-Digital
AGC	Automatic Gain Control
Banda K _a	Banda de comunicações de 27GHz a 40GHz
Banda Q/V	Banda de comunicações de 37,5GHz a 50,2GHz
C/N ₀	Carrier to Noise Spectral Density Ratio
DAC	Conversor Digital-Analógico
DSP	Digital Signal Processor
EIRP	Equivalent Isotropically Radiated Power
ESA	Agência Espacial Europeia
FFT	Fast Fourier Transform
FI	Frequência Intermédia
LNA	Low Noise Amplifier
LNC	Low Noise Converter
LO	Oscilador Local
NF	Noise Factor
NI	National Instruments
NSD	Densidade Espectral de Potência do Ruído
PLL	Malha de Sincronização de Fase
PLO	Phase-Lock Oscillator
RF	Radiofrequência
SNR	Relação Sinal-Ruído
TXCO	Temperature Compensated Crystal Oscillator
UPM	Universidad Politécnica de Madrid
UV	Universidade De Vigo
VCO	Voltage-Controlled Oscillator

CAPÍTULO 1

Introdução

1.1 Motivação e Objetivos

O mercado das comunicações via satélite tem vindo, ao longo dos anos, a demonstrar que é uma das soluções mais rentáveis e eficazes, a médio/longo prazo, para serviços de telecomunicações. Por parte das operadoras existem sempre duas ambições: em primeiro lugar tornar os sistemas de comunicação via satélite cada vez mais eficientes a nível energético, em segundo lugar ser capaz de oferecer aos clientes serviços inovadores com taxas de débito cada vez maiores.

Por exemplo, o uso da banda K_a ¹ oferece centenas de MHz de largura de banda o que permite a implementação de serviços que não eram possíveis usando a banda K_u ². Contudo o sinal sofre de problemas acrescidos devido a atenuação, despolarização e flutuações de amplitude que afetam a qualidade e mesmo a disponibilidade destes serviços. Os fenómenos meteorológicos mais importantes com impacto na propagação são a chuva, nuvens, nuvens de gelo e variações espaciais-temporais do índice de refração da atmosfera. A caracterização do meio de propagação, uma vez que depende de fatores climáticos, exige longas campanhas experimentais de monitorização de sinais de satélite para obter parâmetros fundamentais ao desenvolvimento de modelos do canal troposférico. Estes modelos

¹ A banda K_a é definida, de acordo com a norma IEEE Standard 521-1984, como sendo a faixa do espectro eletromagnético contendo frequências de 27GHz a 40GHz. [46]

² A banda K_u é definida, de acordo com a norma IEEE Standard 521-1984, como sendo a faixa do espectro eletromagnético contendo frequências de 12GHz a 18GHz. [46]

permitirão o desenho de sistemas que combatam eficazmente as contrariedades introduzidas pelo canal -*Propagation Impairment Mitigation Techniques* (PIMTS)- de forma a oferecer uma maior qualidade de serviço.

Em Aveiro existe uma base de dados de propagação a 20 GHz³ que se estende por quase nove anos consecutivos, sendo única na comunidade, e contém dados de atenuação e despolarização que podem contribuir para a caracterização do canal.

Por outro lado, a banda Q/V⁴ (40-50 GHz), cuja exploração comercial se antecipa para os anos próximos, vai ser brevemente alvo de um estudo internacional alargado, usando alguns recursos específicos contratados pela Agência Espacial Europeia (ESA) e instalados no satélite Alphasat. O projeto "LARGE SCALE ASSESSMENT OF KA/Q BAND ATMOSPHERIC CHANNEL USING THE ALPHASAT TDP5 PROPAGATION BEACON" financiado pela ESA, liderado pelo Rutherford Appleton Labs, e tendo por parceiros o Instituto de Telecomunicações-Aveiro, a Universidade de Vigo (UV), a Universidade Técnica de Atenas (NTUA) e a Universidade de Lovaina está neste momento a decorrer. Prevê-se o início da campanha de medição para Janeiro de 2016, a qual contempla ainda a continuação da experiência anterior.

Perante o que foi dito anteriormente, a presente dissertação propõe-se a desenvolver um detetor digital (vacionado para o recetor da banda Q/V) e um sistema de aquisição e deteção (vacionado para o recetor da banda K_a).

O detetor digital é uma ferramenta de software que, aliado a um recetor de *Software-Defined Radio* (SDR), pretende, por processamento digital, estimar os parâmetros de um sinal: amplitude, frequência da última FI e densidade espectral de potência de ruído (NSD) do sinal do satélite Alphasat, assim como a salvaguarda dos dados para posterior processamento com vista à estimação da atenuação do canal e posterior utilização no desenvolvimento ou melhoria dos modelos de propagação. A deteção para obter a máxima gama dinâmica é exigente, pois, o sinal recebido tem uma C/N₀ (*Carrier to Noise Spectral Density Ratio*: dB/Hz) limitada, desvios de frequência sistemáticos e alguma instabilidade de frequência de curto-prazo (ruído de fase).

A deteção pode, por exemplo, ser realizada por uma malha de sincronização de fase (PLL) e deteção síncrona. Trata-se do método com maior sensibilidade mas a malha pode perder o sincronismo quando a relação sinal-ruído (SNR: dB) se reduz abaixo de um determinado patamar. A reaquisição de sincronismo é problemática o que prejudica a medição nas condições de maior interesse ou seja quando o sinal está ainda a sofrer atenuação. A deteção pode também ser realizada por estimação espectral usando FFTs a qual garante uma recuperação imediata após atenuação profunda pois o sinal será identificado imediatamente. O detetor também implementa um algoritmo de controlo do posicionamento da antena de receção.

Uma das ideias chave do detetor digital é explorar as vantagens de ter um recetor de SDR e por conseguinte, desenvolver um algoritmo o mais adaptável possível. Significa isto que o detetor poderá ser usado para fazer recolha de dados de propagação de outros sinais.

³ A nomenclatura usada para nomear as bandas de frequência na presente dissertação, nomeadamente a banda K_a, seguiu a nomenclatura usada pela ESA. Não sendo um pormenor relevante pois as frequências usadas estão explícitas no texto, acaba por ser um erro que tem vindo a ser propagado nos vários documentos publicados pela mesma instituição. De facto os 20GHz, pertencem à banda K e não à banda K_a [46], como está referido ao longo deste documento.

⁴ Entende-se neste contexto banda Q/V como sendo a gama de frequências de 37.5GHz até 50.2GHz. [12]

O sistema de aquisição, apesar de ter o mesmo objetivo do detetor digital, é vocacionado para a receção de um sinal na banda K_a (satélite KA-SAT) e é desenvolvido para substituir um já existente. O sistema de aquisição deste recetor compreende uma placa de aquisição, software que efetua a deteção do sinal de satélite e de vários sensores meteorológicos. O novo sistema pretende colmatar algumas das limitações do anterior: oferece maiores potencialidades na aquisição, um algoritmo mais facilmente alterável, maiores facilidades de visualização gráfica, uma plataforma baseada numa versão recente, cujo sistema operativo permita beneficiar de serviços em *Cloud* (o que facilita cópias de segurança e arquivamento da imensa quantidade de dados adquiridos). A deteção espectral do sinal é realizada através de FFT mas neste caso originalmente sobre uma IF bastante baixa (10.7 kHz).

1.2 Estrutura da Dissertação

No segundo capítulo pretende-se dar uma visão alargada mas superficial sobre toda a dissertação, explicando o seu contexto, aprofundando o enquadramento de ambos os recetores desenvolvidos e quais são os seus objetivos.

O terceiro capítulo é também partilhado pelo detetor digital e pelo sistema de aquisição. Nele é feito um estudo sobre os vários tipos de recetores mais comuns usados em telecomunicações, com o objetivo de explicar a solução usada e porquê.

No quarto capítulo é feita uma abordagem teórica aos métodos usados no detetor digital sendo abordadas as vantagens e desvantagens de cada um. No caso da malha de sincronização de fase, é feito o projeto analógico pois como se verá, para desenhar a malha de sincronização em software parte-se deste projeto.

No quinto capítulo é feito o projeto do detetor digital: as suas várias funções, a coexistência dos dois métodos de deteção e a interface entre o detetor digital e o software de SDR.

No sexto capítulo descreve-se a arquitetura do detetor digital e a resolução de alguns problemas de implementação.

O sétimo capítulo aborda exclusivamente o sistema de aquisição (recetor *Ka-band*).

O oitavo capítulo engloba a análise dos testes efetuados ao recetor do Alphasat e ao detetor digital.

O nono capítulo apresenta as conclusões retiradas, face ao trabalho desenvolvido. São também apresentados alguns tópicos para trabalho futuro, no sentido de melhorar o aprofundar o trabalho desenvolvido na presente dissertação.

1.3 Estado da Arte

O canal de propagação Terra-Satélite acima de 10 GHz oferece elevada largura de banda contudo o sinal está sujeito a fenómenos troposféricos que causam atenuação, despolarização e flutuações do sinal prejudicando ou inviabilizando os sistemas de comunicações. Os fenómenos troposféricos são essencialmente a chuva, nuvens (gelo e água) e turbulência atmosférica. A chuva e nuvens causam atenuação por absorção e espalhamento da energia. A não esfericidade e orientação preferencial das gotas de chuva e cristais de gelo causam despolarização e a turbulência origina a flutuação por focagem/desfocagem da frente de onda no plano da antena.

A caracterização do canal exige longas campanhas de monitorização de sinais de satélite para uma caracterização estatística completa, pois, existem flutuações climáticas de ano para ano bastante

vincadas. Concomitantemente, os modelos de canal envolvem frequentemente os parâmetros meteorológicos medidos preferencialmente no local. São eles a humidade, temperatura, taxa de precipitação, velocidade do vento e outros que sejam possíveis.

Têm vindo a ser realizadas muitas campanhas usando diferentes satélites (OTS, Olympus, ITALSAT, ASTRA, etc) e tem-se progredido para frequências cada vez mais elevadas.

Os recetores para a monitorização ininterrupta do sinal de satélite são muito dispendiosos pois não existe produção em série. O sinal vem afetado ainda de ruído de fase e com variações sistemáticas de frequência devido ao envelhecimento de componentes de osciladores do satélite e recetores. Sendo o sinal muito fraco, são exigidas técnicas que permitam a deteção numa largura de banda muito estreita e que impliquem o seguimento do sinal. Os recetores são normalmente super-heteródinos e o desenho clássico envolvia uma malha de sincronização de fase e a deteção coerente do sinal. O desenho do hardware e administração do sincronismo da malha era uma tarefa difícil. Por outro lado, a arquitetura do recetor tornava-o complexo, exigia elevado ganho e um bom desempenho requeria frequentes medidas de manutenção.

O aparecimento de hardware de processamento digital de sinal – Conversores Analógico-Digitais (ADCs) amostrando a centenas de MS/s, *Numeric Control Oscillator* (NCO), *Digital Receiver Signal Processors*, Field-programmable gate array (FPGA), *Digital Signal Processors* (DSPs) – facilitou o desenho deste tipo de recetores [1][2]. Procedeu-se assim à digitalização de uma frequência intermédia passando o processamento a ser digital e prescindindo assim de andares analógicos complexos.

Contudo respetivo o desenvolvimento do hardware digital é complexo e dispendioso. Assim, foram aparecendo no mercado uma imensa oferta nesta área a preços suportáveis, bem como várias ferramentas de software de apoio. Alguns destes dispositivos permitem o uso de placas complexas vocacionadas para sistemas de telecomunicações mas nem sempre a sua qualidade (estabilidade de temperatura, linearidade, pureza espectral, etc) e versatilidade são adequadas à corrente aplicação. Conhecendo, de outros investigadores, esta característica, implementou-se um detetor [3] usando o GNU-Radio e uma placa Ettus-Research com as placas Basic-RX. Contudo, o nível de sinal exigido à entrada é elevado e o desenvolvimento do software exige também alguma especialização que torna as modificações complexas, especialmente a longo termo, quando o próprio software de suporte muda de paradigma.

Assim, esta tese desenvolve uma nova abordagem para um recetor de propagação dedicado a uma nova experiência com o satélite Alphasat e que visa facilitar enormemente o desenho do hardware analógico. Utiliza-se um sistema radio-digital de elevado desempenho que amostra diretamente uma FI em VHF. A elevada taxa de amostragem e a sensibilidade da placa evitam a introdução de pelo menos uma IF. Por outro lado, o oscilador de controlo numérico facilita a sintonia do sinal para compensar os desvios de frequência deste.

O segundo ponto importante é que não se usa software específico (C++, GNU-Radio, etc) para desenvolver o software de deteção. Em vez de isso, processam-se em diferido os dados guardados continuamente pelo software proprietário do radio digital usando o MATLAB. Ao mesmo tempo, o software proprietário do radio digital permite a monitorização do sinal em contínuo para efeitos de controlo em tempo real. O MATLAB é usado para efetuar a estimativa da amplitude do sinal e dos respetivos parâmetros associados arquivando os dados. A tradicional PLL é implementada completamente no domínio digital e assistida, para a aquisição de sincronismo ser imediata, não comprometendo de forma tão significativa as medidas quando a atenuação do sinal é profunda.

Adicionalmente, ao contrário de outros experimentadores, a aquisição dos dados meteorológicos faz-se com uma estação meteorológica relativamente antiga composta de várias unidades sem sistema de aquisição dedicado e está integrado num outro recetor. Desenvolve-se igualmente um sistema de aquisição baseado em LabVIEW para adquirir os dados meteorológicos e detetar igualmente dois sinais de satélite para substituir um sistema existente. Esta nova ferramenta de software permitirá igualmente uma aquisição mais conveniente dos dados de precipitação (uma maior resolução temporal), maiores facilidades de monitorização em tempo real, arquivamento e salvaguarda dos dados de forma mais automatizada.

CAPÍTULO 2

Experiências de Propagação Terra-Satélite

O presente capítulo tem como objetivo dar uma perspetiva genérica do enquadramento da dissertação com o objetivo de facilitar a compreensão dos conteúdos desta. Como foi referido no CAPÍTULO 1, a tese está dividida em duas partes (Detetor Digital e Sistema de Aquisição de Dados): como partilham o mesmo objetivo dividiu-se este capítulo em duas secções.

Na secção 2.1, é explicado em que consiste o projeto Alphasat no seu segmento (*SCIEX – Scientific Experiment*) e como o detetor digital se enquadra nos objetivos do mesmo (secção 2.1.1), quais as principais características do sinal emitido pelo Alphasat (secção 2.1.2), qual a posição espacial do satélite (secção 2.1.3), como está implementado o recetor do sinal do Alphasat (secção 2.1.4), como está estruturado o sistema de apontamento da antena (secção 2.1.5) e, em linhas gerais, o que se pretende do detetor digital (secção 2.1.6).

A secção 2.2 explica brevemente em que consiste o projeto Ka-Sat e como o sistema de aquisição de dados desenvolvido se enquadra nos objetivos do mesmo (secção 2.2.1), como está implementado o recetor do sinal do Ka-Sat (secção 2.2.2) e, em linhas gerais, o que se pretende do sistema de aquisição de dados (secção 2.2.3).

2.1 Alphasat e o payload SCIEX

Descreve-se de forma breve a plataforma científica instalada a bordo do satélite Alphasat, a qual é de relevo para esta tese.

O Alphasat ou Inmarsat-4A F4 (ver Figura 2-1) [4] é um satélite geossíncrono e o maior satélite de telecomunicações construído na Europa, resultante de uma parceria público-privada entre a ESA e a Inmarsat Global Ltd. O seu *payload* contém sistemas de nova-geração de comunicações *geomobile*, permite acesso à Banda L⁵ e fornece uma vasta gama de serviços de elevado débito de dados para utilizadores da aeronáutica, terrestres e da marinha em toda a Europa, Ásia, África e Médio Oriente.

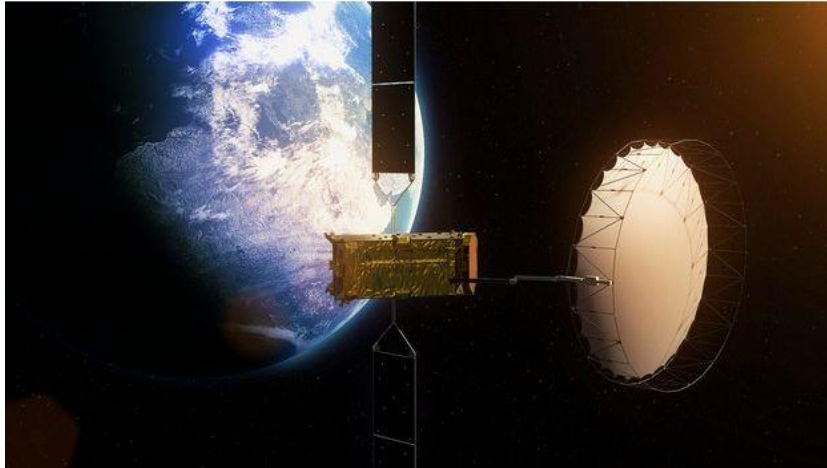


Figura 2-1 – Aspeto artístico do Alphasat em órbita

Esta missão encerra vários objetivos, por parte de ambos os parceiros.

- Objetivos da ESA
 - Validação em órbita da nova plataforma Alphasat
 - Oportunidade de voo e demonstração de quatro avançadas tecnologias de payload (TDPs, ver Figura 2-2), desenvolvidas através da ESA Advanced Research in Telecommunications Systems (ARTES)
 - Estímulo e suporte para novas tecnologias de *payload*.
- Objetivos da Inmarsat Global Ltd.
 - Demonstrar o compromisso de longo prazo da Inmarsat para a banda L, o que lhes permitirá aumentar a sua capacidade em áreas com maior tráfego
 - Prolongar a vida útil da sua constelação na banda L para além do ano 2020
 - Proporcionar novas capacidades em termos de desempenho e disponibilidade de recursos
 - Oferecer desempenho extra sobre grandes territórios-chave.

A dissertação centra-se somente num dos TDPs (Technology Demonstration Payloads) [5], mais concretamente no Aldo Paraboni Q/V Band Payload (TDP5). O malgrado Prof. Aldo Paraboni, que dá o nome a esta plataforma, foi um importante cientista na área de propagação de ondas Terra-Satélite tendo contribuído para o desenho de várias experiências pioneiras nesta área.

⁵ A banda L é definida, de acordo com a norma IEEE Standard 521-1984, como sendo a faixa do espectro eletromagnético contendo frequências de 1 a 2GHz. [46]



Figura 2-2 - Payloads do Alphasat TDPs

2.1.1 Aldo Paraboni Q/V Band Payload

Atualmente, as bandas de frequência usadas por satélites de telecomunicações estão congestionadas, limitando a capacidade de oferta de novos serviços. Este *payload* [6] tem como objetivo explorar as comunicações na banda Q/V para futuras aplicações. A ESA tem lançado recentemente concursos orientados ao desenvolvimento de plataformas de teste para bandas superiores (banda W⁶). Na Figura 2-3 está representado o sistema de comunicação usado pelo *payload*.



Figura 2-3 - Sistema de Comunicação Q/V Band Payload

Seguem-se um conjunto de vantagens e desvantagens consequentes do uso da banda Q/V.

Tabela 2-1 - Vantagens e Desvantagens do uso da banda Q/V

Vantagens	Desvantagens
Maior Largura de Banda	Impacto maior dos fenómenos atmosféricos (atenuação, despolarização, etc)
Antena mais pequena para o mesmo ganho	Necessidade de investigação
Diretividade melhorada para sistemas de feixe localizado	

⁶ A banda W é definida, de acordo com a norma IEEE Standard 521-1984, como sendo a faixa do espectro eletromagnético contendo frequências de 75GHz a 110GHz. [46]

A exploração da banda Q/V por parte do TDP5 é feita através de duas abordagens que podem ser diferenciadas da seguinte forma:

- Testes de Comunicação (COMEX)

O objetivo do COMEX é representar uma versão realista mas em escala reduzida da missão de referência, explorando a banda Q (40GHz) e a banda V (50GHz). Em particular, o objetivo deste trabalho será avaliar o desempenho das ligações que operam na banda Q/V usando técnicas de mitigação de atenuação “*Fade Mitigation Techniques*” (FMT).

- Testes científicos (SCIEX)

O objetivo do SCIEX é obter dados de propagação adicionais da banda K_a e Q/V que são indispensáveis para otimizar o projeto dos sistemas de comunicação dos futuros satélites. Basicamente, pretende proporcionar uma base de dados, constituída por séries temporais do sinal recebido, com a finalidade de analisar o impacto do canal nos sistemas de comunicação.

Os testes de comunicação (COMEX) são realizados com base numa secção dedicada da banda Q/V do *payload*, ao passo que os testes científicos (SCIEX) são realizados com base em dois padrões de frequência (doravante denominados de *beacons*): um na banda K_a (19.701GHz) e outro na banda Q (39.402GHz).

Na Figura 2-4 [7] está representada a arquitetura de todo o sistema de comunicação usado pelo TDP5.

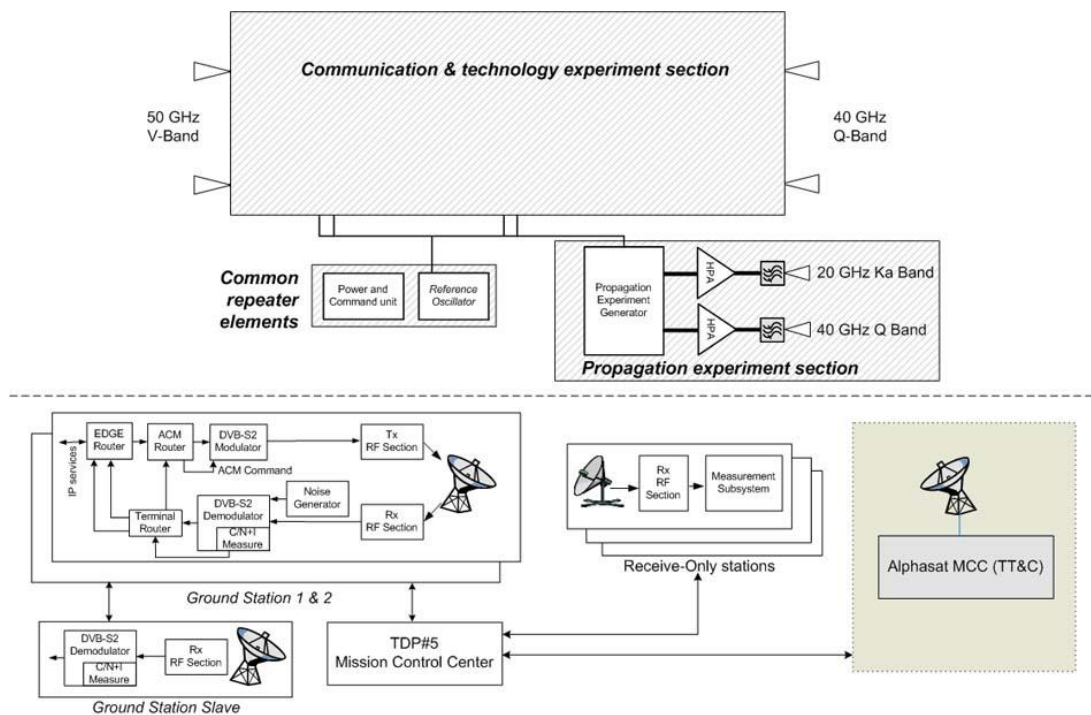


Figura 2-4 - Arquitetura funcional Q/V Band Payload

O detetor digital desenvolvido nesta dissertação enquadra-se na SCIEX e pretende medir o sinal do *beacon* na banda Q, a partir de agora denominado sinal_Q. Este *beacon* é um sinal do tipo CW (*Continuous Wave*).

É agora fundamental perceber, quais as características do sinal_Q de maneira a poder otimizar o projeto do sistema de aquisição e do detetor digital.

2.1.2 Características do sinal

O conjunto de parâmetros relevantes para a recepção do *beacon* engloba: polarização do sinal, potência de transmissão, taxa de variação da amplitude, duração da atenuação, modulação do sinal, espectro e a localização posicional do satélite bem como a sua estabilidade, etc.

Para o projeto do recetor e detetor digital do sinal importa conhecer algumas das características principais do sinal:

- C/N_0

Define-se a C/N_0 como sendo o rácio entre a potência do sinal e densidade espectral de potência do ruído (ver Figura 2-5).

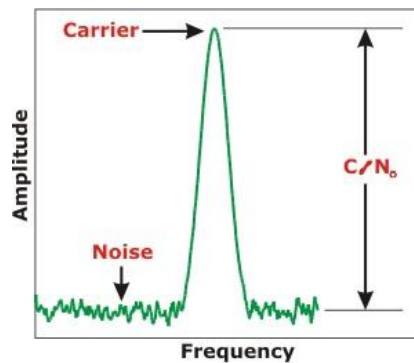


Figura 2-5 – C/N_0

A C/N_0 é um parâmetro que varia com as condições atmosféricas (aliás, é essa variação que se pretende registar com o detetor digital), tanto devido à atenuação do sinal como pelo aumento da potência do ruído. É possível determinar um valor teórico que será aproximadamente o valor da C/N_0 na recepção em condições normais.

Sabendo que a $EIRP^7$ transmitida é de cerca de 29.8dBW e, recorrendo à expressão do *Link Budget*⁸, pode-se definir a potência recebida (P_r) através da seguinte expressão

$$P_r(dBW) = EIRP(dBW) + L(dBW) + G_r(dBi) - Att(dB) \quad \text{Equação 2-1}$$

Em que $L(dBW)$ representa o valor das perdas em espaço livre (dB), $G_r(dBi)$ representa o valor do ganho da antena de recepção (dBi) e Att a atenuação da atmosfera (dB). As perdas em espaço livre são dadas por:

$$L(dBW) = L_{fs} = 20 \log_{10} \left(\frac{\lambda}{4\pi r} \right) \quad \text{Equação 2-2}$$

Em que r corresponde à distância do recetor ao satélite e λ ao comprimento de onda do sinal. O valor de r é aproximadamente 35756km e λ vale 0.0076m.

⁷ Define-se $EIRP$ (Equivalent Isotropically Radiated Power) como a quantidade de potência que uma antena isotrópica ideal teria de emitir para produzir o mesmo valor de potência que o observado na direção de ganho máximo da antena. A vantagem de usar valor $EIRP$ é o facto de permitir comparar a performance de diferentes antenas independentemente do seu tipo, tamanho ou forma pois para além de incluir na sua expressão o valor da potência transmitida, também inclui o valor do ganho da antena.

⁸ A expressão do *Link Budget* de um sistema de telecomunicações permite calcular a potência recebida tendo em conta todos os ganhos e atenuações existentes desde o transmissor até ao recetor.

Para o cálculo do valor de Att, consultou-se a recomendação ITU-R P.676-10 [8] e pode-se concluir que a 40GHz o sinal sofre uma atenuação 0.8dB numa inclinação de cerca de 30º (inclinação média da antena de receção).

Sabendo que G_r (dBi) vale aproximadamente 45dBi [9], através das Equação 2-1 e Equação 2-2 é possível afirmar que a potência recebida é de -141.4dBW, que por sua vez é equivalente a -111.4dBm.

Tendo acesso ao valor da potência recebida (P_r), basta calcular a potência do ruído à entrada do recetor para descobrir o valor de C/N_0 na receção. A principal fonte de ruído num sistema de receção é o ruído térmico visto pela antena e o gerado pelo *Low Noise Converter* (LNC) de entrada. A densidade espectral de potência do ruído térmico é calculada considerando uma temperatura de ruído (T_{sys}), equivalente à temperatura física de uma resistência, que pode ser dada pela seguinte expressão.

$$NSD(dBm/Hz) = 10 \log_{10}(kT_{sys} * 1Hz) + 30 \quad \text{Equação 2-3}$$

Em que k representa a constante de Boltzman (1.38×10^{-23} J/K) e T_{sys} é a temperatura do sistema em Kelvin.

Por forma a contabilizar também a introdução de ruído provocada pelo LNC, o valor de T_{sys} é a soma de duas contribuições: a temperatura vista pela antena (T_A) e a temperatura equivalente de ruído do LNC correspondente à Noise Figure de 3.5dB (T_N).

$$T_{sys} (K) = T_A + T_N \quad \text{Equação 2-4}$$

O efeito de atenuação (Att em dB) provocado pela atmosfera pode ser convertido numa temperatura equivalente de ruído através da seguinte equação.

$$T_A(K) = \left(1 - 10^{-\frac{Att}{10}}\right) T_0 \quad \text{Equação 2-5}$$

Em que T_0 é a temperatura física da atmosfera em graus Kelvin (aproximadamente 300K). Deste modo, obtém-se um valor de T_A aproximadamente igual a 50K.

A temperatura de ruído, T_N , referido à entrada, originado pelo LNC pode ser obtida através da seguinte expressão.

$$Noise Figure(dB) = 10 \log_{10}\left(\frac{T_N + T_0}{T_0}\right) \quad \text{Equação 2-6}$$

Sendo a Noise Figure uma especificação do LNC (3.5dB), obtém-se $T_N \approx 371.6K$ e, conseqüentemente, $T_{sys} = 422K$.

Conclui-se então que $NSD \approx -172dBm/Hz$.

Este ruído possui uma densidade espectral de potência constante ao longo da banda de interesse. Pode-se obter o valor da C/N_0 através da seguinte expressão

$$C/N_0(dB/Hz) = P_r(dBm) - NSD(dBm/Hz) \quad \text{Equação 2-7}$$

Resultando num valor de C/N_0 de, aproximadamente, 60.6dB/Hz. Este valor é então o valor típico que deve ser medido em condições normais denominadas céu limpo.

- **Ruído de Fase**

O ruído de fase mede as variações rápidas (instabilidade) de frequência [10]. No domínio do tempo provoca *jitter*, ou seja, incertezas na passagem por zero (ver Figura 2-6) do sinal.

No domínio da frequência traduz-se num alargamento do espetro ou seja na distribuição da potência por frequências próximas da frequência central (ver Figura 2-6).

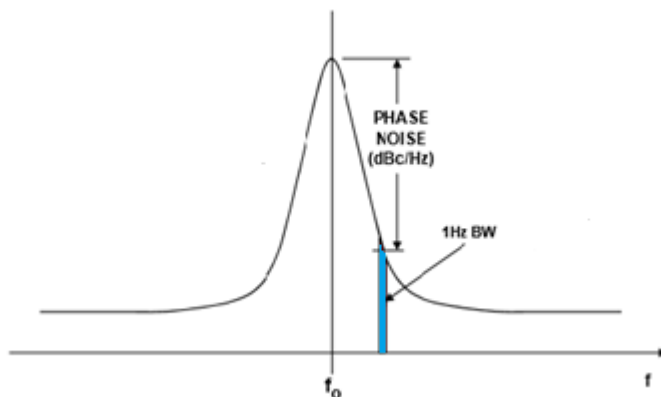


Figura 2-6 - Ruído de Fase: no tempo (imagem da esquerda), na frequência (imagem da direita)

O ruído de fase é normalmente especificado pela *Single Side Band Phase Noise* calculada através da seguinte expressão

$$L(f) = \frac{\text{Potência do ruído em 1Hz}(f)}{\text{Potência da Portadora}} \quad \text{Equação 2-8}$$

$$L(f) = P_n(\text{dB/Hz}) - P_s(\text{dB}) \quad \text{Equação 2-9}$$

Onde P_n é a potência do ruído medida numa largura de banda de 1Hz em dBc e P_s é a potência do sinal em dB. $L(f)$ tem unidades de dBc/Hz, que traduz o quão abaixo está a potência do ruído (medida em 1 Hz) comparativamente à potência total da portadora.

O ruído de fase é um parâmetro importante pois dita a largura de banda ótima de uma PLL que venha a ser implementada ou a largura de banda para estimar o sinal por métodos espectrais. Em relação ao sinal ω_c , a ESA fornece os seguintes valores [12]

Tabela 2-2 - Ruído de fase do Sinal ω_c

Frequency Offset (Hz)	Phase Noise (dBc/Hz)
10	-22
100	-42
1K	-52
10K	-62
100K	-82
>100K	-82

Naturalmente, quanto maior o desvio em frequência da portadora, melhor (mais negativo) será o ruído de fase.

- **Estabilidade em Amplitude**

Quando se faz o estudo do meio de propagação é muito importante ter a certeza de que as variações da amplitude do sinal são provocadas pelo meio e não pelas variações de ganho do recetor ou potência do transmissor. O sinal_Q deve ter uma amplitude bastante estável para garantir que qualquer atenuação que o sinal sofra, é devido ao meio e não transmissora equipamento usado.

A estabilidade da potência EIRP [12] é de cerca de 1.6dB.

- **Estabilidade em Frequência**

A estabilidade de frequência é o parâmetro que caracteriza a variação lenta da frequência do sinal de um transmissor e mede-se em (ppb ou ppm)/ Δt , (i.e., partes por bilião ou milhão num determinado período de tempo). Tipicamente, surge devido a variações de temperatura e envelhecimento dos componentes.

A estabilidade em frequência do sinal_Q é de 3ppm (valor majorante) durante o período de atividade do satélite. Significa isto que a variação máxima de frequência do sinal_Q é de sensivelmente 118kHz, em relação a 39.402GHz.

É natural que a frequência recebida varie ao longo do dia, por efeito de Doppler.

2.1.3 Posição Orbital do Alphasat

O satélite Alphasat, ao contrário de outros usados para este tipo de experiências, terá uma inclinação que variará ao longo do tempo que exigirá o apontamento de antenas com elevado ganho.

A posição orbital ocupada pelo Alphasat é 25ºE. Entre outras informações, sabe-se também que a órbita terá uma elevação que variará lentamente ao longo do tempo e não deverá exceder os 3 graus tendo uma taxa de variação máxima de 0.8º/ano. Após 3 anos de operação, a inclinação deve ser restaurada para 0 graus.

Na subsecção seguinte, quando for descrito o hardware do recetor (inclusive a antena de receção), será estudada a influência destes dados no apontamento da antena de receção.

2.1.4 Sistema de Receção do Sinal_Q

Os recetores para sinais de propagação pretendem ter à saída uma réplica dos sinais de entrada mas a uma frequência mais baixa, também chamada de frequência intermédia (FI), para serem adquiridos com a tecnologia disponível. Um recetor deste tipo tem a arquitetura de recetores super-heteródinos (será estudado na secção 3.2). A complexidade do recetor diminui se for possível adquirir o sinal a uma FI relativamente elevada. O recetor adquirido para este efeito (ver Figura 2-7) disponibiliza uma FI a 142MHz.



Figura 2-7 - Recetor do Sinal

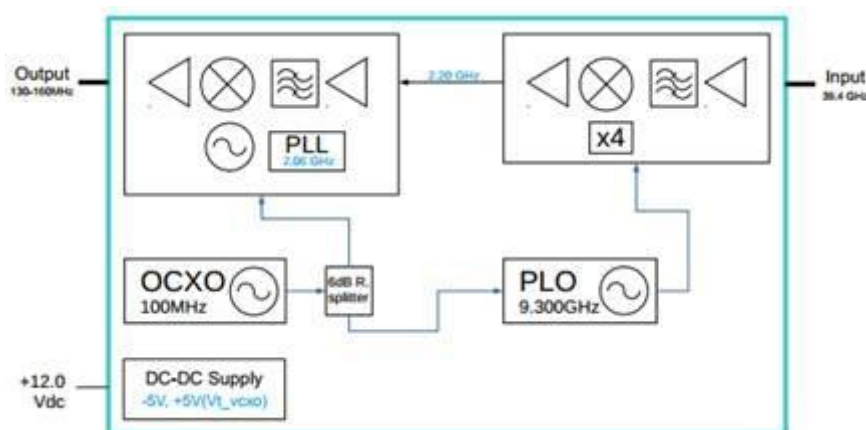


Figura 2-8 - Arquitetura do Recetor do Sinal

Vendo a Figura 2-8, tem-se uma primeira unidade de amplificação, filtragem e conversão de frequência, que converte o sinal de entrada para uma frequência de cerca de 2.202GHz. Esta conversão é efetuada recorrendo a um *Phase-Lock Oscillator* (PLO) sincronizado com uma harmónica de um oscilador a cristal a 100MHz, estabilizado através de um forno interno (OCO). O PLO disponibiliza um oscilador a 9.3GHz que é multiplicado por 4 no bloco de conversão de frequência gerando um sinal a 37.2GHz. A mistura do oscilador local a 37.2GHz com o sinal dá origem a uma primeira FI de 2.202 GHz. A segunda conversão dá origem à FI final a 142MHz. O oscilador local é derivado num sintetizador de frequência baseado no OCO a 100MHz e tem uma frequência de 2.06GHz. O amplificador de 142MHz disponibiliza um sinal com uma amplitude de -50dBm e a largura de banda da FI é de cerca de 30 MHz.

Outra unidade de conversão de frequência poderia ser adicionada de modo a obter uma FI na gama do HF no entanto, optou-se por recorrer a um recetor de SDR capaz de amostrar a FI a 142MHz recorrendo à técnica de subamostragem (ver secção 3.3). No CAPÍTULO 3 serão abordadas as várias arquiteturas de recetores de sinais de Radiofrequência (RF), e será dado ênfase à escolha do hardware para o SDR.

A antena adquirida para o recetor é um refletor de 60 cm de diâmetro do tipo Cassegrain da RFI [9] (ver Figura 2-9). A antena tem um ganho de cerca de 45 dBi e uma largura de feixe a 3dB (HPBW⁹) de 0.8°. Sabendo que a inclinação máxima da órbita do Alphasat é de ± 3 graus, terá que ser implementado um sistema de apontamento programado, caso contrário a amplitude do sinal recebido sofrerá variações enormes de amplitude que poderão mesmo exceder a gama dinâmica do recetor.

⁹ Half-power beamwidth ou 3dB beam-width, consiste no ângulo entre os dois pontos de metade de potência (-3 dB), tendo como referência o valor máximo de ERP do lobo principal da antena.



Figura 2-9 - Antena de Recepção do Sinal

A equação seguinte permite averiguar a gravidade do problema:

$$\Delta G (dB) = 12 \left(\frac{\Delta \theta}{HPBW} \right)^2 \quad \text{Equação 2-10}$$

Em que ΔG corresponde à variação de ganho da antena em dB e $\Delta \theta$ ao desvio em graus da frente de onda em relação ao eixo de máximo de máximo ganho da antena. Na Figura 2-10 pode-se ver a variação da posição do Alphasat ao longo de cerca de dez dias, sobreposta com círculos de $\Delta \theta$ constante (0.4° e 1.2°).

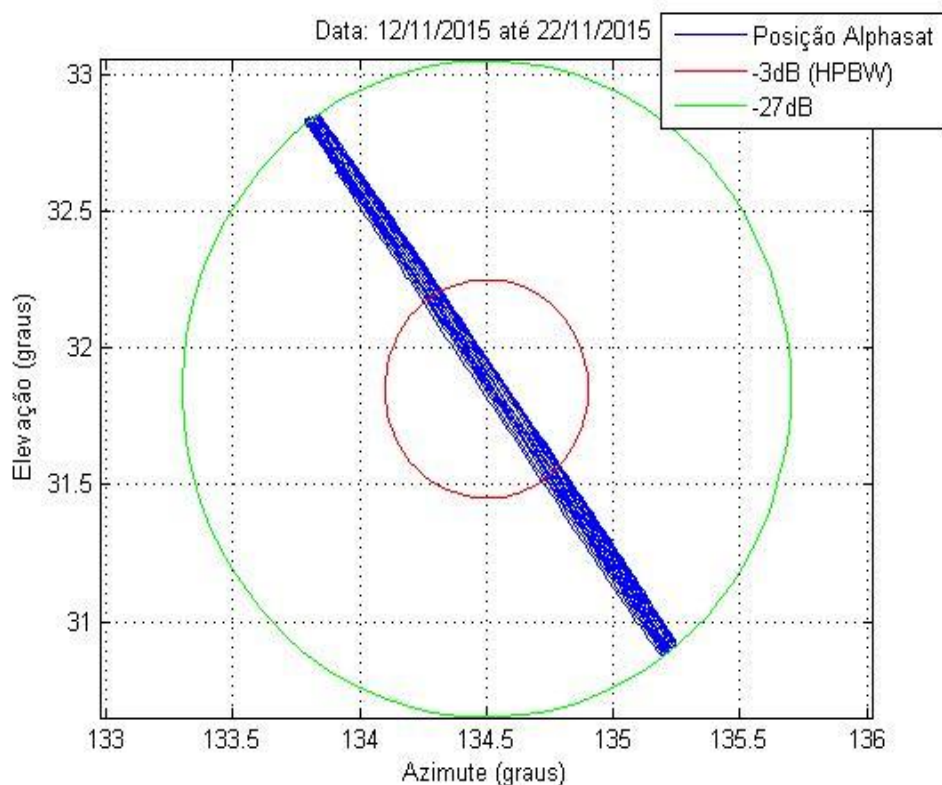


Figura 2-10 - Variação da Posição Espacial do Alphasat vs Variação do Ganho da Antena (12/11/2015 até 22/11/2015)

Repare-se que na pior das hipóteses pode-se perder aproximadamente 27dB ($\approx 1/500$) da potência de entrada, o que é verdadeiramente dramático.

Foi também adquirido um sistema de apontamento automatizado que será descrito na subsecção seguinte, para o qual foi desenvolvido o respetivo algoritmo de apontamento integrado no software do detetor.

2.1.5 Sistema de Apontamento da Antena

O sistema de apontamento é constituído por duas partes: um sistema mecânico (ver Figura 2-11) que faz a rotação da antena em dois eixos (inclinação e rotação) e um controlador (ver Figura 2-12).



Figura 2-11 - Sistema de apontamento com antena (parte mecânica)



Figura 2-12 - Sistema de apontamento (controlador)

O sistema de controlo é baseado num microcontrolador que recebe um par de coordenadas absolutas (rotação e inclinação, em graus), e é capaz de movimentar os atuadores lineares do sistema mecânico por forma a atingir a posição pretendida. A comunicação com o microcontrolador é feita por Universal Serial Bus (USB).

O controlo da posição dos atuadores lineares é feito com base em relés que permitem inverter a tensão de alimentação por forma a movimentar os atuadores lineares num sentido ou no sentido

contrário. O sistema de controlo implementa um controlador *on-off*, que constantemente lê a posição atual do atuador e é capaz de o parar (desligando o relé) quando a posição pretendida é atingida.

A movimentação dos atuadores lineares é feita sequencialmente e não paralelamente. Cada eixo tem uma excursão de aproximadamente $\pm 12^\circ$ tendo em conta o ponto central para o qual é calibrado. A resolução de cada eixo é de aproximadamente 0.03° .

Pelo facto da excursão angular do sistema ser limitada, o valor absoluto de azimute e elevação (após apontamento correto da antena para aproximadamente o ponto central da trajetória do satélite) deve ser subtraído ao valor das coordenadas absolutas do satélite que são enviadas para o sistema de apontamento. Ou seja, quando o satélite estiver no ponto central da sua trajetória, o sistema de apontamento deve estar preferencialmente no meio da gama de excursão de cada eixo.

2.1.6 Detetor Digital

No seguimento do sistema de receção do sinal₀, vem o detetor digital cujo projeto e implementação são parte dos objetivos desta dissertação e serão mais detalhados no CAPÍTULO 5 e no CAPÍTULO 6. O detetor digital vem culminar todo o sistema de receção e deteção do sinal₀.

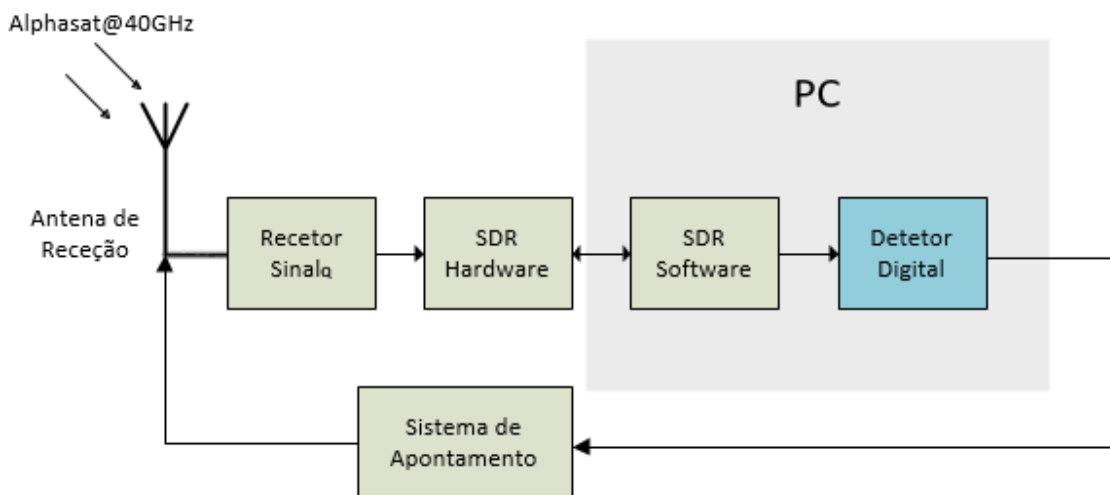


Figura 2-13 - Enquadramento do Detetor Digital

Muito genericamente, o detetor digital consiste numa ferramenta em software capaz de detetar e processar o sinal digital. Para evitar a programação em baixo nível, que torna mais difícil o processo de desenvolvimento e teste do detetor, optou-se pela solução descrita abaixo:

- Aquisição de um hardware SDR de elevado desempenho e com uma taxa de aquisição suficientemente elevada para reduzir a complexidade do hardware analógico.
- Utilização de software capaz de receber o *stream* de dados por USB do hardware, se possível efetuar uma sintonia do sinal por software (para compensar desvios sistemáticos da frequência do satélite), permitir a visualização do espectro do sinal em tempo real e criar, ininterruptamente, ficheiros de dados com as séries temporais que caracterizam o sinal.
- Carregar os dados e processá-los em diferido com software (LabVIEW, MATLAB ou SciLab) procedendo à deteção do sinal e armazenamento dos resultados.

Para fazer a deteção do sinal₀, o detetor digital implementa dois métodos de deteção (PLL e FFTs) que são executadas em paralelo e permitem obter os parâmetros já referidos anteriormente (amplitude, C/N_0 , frequência, etc). Cabe também ao detetor digital, o envio de comandos periódicos

para atualizar o apontamento da antena. A aquisição de dados por parte do recetor é, em condições normais, ininterrupta e portanto o detetor digital tem de estar preparado para funcionar continuamente. No entanto, problemas podem ocorrer a qualquer momento, sendo que isso obriga o detetor digital a poder ser parado a qualquer momento e posteriormente retomado. O detetor digital deve ainda representar graficamente os parâmetros mais importantes $sinal_Q$ nas últimas horas do, para que o utilizador possa detetar qualquer anomalia nas séries temporais sem necessitar de carregar os dados.

Para a implementação do detetor digital, optou-se pela plataforma MATLAB pois existe algum conhecimento e familiaridade com a sua estrutura e linguagem, tem imensas ferramentas de processamento de sinal extremamente otimizadas, permite tornar o detetor digital bastante genérico e fornece todas as condições necessárias tendo em conta os objetivos pretendidos.

2.2 KA-SAT e Sistema de Aquisição de Dados

Descreve-se o sistema de aquisição a desenvolver para substituição de um existente.

2.2.1 Hot Bird 13A e KA-SAT

O HotBird 13A (inicialmente denominado HotBird 6 e lançado a 21 de Julho de 2002) da operadora Eutelsat, é um satélite que oferece serviços de *broadcast* de televisão e multimédia sobre todo o continente Europeu, Norte Africano e Médio Oriente. Para isso, faz uso de um total de 32 *transponders*, sendo que: 28 operam na banda K_u e 4 na banda K_a . Ao contrário do Alphasat que, para além de ter a componente comercial também tem uma componente de investigação científica, o Hot Bird 13A é um satélite puramente comercial cujo objetivo é vender serviços multimédia. Ao contrário do caso do Alphasat, em que os *beacons* foram colocados propositadamente para efetuar medidas de propagação, no caso do Hot Bird 13A e mais tarde o KA-SAT, os *beacons* são usados para melhorar o *tracking* do satélite por parte das antenas terrestres.

O *beacon* na banda K_a tem vindo a ser adquirido desde Setembro de 2004. O recetor utilizado será descrito na secção 2.2.2.

No início de Julho de 2013 o satélite mudou a sua posição espacial de $13^\circ E$ para $8^\circ O$ passando desde então a ser denominado por Eutelsat 8 West C. A partir desse momento não foi possível continuar a aquisição do sinal e a experiência foi terminada após quase 9 anos de duração.

Em Outubro de 2013, no âmbito de um projeto a decorrer, o recetor foi convertido para receber um *beacon* instalado no satélite KA-SAT, cujo lançamento tinha ocorrido a 26 de Dezembro de 2010. O satélite KA-SAT é também um satélite da Eutelsat focado no fornecimento de serviços de internet de banda larga. A localização espacial é $9^\circ E$ e os parâmetros da ligação não são substancialmente diferentes do HotBird-6. O sinal que vai ser adquirido do KA-SAT é a partir de agora denominado $sinal_{KA}$. De referir ainda que este *beacon*, tal como o $sinal_Q$, é um sinal do tipo CW (*Continuous Wave*).

Nota: Na presente dissertação não serão detalhadas as características do $sinal_{KA}$ porque, como será explicado na subsecção seguinte, o recetor do $sinal_{KA}$ já está implementado.

2.2.2 Recetor do Sinal $_{KA}$

O recetor do $sinal_{KA}$, tal como o recetor do $sinal_Q$, é baseado na arquitetura superheterodina. Este é um recetor antigo e portanto analógico. O recetor coloca na sua saída uma FI a 10.7kHz com a componente polar e crosspolar do $sinal_{KA}$.

O recetor é composto por uma parte no interior (ver Figura 2-14) e outra no exterior (ver Figura 2-16). Na Figura 2-15 está representado o recetor do sinal copolar, sendo que o crosspolar usa exatamente a mesma estrutura com a diferença na polarização da antena de receção. O primeiro elemento do recetor consiste num *Low Noise Amplifier* (LNA) responsável manter a *Noise Figure* do sistema num valor baixo e amplificar o sinal de entrada, ao qual se segue um conjunto de filtragens, *down-conversions* e amplificações até chegar a uma FI de 10.7kHz.

Pelo facto de o último filtro do recetor ser um filtro passa-banda bastante estreito (largura de banda de 7.5kHz), pode surgir a necessidade de compensar as ligeiras variações de frequência do sinal de modo a não cair fora da banda de passagem. Para isso, embora não esteja completamente perceptível na Figura 2-15, o oscilador a cristal (147.325MHz) é na realidade um Voltage-Controlled Oscillator (VCO) que pode ser atuado de modo a compensar as variações de frequência do sinal. As variações na frequência do sinal recebido têm uma gama da ordem de 3 kHz/dia.



Figura 2-14 - Sistema de receção do sinal_{KA} (interior)

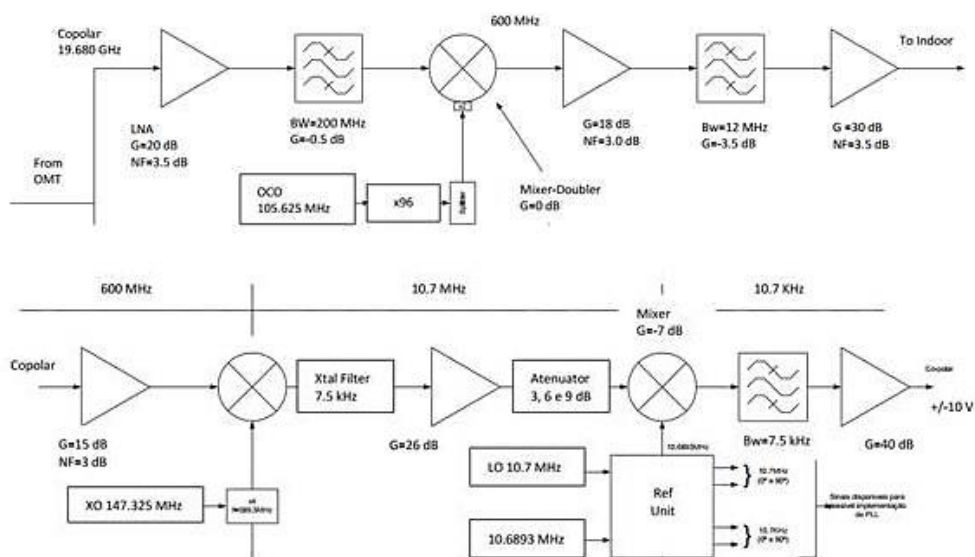


Figura 2-15 - Arquitetura do Recetor do Sinal_{KA}

Existe também uma estação meteorológica que mede humidade relativa, temperatura ambiente, velocidade do vento e ainda a taxa de precipitação, esta obtida por dois sensores distintos.



Figura 2-16 - Sistema de receção do sinal_{KA} e estação meteorológica (exterior)

A atenuação, despolarização e cintilação são causados pelos fenómenos meteorológicos na troposfera pelo que a maioria dos modelos de propagação usam estes dados registados à superfície como parâmetros de entrada. Assim qualquer experiência de propagação deste tipo recomenda as seguintes medições:

- Humidade
- Temperatura
- Velocidade do Vento
- Taxa de precipitação.

Na estação de Aveiro medem-se os parâmetros acima, sendo que a taxa de precipitação é registada com um pluviómetro de balde e um de contagem de gotas. Os sinais de humidade, temperatura e velocidade do vento são enviados ao transdutor em loop de corrente e os pluviómetros em impulsos para contagem no sistema de aquisição.

A aquisição dos sinais meteorológicos permite uma campanha experimental mais completa para a construção de modelos de propagação.

2.2.3 Sistema de Aquisição de Dados

O sistema de aquisição de dados vem no seguimento do recetor do sinal_{ka}. O seu objetivo é, de uma forma genérica: digitalizar, processar e guardar os dados em ficheiros de saída. A digitalização fica por conta da placa de aquisição, o processamento e a salvaguarda dos dados fica a cargo do software de aquisição de dados.

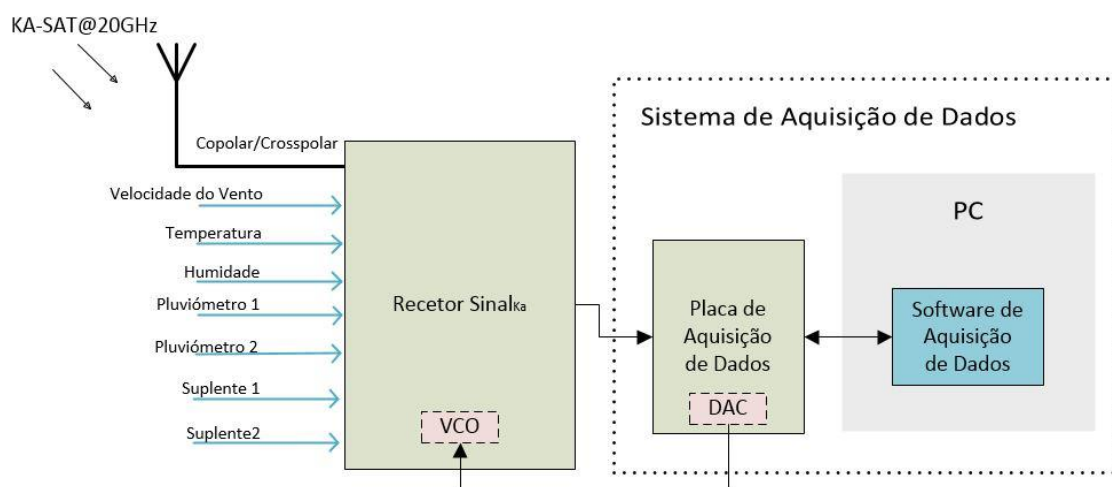


Figura 2-17 - Enquadramento do Sistema de Aquisição de Dados

Os canais copolar e crosspolar do sinal_{ka} são processados por FFTs para obter os parâmetros mais importantes (potência dos sinais, frequência, NSD e fase relativa entre as duas componentes). Os sinais meteorológicos são sujeitos apenas a uma média. A aquisição de dados por parte do recetor é, em condições normais, ininterrupta e portanto o sistema de aquisição de dados deve funcionar continuamente. No entanto, problemas podem ocorrer a qualquer momento, sendo que isso obriga o sistema de aquisição de dados a poder ser parado a qualquer momento e posteriormente retomado. Por fim, é importante que o sistema de aquisição de dados tenha um visualizador dos parâmetros mais importantes das últimas horas da componente copolar e crosspolar do sinal_{ka}, assim como dos canais meteorológicos de forma a diagnosticar qualquer problema o mais atempadamente possível.

Nota: Como se pode ver pela Figura 2-17, foram incluídos dois canais meteorológicos suplentes (suplente 1 e suplente 2) para adicionar novos sensores meteorológicos ou outros que venham a ser incluídos. O processamento que é feito aos canais suplentes é o mesmo que é feito ao resto dos canais meteorológicos e o valor obtido pós-processamento vai constar nos ficheiros de saída.

Até à data de desenvolvimento da presente dissertação, estava implementado e ligado ao recetor do sinal_{ka} uma placa de aquisição de dados DT-301 da DataTranslation. Essa placa de aquisição, para além de ser bastante antiga, exige programação de baixo nível (linguagem C) o que dificulta a sua reconfiguração e diminui a versatilidade do sistema. Daí surgiu a necessidade de renovação, optando por uma nova placa de aquisição de dados, mais atual, mais portátil, mais poderosa e mais fácil de

configurar não exigindo programação de baixo nível. Nesse sentido, optou-se por adquirir a placa de aquisição de dados NI USB-6211 (ver Figura 2-18) que tem como principais características:

- Frequência de amostragem acumulada de 250kS/s
- 16 Entradas analógicas *Single-Ended* (resolução 16 bits)
- 2 Saídas analógicas (resolução 16 bits)
- 4 Saídas Digitais
- 2 Contadores (resolução de 32 bits)

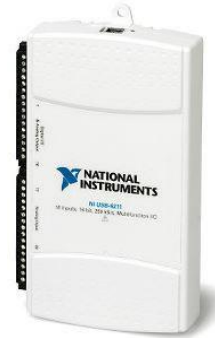


Figura 2-18 - NI USB-6211

A placa oferece por conseguinte o desempenho e recursos necessários ao projeto.

Para a implementação do software de aquisição de dados, optou-se pela plataforma LabVIEW. Deste modo é assegurada compatibilidade entre a placa e o software, pois são ambos propriedade da National Instruments (NI) e, sendo uma linguagem de alto nível, permite elaborar soluções complexas e mais versáteis em menos tempo.

CAPÍTULO 3

Arquiteturas de recetores de radiofrequência (RF)

Pretende-se com o presente capítulo explicar e analisar as arquiteturas usadas na recepção de sinais de RF, com o objetivo de justificar a arquitetura do recetor do sinal_o.

3.1 Recetor Homodino

O recetor homodino [4] (ver Figura 3-1) é um recetor totalmente analógico e bastante simples, em que o sinal de informação em RF é convertido diretamente para banda-base para recuperar a informação. Banda-base é a gama de frequências ocupada pelo sinal antes da modulação ou após desmodulação, que vai desde DC (0Hz) até uma frequência limitada a dezenas de kHz.

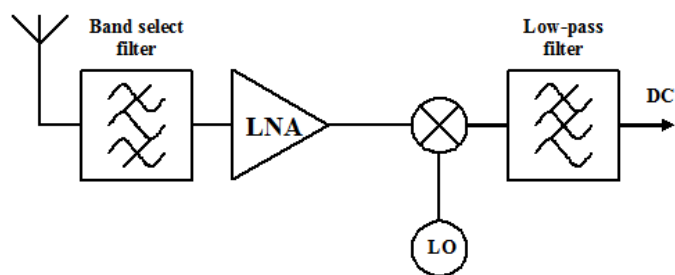


Figura 3-1 - Recetor Homodino

No primeiro estágio, filtra-se o sinal pretendido com um filtro passa-banda (filtro pré-seletor) cujo objetivo é atenuar a potência do ruído que se encontra fora da banda de interesse, evitando assim a saturação dos componentes subsequentes. O amplificador de RF é tipicamente um LNA cujo objetivo é amplificar o sinal possibilitando a sua deteção, mantendo o *Noise Factor*¹⁰ (NF) num valor o mais baixo possível.

$$NF = NF_1 + \frac{NF_2 - 1}{G_1} + \frac{NF_3 - 1}{G_1 G_2} + \dots + \frac{NF_n - 1}{G_1 G_2 \dots G_{n-1}} \quad \text{Equação 3-1}$$

Na Equação 3-1 está representado o valor de NF numa cascata de dispositivos eletrónicos, em que a numeração corresponde ao posicionamento do dispositivo, NF_n é o Noise Factor do n-ésimo dispositivo, e G_n é o ganho linear do n-ésimo dispositivo. Como se pode ver, o primeiro amplificador da cascata de dispositivos tem o maior efeito sobre o valor de NF total do que os seguintes, daí o uso de LNA, pois são projetados de maneira a ter bastante ganho mantendo um valor baixo de NF.

O misturador converte a frequência de RF para banda base, graças a um oscilador local (LO) sintonizado à mesma frequência do sinal de RF que é injetado no misturador. Num último estágio, o sinal passa por um filtro passa-baixo para obter apenas a informação em banda-base desejada.

3.2 Recetor Super-heteródino

O recetor super-heteródino (ver Figura 3-2) é também um recetor totalmente analógico mas em vez do sinal de RF ser convertido diretamente para banda-base, existe primeiro uma conversão para uma ou mais frequências intermédias (FI) e só depois essa FI é convertida para banda-base.

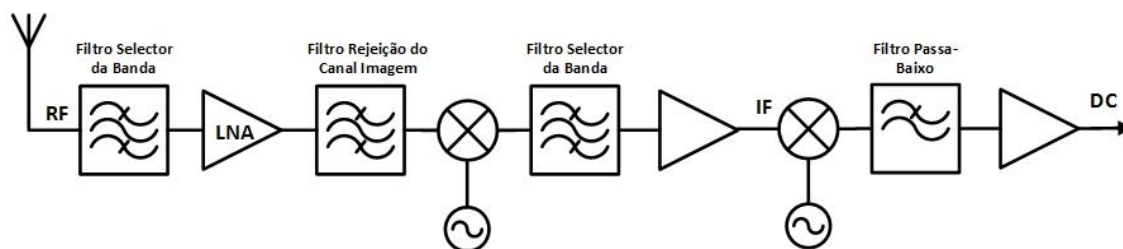


Figura 3-2 - Recetor Super-heteródino

Tal como no caso do recetor homodino, no primeiro estágio utiliza-se o filtro pré-seletor e o LNA com a mesma finalidade. Seguidamente ao LNA é colocado um filtro passa-banda (também denominado Filtro de Rejeição do Canal Imagem) cujo objetivo é atenuar o canal imagem. Após aplicar o Filtro de

¹⁰ O *Noise Factor* (NF) é uma medida do ruído introduzido pelos componentes presentes no sistema de receção rádio, sendo que num sistema completamente livre de ruído o valor de NF é unitário.

Rejeição do Canal Imagem o sinal de RF é misturado com o sinal do LO, que devidamente filtrado pelo Filtro Seletor do Canal (um filtro passa-banda) permite obter o sinal FI. Esse sinal FI é novamente amplificado e convertido para banda-base.

A rejeição do canal imagem [14] (ver Figura 3-3) é uma preocupação predominante nos recetores super-heteródinos, porque aquando da primeira *down-conversion* para FI, qualquer sinal que esteja a separado de f_{LO} de um offset igual a f_{RF} , do lado oposto de f_{RF} , vai sobrepor-se no canal FI.

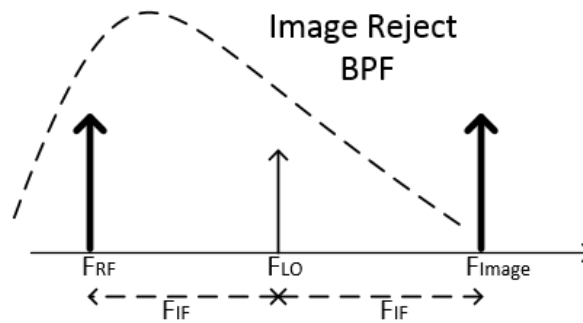


Figura 3-3 - Rejeição do canal imagem num recetor super-heteródino

Mesmo que antes de filtrado o canal imagem só contenha ruído, esse ruído vai sobrepor-se na FI provocando um aumento de 3dB no valor da Noise Figure do recetor. Daí o uso do filtro de Rejeição do Canal Imagem com o objetivo de atenuar qualquer potência presente no canal imagem. Na prática, tanto o Filtro de Rejeição do Canal Imagem como o Filtro Seletor do Canal necessitam de um elevado fator de qualidade pois necessitam de ter uma seletividade bastante grande. Isso leva a ter circuitos ressonantes com fatores de qualidade muito elevados que são muito difíceis de implementar em circuito integrado.

Para suprimir o uso dos filtros mencionados anteriormente, podem-se usar arquiteturas específicas de rejeição de imagem como por exemplo, o Recetor de Hartley (ver Figura 3-4).

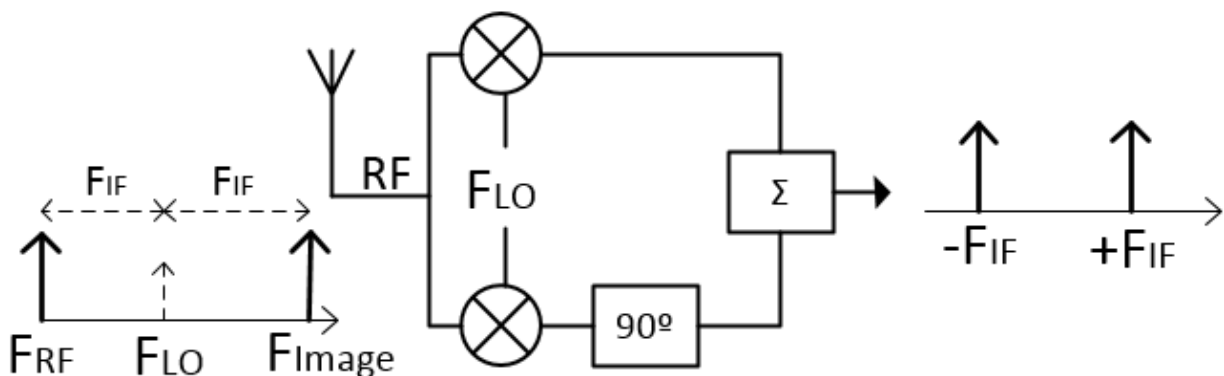


Figura 3-4 - Arquitetura de Hartley

Com base nos dois osciladores locais usados em quadratura, consegue-se separar o sinal FI na componente em fase (I) e em quadratura (Q). Fazendo um deslocamento de 90° na componente Q, antes de as recombinar, permite que o sinal FI com a mesma polaridade saia reforçado e o sinal imagem com polaridades oposta se anule. O problema do recetor de Hartley é a necessidade de um perfeito balanceamento nos dois ramos (I/Q) quer ao nível do ganho, quer ao nível da fase [14].

3.3 Recetor baseado em SDR

Os dois recetores abordados nas secções anteriores foram concebidos para converter um sinal de RF para banda-base de uma maneira totalmente analógica. Hoje em dia, graças ao grande avanço que tem existido na capacidade de processamento das DSPs assim como o facto de as ADCs permitirem taxas de amostragem elevadas (possibilitando o processamento de sinais de elevada largura de banda), é possível a implementação de recetores quase totalmente digitais. Estes recetores, que fazem uso das técnicas de processamento digital de sinal, estão na sua grande maioria implementados segundo o paradigma de SDR.

3.3.1 Conceito de SDR

Um recetor SDR é um recetor rádio, em que parte da camada física que opera o sinal, é feita através de software [15]. Pode-se ver na Figura 3-5 a arquitetura genérica de um Sistema de SDR.

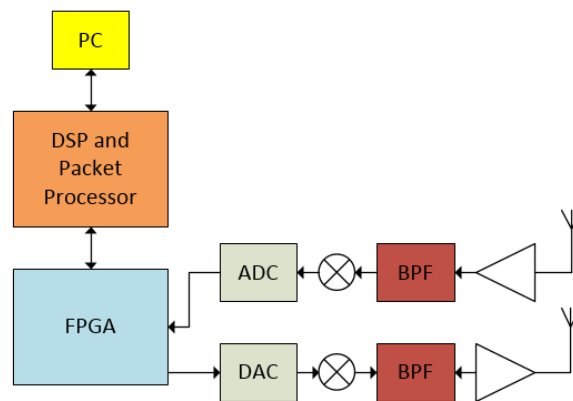


Figura 3-5 - Arquitetura genérica de um sistema SDR: receptor e emissor

O DSP é um microcontrolador específico para fazer processamento digital de sinal incluindo operações complexas (p.ex.: FFTs) de uma forma muito eficiente. O *Packet Processor* é um conjunto de *buffers* que, aliados a um protocolo de comunicação, são responsáveis por guardar e gerir a transmissão/receção (*buffering*) das amostras [16].

Na maior parte dos recetores o bloco “*DSP and Packet Processor*” acaba por comunicar com um software de SDR (p. ex.: HSDR [17], SDR# [18], SDR-RADIO.COM [19], etc.) que pode realizar mais um conjunto de tarefas de processamento de sinal (libertando até alguma carga de processamento do *hardware* de SDR) e servir de interface ao utilizador facilitando a configuração do *hardware*, aquisição e tratamento do sinal.

De uma perspetiva prática o SDR vem substituir quase todo o processamento que era feito analogicamente, permitindo a implementação de filtros digitais, ou até, métodos de deteção digitais. Por outro lado, uma das maiores vantagens do SDR é a sua versatilidade no sentido em que tanto pode ser usado logo após a antena fazendo todo o processamento desde RF até banda-base (ver Figura 3-6), como pode ser aliado a um recetor super-heteródino e fazer o processamento a partir de uma FI.

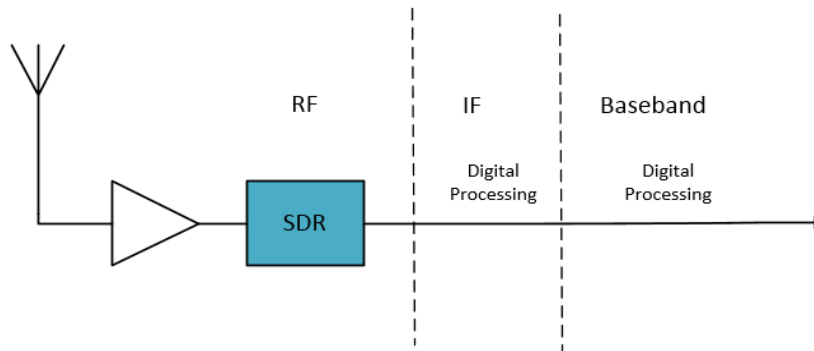


Figura 3-6 - Enquadramento de um recetor em RF

Apesar da Figura 3-5 poder sugerir que um recetor de SDR não tem muita complexidade, na realidade os recetores de SDR de hoje em dia são complexos, tendo um conjunto de especificações muito vasto. Haveria muito para falar sobre o estudo dos vários componentes principais que compõem um recetor de SDR, no entanto, na secção seguinte será dado relevo à ADC pois, sem dúvida, é um dos componentes que afeta grandemente a performance de um recetor.

3.3.2 Influência da ADC no desempenho de um recetor SDR

Muito embora o avanço exponencial do paradigma de SDR se deva em grande parte ao avanço que tem existido nas DSPs o elemento imprescindível é a ADC.

Na escolha de uma ADC existe um conjunto de parâmetros que devem ser tidos em conta, dos quais se destacam os seguintes, face ao propósito da presente dissertação:

- **Resolução**

A resolução, tipicamente dada pelo fabricante em número de bits (nbits), pode ser convertida em tensão (resolução) através da seguinte equação.

$$Resolução = \frac{Amplitude\ Fullscale}{2^{nbits}} \quad \text{Equação 3-2}$$

- **Signal-to-Noise-and-Distortion Ratio (SINAD)**

O valor da SINAD é o rácio entre o valor quadrático médio da amplitude do sinal de entrada e o valor quadrático médio integrado de todas as componentes espectrais (à exceção de DC), incluindo harmónicas até $F_s/2$. Por conseguinte, o valor da SINAD é um bom indicativo do desempenho global da ADC porque abrange todas as componentes que produzem ruído e distorção.

Tendo em atenção que o valor da SINAD depende da frequência e amplitude do sinal de entrada, ela pode ser convertida no número efetivo de bits (ENOB), normalizada pela amplitude do sinal de entrada, através da equação seguinte.

$$ENOB = \frac{SINAD_{medida} - 1.76dB - 20 \log_{10} \left(\frac{Amplitude\ Fullscale}{Amplitude\ de\ entrada} \right)}{6.02} \quad [20] \quad \text{Equação 3-3}$$

O valor de ENOB é, como a própria descrição o diz, o número efetivo de bits e deve ser com este valor que a resolução em tensão deve ser calculada. Tipicamente, com o aumento da frequência de entrada, o valor da SINAD tende a piorar devido às distorções provocadas pela perda de linearidade.

- **Frequência de amostragem**

A frequência de amostragem determina a largura de banda máxima dos sinais de entrada. Na escolha da frequência de amostragem, independentemente se é usada amostragem direta ou subamostragem, é importante garantir que na banda de interesse só existe o espectro do sinal, seja esse espectro o original (amostragem direta) ou uma réplica (subamostragem).

- **Linearidade**

Apesar de a ADC ser inerentemente não linear, simplesmente pelo facto de não ter resolução infinita, existem várias maneiras de medir não-linearidade. Neste caso, a medida mais interessante será: Não-Linearidade Diferencial (DNL).

O valor de DNL mede a diferença entre o valor do Bit Menos Significativo (LSB) e o incremento/decremento real de tensão entre dois níveis [21] (ver Figura 3-7). Se o valor de DNL for elevado existe a possibilidade de não conseguir aproveitar toda a gama oferecida pela ADC e o sinal de saída corresponder a uma versão não-linear do sinal de entrada. As não-linearidades vão afetar a pureza do espectro do sinal digitalizado e consequentemente, podem comprometer a deteção do sinal.

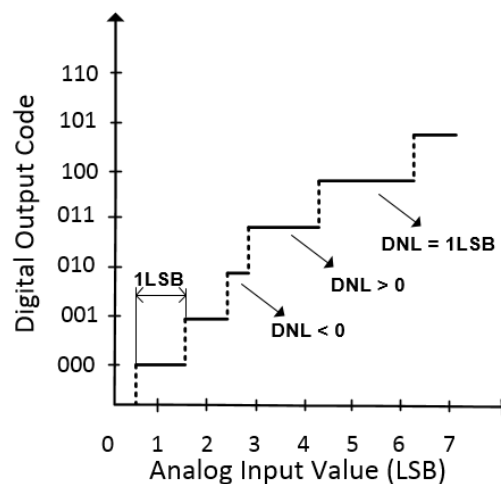


Figura 3-7 - DNL numa ADC

Por outro lado, a performance das ADCs é limitada principalmente por este fator.

- **Jitter do relógio de amostragem**

Define-se jitter no relógio de amostragem como uma variação aleatória entre o instante real e o instante ideal de amostragem. O jitter é provocado tanto pela imprecisão do relógio como internamente pela ADC. Estas ligeiras variações no instante de amostragem levam a uma degradação da SNR do sinal digitalizado (ver Equação 3-4).

$$SNR = -20 \log_{10}(2\pi f_{in} t_{jitter}) \quad [22] \qquad \text{Equação 3-4}$$

Onde f_{in} corresponde à frequência do sinal de entrada e t_{jitter} ao valor quadrático médio (rms) do tempo de jitter da ADC. Logo, o valor da SNR do sinal de saída de uma ADC diminui com o aumento do jitter.

No caso do ELAD FDM-S2, não estando referenciado o jitter da ADC, o relógio de amostragem é obtido através de um TXCO (Temperature Compensated Crystal Oscillator) que tem uma estabilidade típica de 0.1ppm numa gama de temperatura 15°C a 35°C.

É agora importante descrever duas ideias (Subamostragem e Desmodulador IQ) que estão sempre em plano de fundo quando se lida com recetores de SDR.

3.3.3 Subamostragem

Em virtude do facto do conceito de SDR hoje em dia também englobar o processamento que é feito em RF, é necessário ter bastante cautela na frequência de amostragem imposta pela ADC, de modo a evitar distorção provocada por *aliasing*.

Após a amostragem de um sinal, a potencial confusão que pode ser feita na distinção entre a frequência original e uma réplica, denomina-se *aliasing* [23]. Uma das maneiras de evitar esse mesmo efeito é cumprir o critério de Nyquist: a frequência de amostragem (F_s) deve ser maior que duas vezes a frequência máxima do sinal a ser amostrado. Este critério é válido assumindo que o sinal tem componentes em frequência desde DC (0Hz) até uma frequência mais elevada (F_a).

Na imagem seguinte [23] demonstram-se os efeitos irreversíveis que a distorção por *aliasing* pode provocar.

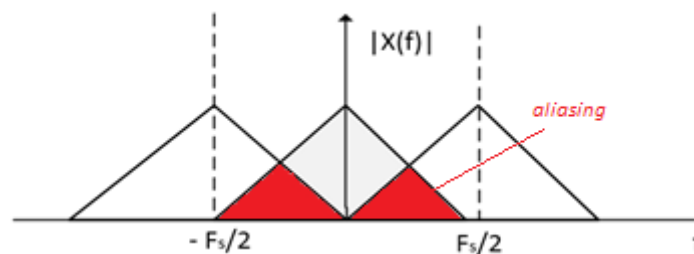


Figura 3-8 - Espectro de um sinal com distorção provocada por aliasing

Como se pode ver, o espectro da segunda réplica provocada pela amostragem do sinal cai em cima do espectro original. Para evitar o *aliasing*, em situações em que pode ocorrer distorção, tanto se pode aumentar a frequência de amostragem como aplicar um filtro passa-baixo *anti-aliasing* antes de amostrar o sinal, de modo a eliminar as frequências do sinal iguais ou superiores a $F_s/2$.

Para sinais RF ou FI, o fenómeno de *aliasing* nem sempre é “destrutivo” e para isso é preciso ter em conta o Teorema da Informação de Shannon, a partir do qual se conclui que só ocorre distorção (sobreposição de réplicas no espetro), quando F_s é menor ou igual que a duas vezes largura de banda do sinal a amostrar [24].

Em SDR, como os sinais de entrada têm tipicamente conteúdo em frequência na zona de RF e a velocidade das ADCs atuais está limitada às centenas de MSPS, uma das técnicas de amostragem mais usadas denomina-se por subamostragem: a frequência de amostragem é menor que duas vezes a frequência máxima do sinal mas é maior que duas vezes a largura de banda do sinal.

Considerando um sinal sinusoidal (F_{in}) que é amostrado a uma frequência (F_s), dá origem a um sinal cujo conteúdo em frequência se situa em $F_s - F_{in}$, $2F_s - F_{in}$, $3F_s - F_{in}$, etc. Estas réplicas originadas pela amostragem estão devidamente separadas no espetro e, assumindo que a ADC não distorce o sinal de entrada, tem-se nestas réplicas uma cópia do sinal original que pode ser obtido através de filtragem. No fundo a técnica de subamostragem permite que ADC se comporte também como um misturador ou um *down-converter*, possibilitando assim a aquisição de sinais cuja frequência máxima ultrapassa a frequência de amostragem das ADCs, conseguindo assim baixar o custo do recetor de SDR [25].

Através da técnica de subamostragem podem-se amostrar sinais com frequência de entrada da ordem dos GHz. No entanto, isso nem sempre é possível porque a velocidade de resposta do *sample and hold* que é feito pela ADC pode não ser suficiente para acompanhar as variações do sinal.

3.3.4 Desmodulador I/Q

Sendo a finalidade de um recetor de SDR o tratamento dos dados digitalmente, um dos componentes comum a todos os recetores de SDR é o desmodulador I/Q (ver Figura 3-9 [26]).

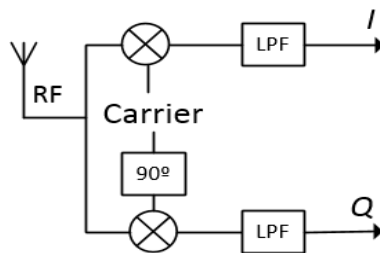


Figura 3-9 - Desmodulador I/Q

O desmodulador I/Q é usado para obter um sinal representado pela sua componente em fase (I) e componente em quadratura (Q), assim como também, na maioria das vezes, realizar *down-conversion* pois ele é feito com base em misturadores. O facto de uma conversão direta para banda-base ser preterida em função do desmodulador I/Q deve-se ao facto de este último possuir bastantes vantagens, tais como:

- **Representação I/Q**

A modulação consiste em alterar os parâmetros de uma senoide (portadora) com base no sinal modulante, para transmitir informação. Analisando a Figura 3-10 [26] vê-se que as propriedades que podem ser alteradas são: ângulo de fase e amplitude.

$$A_c \cos(2\pi f_c t + \phi)$$

Amplitude Frequency Phase
Angle
 (Frequency = Rate of Change of Angle)

Figura 3-10 - Equação da onda portadora

Pode-se pensar num vetor complexo, $A_s e^{j\varphi(t)}$, cuja magnitude corresponde à amplitude da senoide (A_s) e a fase corresponde ao ângulo da senoide (ϕ). A representação I/Q é a tradução do vetor complexo para coordenadas retangulares, que pode ser obtido usando a fórmula de Euler (ver Equação 3-5)

$$A_s e^{j\varphi(t)} = A_s \cos \varphi(t) + j A_s \sin \varphi(t) \quad \text{Equação 3-5}$$

em que I = componente em fase = $A_s \cos(\varphi(t))$, corresponde à amplitude instantânea do sinal real e Q = componente em quadratura = $A_s \sin(\varphi(t))$, corresponde à amplitude instantânea do sinal real com um atraso de fase de 90°.

Esta representação tem a vantagem de poder distinguir frequências positivas de negativas entre $-F_s/2$ e $+F_s/2$ (através do sentido de rotação do vetor complexo). Em contraste, num sinal

puramente real só é possível saber exatamente a frequência do sinal entre 0 e $+F_s/2$. Desta maneira consegue-se fazer *down-conversion* ou *up-conversion* através de misturadores sem criar bandas laterais, evitando assim a necessidade de filtragem extra.

- **Processamento mais eficiente**

Devido ao facto de as DSPs realizarem eficientemente Discrete Fourier Transforms (DFTs), que operam números complexos, quando não é utilizada a notação I/Q, arbitra-se tipicamente a componente Q a zero. Daí o aparecimento de frequências negativas que não sendo reais, são necessárias para a matemática ser coerente com a realidade.

- **Cancelamento do canal imagem**

Outra aplicação do desmodulador I/Q, representado na Figura 3-11, é o cancelamento do canal imagem para uma FI diferente de zero (já que para FI=0, o canal imagem é o próprio sinal) [27].

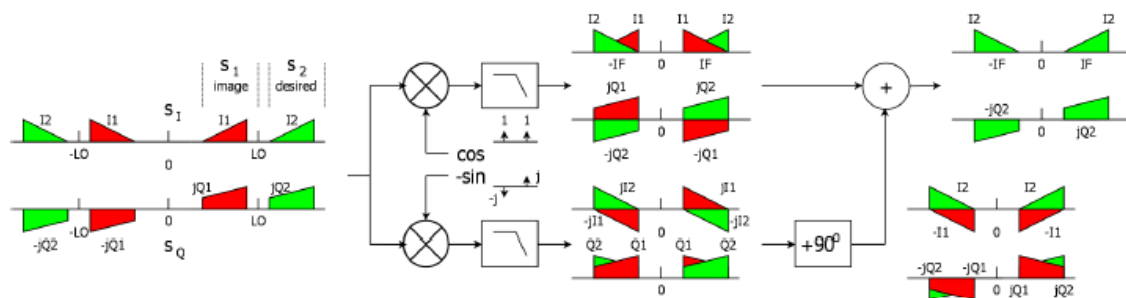


Figura 3-11 - Cancelamento do canal imagem

Recorrendo à arquitetura do recetor de Hartley (descrito em Recetor Super-heteródino) pode-se eliminar o canal imagem.

No entanto, quando os dois ramos I/Q não têm uma diferença de fase de exatamente 90° mas $90^\circ \pm \Delta\phi$ ocorre o fenómeno de *cross-talk* entre canais levando a uma degradação na rejeição do canal imagem (IR) [27]

$$IR = 10 \log_{10} \frac{1 + \alpha^2 + 2\alpha \cos(\Delta\phi)}{1 + \alpha^2 - 2\alpha \cos(\Delta\phi)} \quad \text{Equação 3-6}$$

em que α corresponde à relação de ganho entre os dois canais.

3.3.5 Exemplos de Recetores de SDR

É agora importante estudar quais as soluções ao nível do recetor e software de SDR capazes de servir os objetivos da presente dissertação.

Atualmente existem inúmeros recetores de SDR cujos preços variam desde 200\$ até 2500\$. Na escolha de um recetor de SDR existem muitos fatores a ter em conta e uma escolha é sempre um compromisso. Os fatores que se destacam para ter um recetor de SDR robusto são:

- Gama e precisão do oscilador local
- Qualidade do oscilador local (espúrias e harmónicas)
- Resolução da ADC
- Frequência de amostragem
- Patamar de ruído
- Linearidade.

Uma das preocupações foi efetuar uma pesquisa sobre vários recetores de SDR disponíveis no mercado, de modo a perceber a capacidade das soluções existentes e encontrar uma solução para o USRP1 da Ettus Research [28]. Há basicamente quatro tipos de hardware:

1. As denominadas *dongles* são recetores rádio digitais relativamente baratos baseados em *tuners* comerciais: o condicionamento do sinal é muito reduzido, os osciladores são de baixa qualidade, as ADC possuem uma baixa resolução e a linearidade não é garantida. Pelo facto de este tipo de *dongles* terem uma ADC com resolução típica de 8 bits, leva a que a sensibilidade seja elevada. São úteis para soluções menos cuidadas, como por exemplo, ouvir rádio FM ou outras aplicações onde a estabilidade e linearidade não são problema. O intervalo de preços vai desde os 20\$ até 200\$. A Nooelec R820T2 *dongle* [29] (ver Figura 3-12) é uma das *dongles* mais populares ($\approx 24\$$) e, como é típico deste tipo de *dongles*, não há especificações técnicas. Sabe-se no entanto que a gama de frequências do sinal de entrada vai de 24Hz até 1750MHz.
2. A Figura 3-13 apresenta a FUNcube Dongle Pro+ [30], uma das melhores *dongles* no mercado, bastante mais cuidada que a RT820T2. Tem como vantagem uma gama de frequências muito vasta (150kHz até 240MHz e 420MHz até 1.9GHz) e um cristal de referência (TXCO) com estabilidade de 1.5ppm. O sinal é acondicionado por alguns filtros. A FUNcube Dongle Pro + custa cerca de 180€.



Figura 3-12 - Nooelec RT2 Dongle



Figura 3-13 - FUNcube Dongle Pro+

3. No caso do SDR-IQ (ver Figura 3-14), tem-se uma solução mais restritiva, comparativamente às *dongles*, no que toca à gama de frequências (100Hz até 30MHz), no entanto, é um recetor muito mais cuidado. Com uma ADC de 14bits e uma frequência de amostragem de 66.6MHz possibilita a aquisição de sinais até cerca de 30 MHz [31]. Tem também a vantagem de ter um software de SDR próprio, o SpectraValue [32] e é compatível com outras ferramentas de SDR. O preço do SDR-IQ é de cerca de 365\$.



Figura 3-14 - SDR-IQ

Para os objetivos desta dissertação, o SDR-IQ acaba por não servir devido à limitada gama de frequência de entrada.

Na linha do SDR-IQ, o USRP1 (ver Figura 3-15), usado numa fase inicial com o GnuRadio, é uma referência no mundo dos recetores SDR e é bastante usado no meio académico. Tem como vantagens: a gama de frequências de entrada vai desde 0Hz até 6 GHz (através da inclusão de *daughterboards*), duas ADCs com resolução de 12bits e frequência de amostragem de 64MHz, dois conversores digital-analógico (DAC) com resolução de 14bits e frequência de amostragem de 128MHz e um cristal de referência (TXCO) com estabilidade de 2.5ppm [28]. Parte da versatilidade provém do uso das *daughterboards* com conversores de frequência. Contudo alguns utilizadores têm reportado problemas de estabilidade de amplitude quando usam estas placas tendo nós conhecimento que um deles acabou por optar pelas placas Basic RX-TX. O preço de mercado do USRP1 é de 725€.



Figura 3-15 - USRP1 da Ettus Research

O Perseus (ver Figura 3-16) é um dos melhores recetores de SDR a operar desde 10kHz até 40MHz. A digitalização é efetuada por uma ADC de 14bits a amostrar a 80MS/s. O desenho interno possui um banco de filtros de pré-seleção dedicados a 10 bandas [33]. O preço de mercado do Perseus é de aproximadamente 840€. No entanto, o Perseus acaba por sofrer da mesma maleita que o SDR-IQ, no sentido de não ter cobertura suficiente de frequência para se enquadrar nesta dissertação.



Figura 3-16 - Perseus

A escolha do recetor de SDR acabou por recair sobre o ELAD FDM-S2 (ver Figura 3-17) e foi com base nele que a maior parte da dissertação foi desenvolvida. Possui uma ADC de 16bits com uma frequência de amostragem de 122.88MHz. Aceita duas gamas de frequência: o HF (9kHz até 52MHz, amostragem direta) e o VHF (74MHz até 108MHz e 135MHz até 160MHz, subamostragem) [34]. Repare-se que a gama de frequências na qual se pode fazer subamostragem não é contínua propositadamente, de modo a garantir que na banda de interesse só exista uma réplica do espectro do sinal sendo as restantes filtradas. Tem também o seu próprio software de SDR chamado ELAD FDM-SW2 [35]. O preço de mercado é de aproximadamente 550€.



Figura 3-17 - ELAD FDM-S2

O ELAD FDM-S2 enquadra-se nos objetivos desta dissertação e adequa-se à FI de 142 MHz disponibilizada pelo recetor do sinal_Q. Através da técnica de subamostragem, consegue-se que a FI de 142MHz seja convertida para poucas dezenas de kHz. Esta placa foi testada em várias circunstâncias, sendo apresentados alguns resultados relevantes na secção 8.1.

4. Por fim existem recetores na linha dos que foram abordados no ponto anterior, mas cujo objetivo é cobrir uma gama de frequências ainda maior. O propósito consiste em poder receber sinais das mais variadas aplicações desde rádio FM, sinal de televisão, GPS, Wi-Fi, etc. Um dos exemplos é o USRP B200 da Ettus Research (ver Figura 3-18), cuja gama de frequências de entrada vai desde os 70MHz até 6GHz [36].



Figura 3-18 - B200 da Ettus Research (apenas placa)

Uma das razões que levou à escolha do ELAD, face por exemplo ao B200, é o facto de não haver uma total transparência por parte do fabricante sobre o processamento do sinal até chegar à FI de saída, tendo em conta o esquema interno fornecido [37] (ver Figura 3-19). Inclusive, segundo os parceiros de projeto da Universidade de Vigo que usam esta mesma placa, não é possível desativar o *Automatic Gain Control* (AGC) o qual pode trazer dificuldades nesta aplicação. Seguindo uma abordagem cautelosa, optou-se pelo ELAD como foi mencionado no ponto anterior.

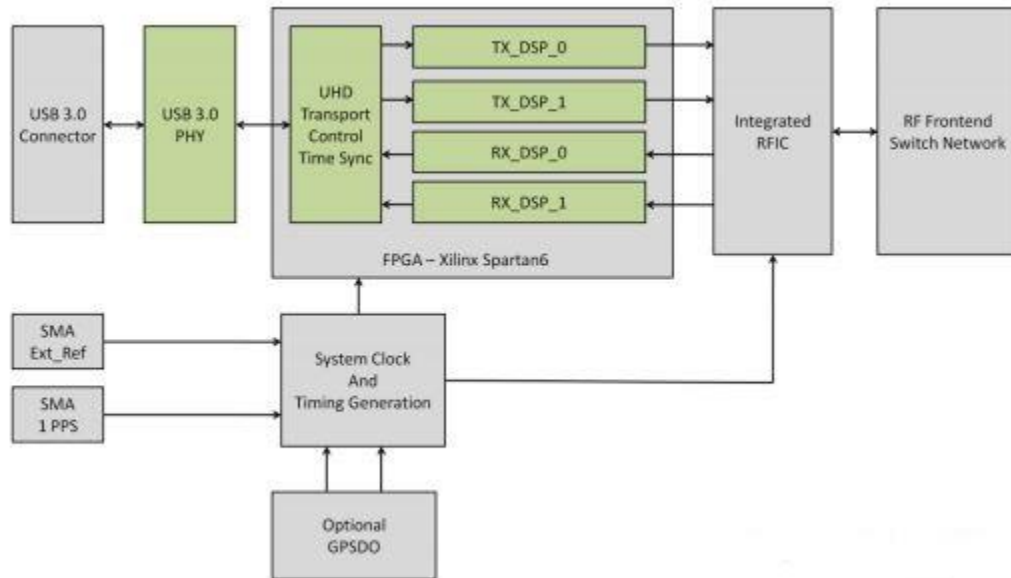


Figura 3-19 - Esquema interno do B200

3.3.6 Exemplos de Software de SDR

As ferramentas em software de SDR são indissociáveis dos recetores de hardware, em conjunto, eles formam o paradigma de SDR. Ao nível de software de SDR existem duas possibilidades: construir o próprio ou usar um já implementado.

Relativamente à primeira situação: tem a vantagem de ser desenvolvido de raiz e portanto, poder ser mais otimizado para a solução específica que se pretende. Um dos programas mais usados para construir software de SDR é o GnuRadio o qual é bastante intuitivo e recorre a blocos de processamento de sinal e/ou tarefas para organizar o recetor. Para esta dissertação, não se justificava estar a implementar software de raiz pois exige competências de programação de baixo nível elevadas e por outro lado o produto correria o risco de mais tarde ser difícil de alterar.

Relativamente à segunda situação: existem várias ferramentas em software com bastantes funcionalidades implementadas (ex.: HSDR, SDR#, SDR-RADIO, etc.) que na sua maioria são gratuitos e compatíveis com vários recetores digitais. As vantagens de usar software deste género são o grau de abstração elevado que dispensa programação específica, e a interface gráfica que torna o software fácil de usar e permite a visualização em tempo real do sinal. Por outro lado, pode-se usar também o software específico do SDR.

Optou-se inicialmente pelo HSDR, pelo facto de ser compatível com ambos os recetores existentes (USRP1 e ELAD FDM-S2), por efetuar gravação de ficheiros a qual é absolutamente necessária para este projeto e por ter uma interface simples e útil. Após vários dias de processamento, verificou-se que o HSDR por vezes perde alguns segundos de dados entre o término de um ficheiro e a abertura de um novo. Por esse motivo, optou-se por usar o ELAD FDM-SW2.

CAPÍTULO 4

Métodos de Detecção

É objetivo deste capítulo fazer uma abordagem teórica aos métodos de deteção implementados no detetor digital: explicando o que são, a razão de os usar, quais as suas vantagens e desvantagens e como foram projetados (no caso da FFT não sendo necessário efetuar um projeto, são discutidas algumas características relevantes), vislumbrando sempre a implementação em software.

4.1 FFTs

A FFT consiste num método que permite fazer cálculo computacional da DFT de uma série temporal de amostras, de forma extremamente eficiente. A DFT de um sinal digital e finito $x[n]$ é dada por

$$X[k] = \sum_{n=0}^{N-1} x[n] e^{-j\frac{2\pi}{N}nk}, k = 0, 1, \dots, N-1. \quad \text{Equação 4-1}$$

Em que $x[n]$ pode assumir valores complexos e $X[k]$ assume maioritariamente valores complexos. Por curiosidade, constata-se também que a DFT tem na *Inverse Discrete Fourier Transform* (IDFT) a sua operação inversa dada por:

$$x[n] = \frac{1}{N} \sum_{k=0}^{N-1} X[k] e^{j\frac{2\pi}{N}nk}, n = 0, 1, \dots, N-1. \quad \text{Equação 4-2}$$

A grande vantagem da DFT como se demonstra em [38], é que a DFT de uma sequência de amostras igualmente espaçadas e a transformada de Fourier de um sinal que é representado por uma sequência de amostras igualmente espaçadas, diferem apenas de um fator constante. Ou seja, tem-se na DFT uma aproximação da transformada de Fourier para um conjunto de amostras finitas (sinais digitais).

Convém no entanto ter em atenção a um problema que pode surgir após a operação da DFT, que se denomina por *spectral leakage*. O *spectral leakage* é um fenómeno causado pelo facto da DFT ter um comprimento finito e portanto existir uma truncatura do sinal: tal equivale a multiplicar o sinal por uma janela retangular. Visto no domínio do tempo, essa janela retangular faz uma espécie de *clipping* nos extremos do sinal provocando uma transição abrupta e, conseqüentemente, leva ao aparecimento de conteúdos de alta frequência na DFT. Visto no domínio da frequência, corresponde à convolução do sinal com uma sinc. A Figura 4-1, mostra o espectro de uma sinc e como ela induz *leakage* nos resultados de saída das DFTs [23].

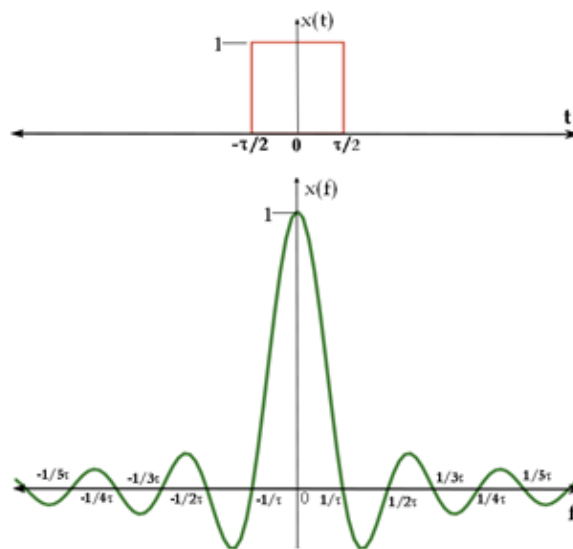


Figura 4-1 - Espectro de uma Sinc

Nem sempre o fenómeno de *leakage* é muito grave, tudo depende da C/N_0 do sinal de entrada e do que se pretende fazer com a DFT. No entanto, existem vários métodos para diminuir a influência de *leakage* sendo que os mais usados são as janelas de Hamming, Hanning ou Blackman (veja-se a Figura 4-2) [23].

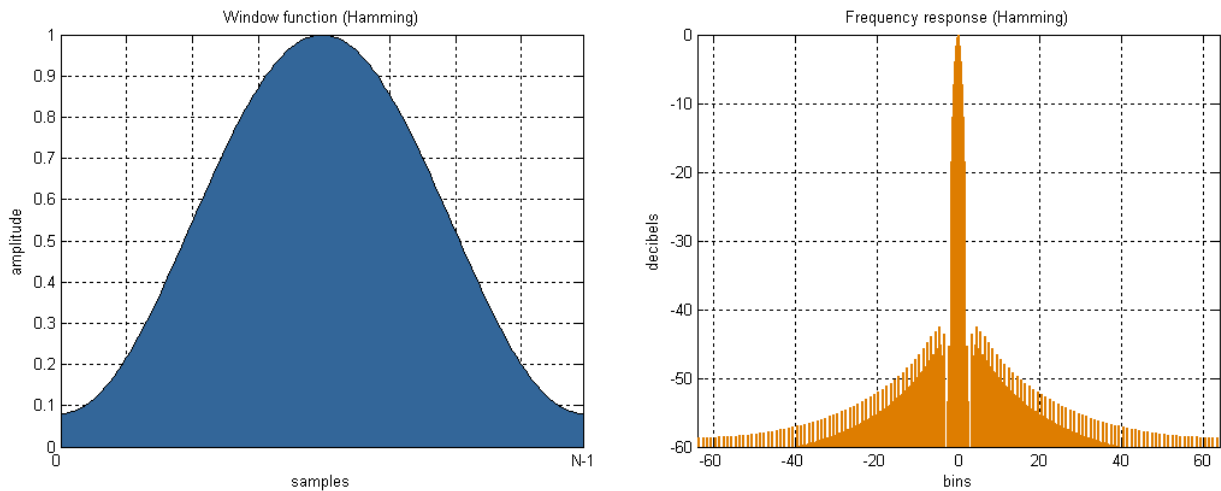


Figura 4-2 - Janela de Hamming no domínio do tempo e frequência

A janela de Hamming é uma janela que reduz a potência que está contida nos extremos do sinal, o que provoca uma diminuição nos lobos laterais do espectro da sinc, conduzindo à redução do fenómeno de *leakage*. Outro tipo de janelas com desempenho semelhante pode ser usado.

Seguem-se agora duas subsecções que abordam duas características importantes da implementação das FFTs no contexto do detetor digital.

4.1.1 Resolução Espectral das FFTs

Discute-se aqui a resolução espectral das FFTs à luz dos objetivos experimentais dos sistemas de deteção a implementar com base nesta técnica. O objetivo do detetor digital é guardar os resultados provenientes da aplicação dos métodos de deteção para posterior análise. Como consequência, é imperativo que a taxa a que se realizam as FFTs consiga reproduzir a dinâmica do fenómeno no meio de propagação. A análise de imensos dados mostra que existem dois mecanismos que condicionam o conteúdo espectral do sinal recebido: a atenuação do sinal causada por nuvens e células de chuva e a denominada cintilação causada por irregularidades do índice de refração. O primeiro tem conteúdos de frequência de uma fração de Hz (0.01 e inferior e a cintilação poderá ter até 0.2Hz decaindo a uma taxa de 80/3 dB/década a partir desta frequência). Assim, uma taxa de amostragem de 8 S/seg do sinal detetado é suficiente. Poderia haver a tentação de aumentar a resolução mas o tamanho dos ficheiros de saída tornar-se-ia muito grande. Por outro lado, o uso de FFTs com uma resolução espectral mais grosseira dificulta a identificação do sinal quando este está bastante atenuado.

4.1.2 FFTs: vantagens e desvantagens

A grande vantagem do uso de FFTs, tornando-o um algoritmo largamente usado em métodos de deteção que utilizem técnicas de processamento digital, é o facto de ser extremamente eficiente computacionalmente. O constante aumento na capacidade de cálculo dos processadores possibilita o desenvolvimento de técnicas de processamento digital de sinal mais complexas, como por exemplo, analisadores de espectro digitais que são usados em grande parte das ferramentas em software de SDR.

A desvantagem da FFT ocorre em situações em que o conteúdo de frequência do sinal varia durante o tempo em que se realiza a FFT. Nesses casos, não é possível perceber como o sinal variou. Para contornar esse possível problema, o que se faz é ajustar a resolução com que se fazem as FFTs (tal como é feito nesta dissertação) usando menos ou mais amostras.

4.2 PLL

A PLL é um sistema de controlo realimentado capaz de estabelecer uma diferença fixa entre a fase do sinal de saída e a fase de um sinal de referência, desde que as variações de fase estejam contidas na sua largura de banda. Usando a notação presente em [39] pode-se dividir a PLL nas seguintes classes

- **Analog or Linear PLL (LPLL)**
É a PLL clássica cuja implementação é totalmente analógica e só trabalha com sinais de tempo contínuo.
- **Digital PLL (DPLL)**
Corresponde à LPLL com exceção de que o detetor de fase é digital.
- **All Digital PLL (ADPLL)**
Neste caso todos os componentes da PLL são digitais assim como todos os sinais da malha são digitais.
- **Software PLL (SPLL)**
Pode ser vista como uma implementação em software tanto da LPLL como da DPLL.

Nesta dissertação decidiu-se implementar a SPLL como sendo uma LPLL convertida para software. A razão para a escolha da SPLL é o facto de se pretender que o detetor digital seja totalmente implementado em software. Por outro lado, a opção pela SPLL derivada da LPLL vem do facto de se poder projetar a SPLL à priori como sendo a LPLL clássica de tempo contínuo, que está já bem estudada e descrita na literatura existente até ao presente momento.

4.2.1 Projeto da PLL

Segue-se agora o projeto da LPLL (ou PLL) pensando num sistema de tempo contínuo mas visando sempre a futura implementação em software (SPLL).

4.2.1.1 Malha Básica de 2º ordem

A malha básica é constituída por três elementos: o detetor de fase, o filtro de malha e o VCO [40], veja-se a Figura 4-3.

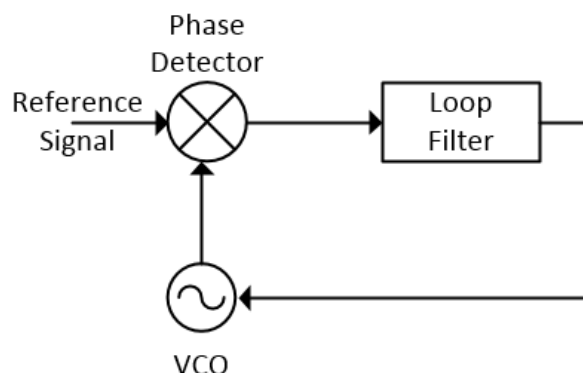


Figura 4-3 - Malha Básica da PLL

O detetor de fase compara a fase do sinal de referência com a fase do sinal gerado pelo VCO, gerando uma tensão que é proporcional à diferença de fase entre ambos. Essa tensão é filtrada pelo filtro da malha e aplicada ao VCO, o que lhe permite mudar a sua frequência de oscilação com o objetivo

de diminuir a diferença de fase entre o sinal de referência e o sinal gerado pelo VCO. Quando a malha está em sincronismo, a diferença de fase é constante e a tensão de controlo aplicada ao VCO mantêm a frequência deste igual à do sinal.

- **Detetor de Fase (PD)**

O detetor de fase é habitualmente implementado com um misturador que matematicamente pode ser visto como um multiplicador pois o resultado da sua saída ($V_d(t)$) corresponde ao produto dos sinais de entrada (neste caso, o sinal de referência $[A_i \sin(\omega t + \theta_i)]$ e o sinal do VCO $[A_o \sin(\omega t + \theta_o)]$).

$$V_d(t) = A_i \sin(\omega t + \theta_i) * A_o \cos(\omega t + \theta_o) \Leftrightarrow \text{Equação 4-3}$$

$$\Leftrightarrow V_d(t) = \frac{A_i A_o}{2} [\sin(2\omega t + \theta_i + \theta_o) + \sin(\theta_i - \theta_o)]$$

Assumindo que a PLL está em sincronismo ($\theta_i - \theta_o \cong 0$) e que a saída do PD é filtrada por um filtro passa-baixo (filtro da malha) capaz de rejeitar a frequência dupla, então pode-se reescrever o valor da tensão de saída do PD

$$V_d(t) = \frac{A_i A_o}{2} * (\theta_i - \theta_o) = K_d(\theta_i - \theta_o) \text{ Equação 4-4}$$

Em que K_d corresponde ao ganho do detetor de fase em V/rad. A expressão mostra que a tensão de saída do PD é proporcional à diferença de fase entre o sinal de entrada e o sinal de saída, obtendo desta maneira um detetor de fase linear.

- **Filtro da Malha**

O filtro da malha, de natureza passa-baixo, tem por objetivo filtrar ruído e componentes de alta frequência (p. ex.: frequência dupla gerada pelo PD). O filtro dita a dinâmica de comportamento da malha pois influencia diretamente a ordem da mesma (número de polos). O filtro que é usado na maioria dos projetos de PLL é um filtro ativo de 1º ordem cujo circuito está representado na Figura 4-4. Na Equação 4-6 Equação 4-6 consta a função transferência do filtro

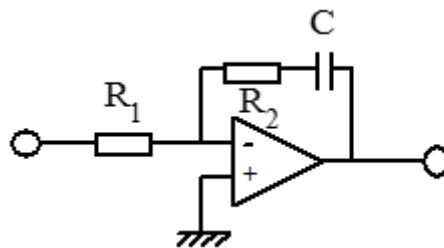


Figura 4-4 - Filtro Ativo de 1º ordem

$$F(s) = - \frac{s\tau_2 + 1}{s\tau_1}, \tau_1 = R_1 C, \tau_2 = R_2 C \text{ Equação 4-5}$$

O filtro possui um polo na origem (integrador) que se traduz, ao nível da resposta em frequência (ver Figura 4-5), num ganho infinito a DC. Quando a frequência angular do sinal de entrada atinge o valor aproximado de $\frac{1}{\tau_2}$, o filtro atinge uma zona de ganho constante de valor $\frac{\tau_2}{\tau_1}$ [40]. O sincronismo é alcançado com uma tensão nula à saída do detetor de fase o que é benéfico em condições de ruído em que a fase instantânea pode excursionar para fora da zona linear.

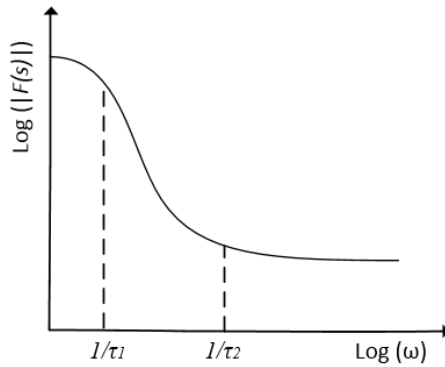


Figura 4-5 - Resposta em frequência do filtro ativo de 1º ordem

- **VCO**

O VCO é responsável por produzir uma senoide cuja frequência se desvia de uma frequência angular central (ω_0) de acordo com a tensão imposta na sua entrada (V_c), isto é

$$\Delta\omega_o(t) = K_o V_c(t) \quad \text{Equação 4-6}$$

onde K_o , cuja dimensão é $\text{rad.s}^{-1}.\text{V}^{-1}$, corresponde ao ganho do VCO e no fundo traduz a sua sensibilidade. Sendo a frequência a derivada da fase pode-se reescrever a Equação 4-6 da seguinte maneira

$$\frac{d\theta_o}{dt} = K_o V_c(t) \quad \text{Equação 4-7}$$

Aplicando a transformada de Laplace obtém-se

$$\theta_o(s) = \frac{K_o V_c(s)}{s} \quad \text{Equação 4-8}$$

Conclui-se então que a fase de saída do VCO é proporcional ao integral da tensão de entrada, o que faz sentido pois quando a tensão é constante (diferença de fase constante) então a fase de saída cresce a um ritmo sempre igual mantendo o crescimento das fases paralelas (frequências iguais).

Tendo sido descritos matematicamente os componentes constituintes da malha básica, é agora necessário calcular os seus parâmetros (K_d , τ_1 , τ_2 e K_o) por forma a obter o comportamento da malha desejado.

Sendo a PLL uma malha de 2ª ordem pois possui dois polos (filtro da malha e VCO) e admitindo $\theta_i(t)$ como sinal de entrada e $\theta_o(t)$ como sinal de saída, pode-se escrever a sua função de transferência

$$H(s) = \frac{2\xi\omega_n s + \omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} = \frac{K_o K_d (s\tau_2 + 1)/\tau_1}{s^2 + s\left(\frac{K_o K_d \tau_2}{\tau_1}\right) + K_o K_d / \tau_1} \quad \text{Equação 4-9}$$

em que ξ corresponde ao coeficiente de amortecimento e ω_n a frequência natural da malha. Neste caso, optou-se por um valor de ξ igual a 0.707 pois é o que leva a uma resposta ao degrau rápida possuindo uma percentagem de sobre-elevação baixa [41] (ver Figura 4-6).

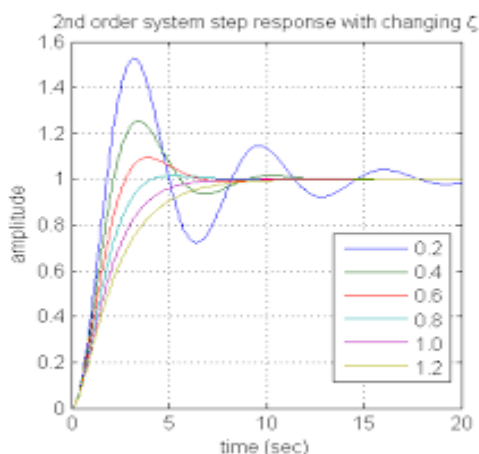


Figura 4-6 - Resposta no tempo de um sistema de 2º ordem

Pela comparação dos dois termos na Equação 4-9 rapidamente se conclui

$$\begin{cases} \omega_n = \sqrt{\frac{K_o K_d}{\tau_1}} \\ \xi = \frac{\tau_2}{2} \sqrt{\frac{K_o K_d}{\tau_1}} = \frac{\tau_2 \omega_n}{2} \end{cases} \quad \text{Equação 4-10}$$

Segundo [40], pode-se definir a seguinte relação

$$B_L = \frac{\omega_n}{2} \left(\xi + \frac{1}{4\xi} \right) \quad \text{Equação 4-11}$$

Sendo B_L a “largura de banda de ruído”. Estabelecendo o valor de B_L , pode-se obter o valor de ω_n através da Equação 4-11. Quanto maior o valor de B_L mais rapidamente a PLL é capaz de reagir a mudanças de fase do sinal, mas também maior é a potência de ruído que circula na malha. A largura de banda da malha é então um compromisso que envolve também o espectro do sinal a sincronizar ou seja, o seu ruído de fase. Se o espectro do sinal alarga, a largura de banda da malha terá que ser alargada para ter a agilidade suficiente para capturar a potência do sinal (mas à custa de admitir mais ruído). Existem valores ótimos que minimizam a variância da fase à saída do VCO, os quais dependem da densidade espectral de ruído. Atendendo à forma como são derivados os sinais dos *beacons*, os valores típicos para este caso serão de 50Hz a 60Hz.

Arbitrando os valores de $K_d=10$ e $K_o=100$, é possível obter os valores de τ_1 e τ_2 através das expressões presentes na Equação 4-10. Tendo a função transferência da PLL de 2º ordem completamente caracterizada, simulou-se a sua resposta ao degrau (ver Figura 4-7) e em frequência (ver Figura 4-8).

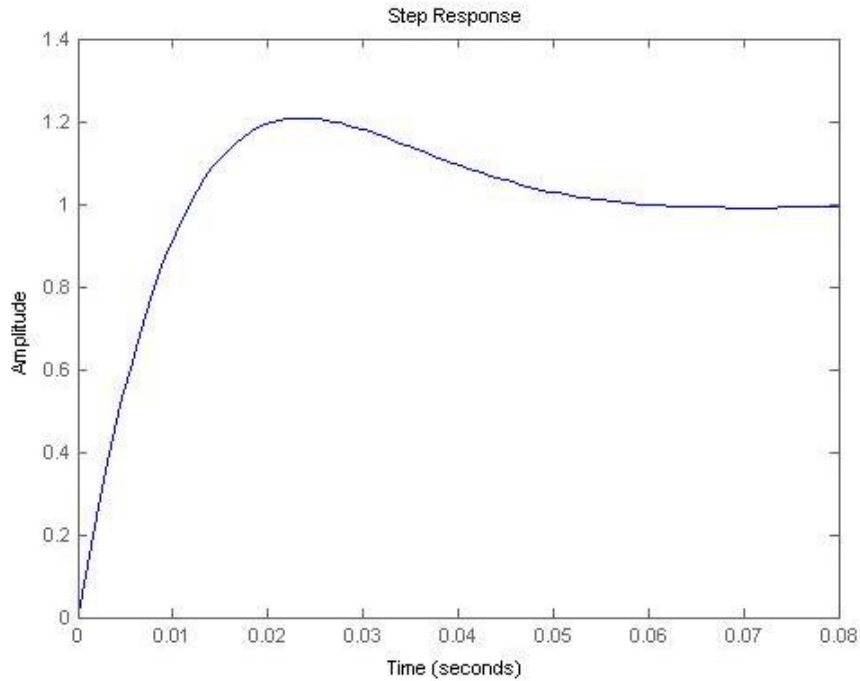


Figura 4-7 - Resposta ao degrau da PLL de 2º ordem

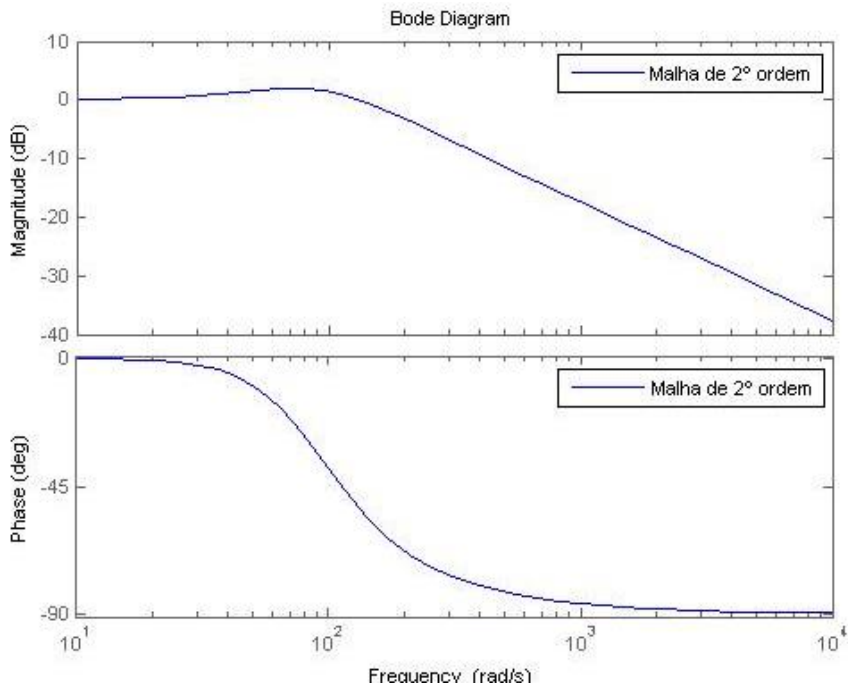


Figura 4-8 - Resposta em frequência da PLL de 2º ordem

Após a implementação da PLL de 2ª ordem realizaram-se alguns testes com o sinal_Q criado por um gerador de sinais a 142MHz. Após esses testes, verificou-se que a atenuação do filtro da malha sobre a frequência dupla à saída do detetor de fase não era suficiente elevada: a frequência modulava o VCO. Veja-se a Figura 4-9 que mostra a variação da frequência do VCO num caso em que o sinal, criado pelo gerador com uma $C/N_0 \approx 50\text{dB/Hz}$, tem conteúdo de frequência nos 6955Hz.

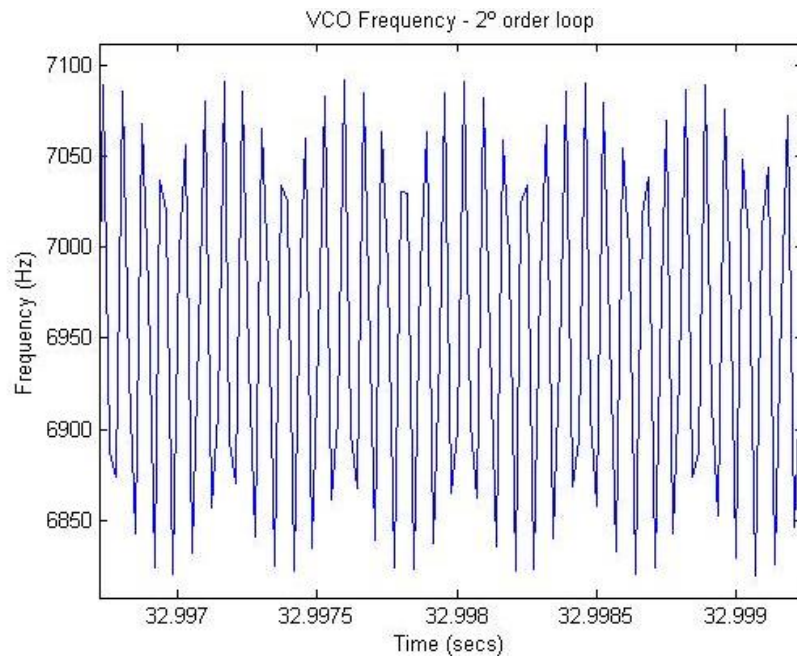


Figura 4-9 - Frequência do VCO com malha básica de 2º ordem

O problema ocorre devido ao facto de a frequência de comparação de fase ser baixa. Os valores de F_s oscilam na casa dos 40kHz¹¹, o sinal está limitado em frequência a cerca de 20kHz. Deste modo, a separação em frequência entre o sinal e a sua frequência dupla é muito reduzida. Face a este problema, optou-se por adicionar um polo extra ao filtro, aumentando a sua capacidade de atenuar a frequência dupla, dando origem a uma PLL de 3º ordem.

4.2.1.2 Malha Básica de 3º ordem

O projeto da PLL de 3º ordem tinha por objetivo dimensionar uma malha com resposta similar à de 2º ordem com a capacidade de conseguir rejeitar a frequência dupla. Mantiveram-se os parâmetros anteriores e dimensionou-se o novo filtro.

- **Filtro da Malha**

A implementação da “filtragem” adicional passou pela inclusão de um condensador de *bypass* à resistência R_2 , dando origem a um filtro ativo de 2º ordem [42] (ver Figura 4-10).

¹¹ É um valor resultante de um compromisso. Com o aumento de F_s permite-se ao sinal ter mais largura de banda, por outro lado, gera mais dados que pode comprometer o requisito de tempo-real do detetor digital.

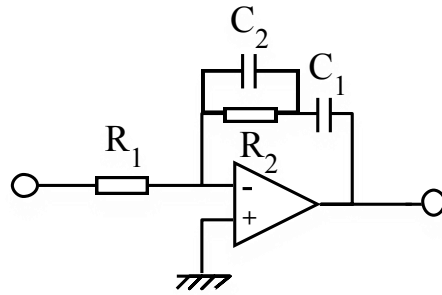


Figura 4-10 - Filtro Ativo de 2º ordem

Desta maneira consegue-se aumentar a atenuação da frequência dupla pois para frequências elevadas (quando os dois polos se fazem sentir), o filtro atenua a 40dB/dec. Veja-se na Figura 4-11 a resposta em frequência em malha aberta da PLL, com o filtro ativo de 2ª ordem [42].

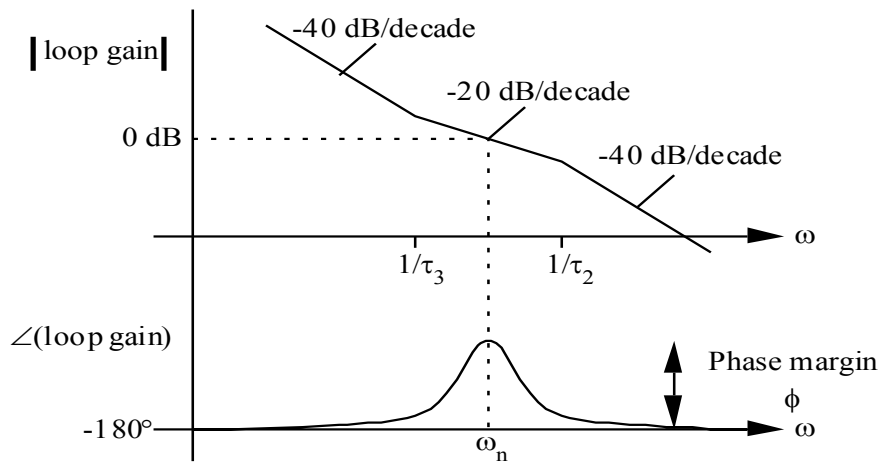


Figura 4-11 - Resposta em malha aberta da PLL com filtro ativo de 2º ordem

Pode-se escrever a função transferência do filtro de acordo com a Equação 4-12

$$F(s) = \frac{1}{s\tau_1} \left(\frac{1 + s\tau_3}{1 + s\tau_2} \right) \quad \text{Equação 4-12}$$

Em que $\tau_1=R_1C_1$, $\tau_2=R_2C_2$ e $\tau_3=R_2(C_1+C_2)$. Com o acrescento deste novo polo no filtro, surge agora uma possível situação de instabilidade pelo facto de o ganho em malha aberta da PLL ser igual ou superior a 1, quando a fase é 180° a uma certa frequência angular. Para garantir a estabilidade é preciso garantir que o módulo do ganho em malha aberta é inferior a 1 quando a fase alcança os -180° . Surgem dois conceitos importantes:

- **Margem de Ganho**
Fator pelo qual é necessário multiplicar o ganho para que o sistema se torne marginalmente estável.
- **Margem de Fase**
Atraso de fase adicional que é necessário introduzir para que o sistema se torne marginalmente estável.

Através de um diagrama de bode, pode-se representar a margem de fase e a margem de ganho da seguinte maneira [41].

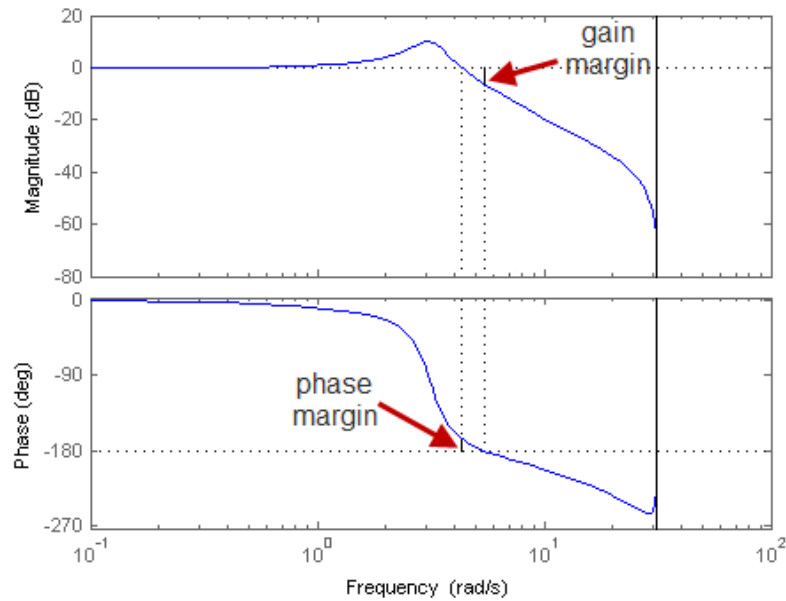


Figura 4-12 - Margem de Ganho (MG) e Margem de Ganho (MF)

Repare-se que quando a margem de ganho ou a margem de fase é nula, o sistema é marginalmente estável.

Deste modo e segundo [42], τ_2 e τ_3 são projetados para obter o máximo valor de margem de fase possível e τ_1 é projetado tal que o ganho em malha aberta seja unitário para ω_n , garantindo a obtenção da máxima margem de fase possível (ver Figura 4-11). Assim, e através de algumas manipulações matemáticas, conclui-se que

$$\tau_1 = \frac{K_d K_o}{\omega_n^2} (\tan(\phi) + \sec(\phi)) \quad \text{Equação 4-13}$$

$$\tau_2 = \frac{1}{\omega_n (\tan(\phi) + \sec(\phi))} \quad \text{Equação 4-14}$$

$$\tau_3 = \frac{2 \tan(\phi)}{\omega_n} + \tau_2 \quad \text{Equação 4-15}$$

em que K_d corresponde a ganho do detetor de fase, K_o corresponde ao ganho do VCO e ϕ corresponde à margem de fase em radianos.

De modo a concretizar os valores de τ_1 , τ_2 e τ_3 , é necessário obter um valor para ϕ . Para isso, foram testados vários valores de ϕ de modo a concretizar o objetivo inicial deste projeto, ou seja, ter uma resposta ao degrau o mais parecida possível com a resposta da malha de 2^o ordem, obtendo-se o valor de $\phi=57^\circ$.

Por fim, pode-se observar nas figuras seguintes a comparação da resposta ao degrau e em frequência das malhas de 2^a e 3^a ordem.

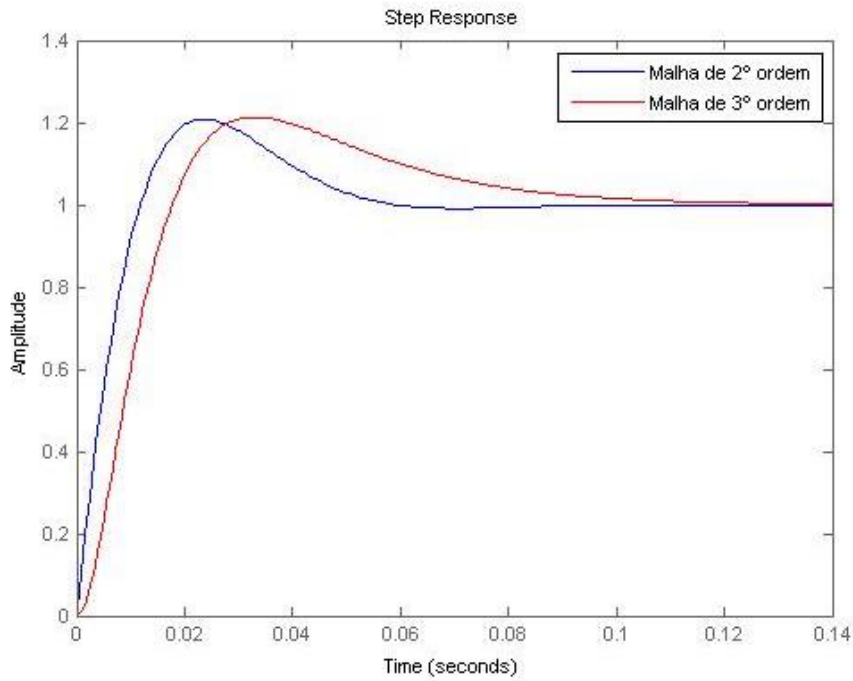


Figura 4-13 - Resposta ao degrau da PLL de 2ª e 3ª ordem

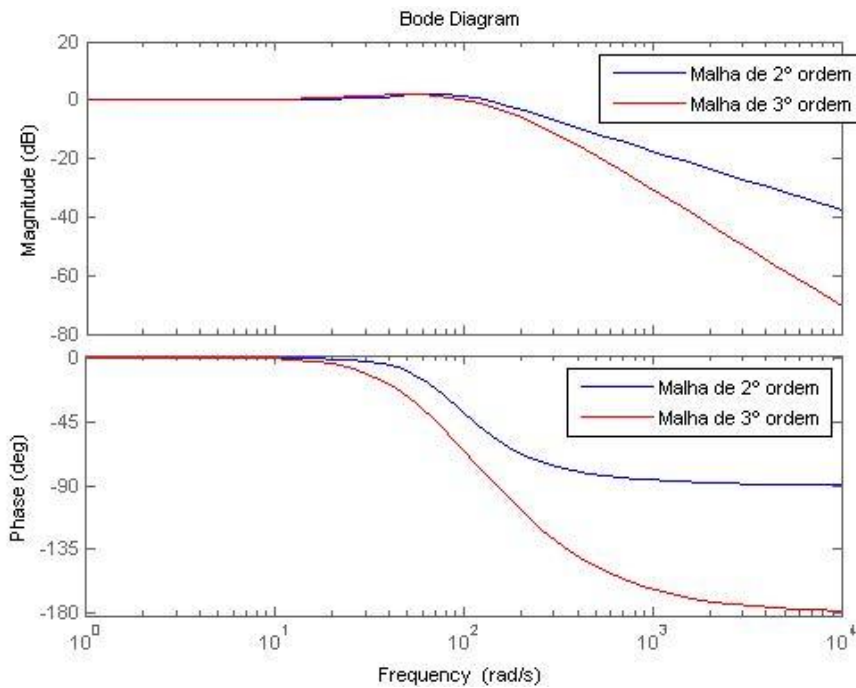


Figura 4-14 - Resposta na frequência da PLL de 2ª e 3ª ordem

Conclui-se então que a malha de 3ª ordem corresponde ao pretendido inicialmente, ou seja, com uma resposta ao degrau bastante similar à de uma malha de 2ª ordem e capaz de rejeitar a frequência dupla, como se demonstrará no CAPÍTULO 8, pois possui uma atenuação maior após a frequência de corte.

4.2.1.3 AGC

Pelo facto do ganho do detetor de fase (K_d) depender da amplitude do sinal a sincronizar (o que afeta a frequência natural da malha e a constante de amortecimento) torna-se então vital projetar um AGC capaz de manter a amplitude do sinal de referência constante.

Matematicamente, o AGC pode ser representado pela seguinte expressão

$$A_{out}(t) = \frac{A_{in}(t)}{A_{in_estimada}(t)} * G_{AGC} \quad \text{Equação 4-16}$$

A_{out} corresponde à amplitude do sinal de saída do AGC (que para todos os efeitos será o sinal processado pela PLL), A_{in} é a amplitude do sinal de referência e $A_{in_estimada}$ é a amplitude estimada do sinal A_{in} . Na primeira parcela da equação normaliza-se o sinal de entrada tornando-o num sinal de amplitude unitária, que depois de multiplicado por uma constante G_{AGC} , permite que o sinal de saída do AGC tenha uma amplitude igual a G_{AGC} . Para calcular o valor de G_{AGC} usou-se a seguinte equação

$$K_d = \frac{A_{ref} A_{VCO}}{2} = 10 \quad \text{Equação 4-17}$$

Em que K_d corresponde ao ganho do PD. Tendo um grau de liberdade, decidiu-se por $A_{VCO}=10$ o que leva a um valor de $A_{ref}=G_{AGC}=2$.

Uma particularidade deste AGC é o facto de adaptar a sua atuação mediante a C/N_0 do sinal de entrada. Verifica-se experimentalmente (e demonstra-se na secção 8.2.1), que em casos em que a PLL tem dificuldades em manter o sincronismo (devido a um valor C/N_0 baixo no sinal de referência), uma diminuição na largura de banda da malha é favorável à manutenção do sincronismo pois a potência de ruído que entra na malha é diminuída. Assim, decidiu-se implementar um AGC que mantém a amplitude do sinal A_{out} constante até um limiar de C/N_0 de 33dB/Hz, em que o AGC limita a sua atuação, deixando a amplitude do sinal A_{out} decair linearmente com a amplitude do sinal A_{in} .

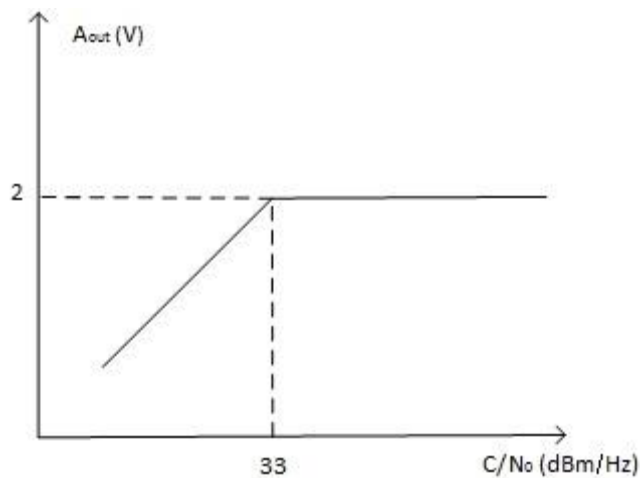


Figura 4-15 - Resposta do AGC

Com a atenuação do sinal de saída do AGC, K_d também diminui o que leva a um estreitamento da largura da banda da malha como se pode ver na Figura 4-16.

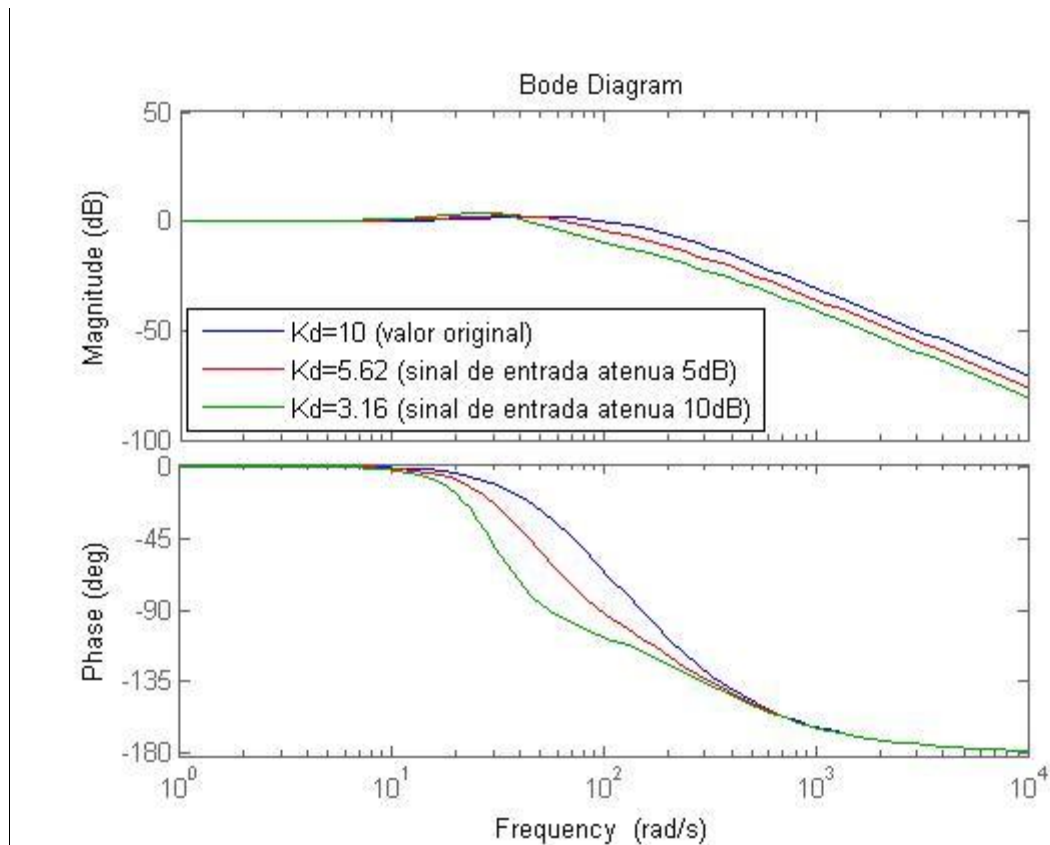


Figura 4-16 - Resposta em frequência da PLL de 3ª ordem em função de K_d

Desta maneira tem-se uma AGC mais adaptável que permite ajudar a PLL a manter o sincronismo em situações mais precárias. Para escolher o valor limiar de $C/N_0=33\text{dB/Hz}$ foi tido em conta o seguinte

$$C/N_0(\text{dB/Hz}) = P_{\text{sinal}}(\text{dBm}) - P_{\text{ruído}}(\text{dBm}) + 10 \log_{10}(LB) \quad \text{Equação 4-18}$$

$$C/N_0(\text{dB/Hz}) = \text{SNR}(\text{dB}) + 10 \log_{10} LB \quad \text{Equação 4-19}$$

Assumindo que para um valor de SNR de 10dB a PLL está no limiar (Th) de funcionamento confortável e assumindo ainda uma B_L (Largura de Banda do Ruído) de 50Hz então

$$C/N_{0Th} = 10 + 17 = 27\text{dB/Hz} \quad \text{Equação 4-20}$$

Acrescentando 6dB para dar margem à malha para estreitar, sem que o sincronismo já se tenha perdido, tem-se que o valor limiar de C/N_0 (33dB/Hz) a partir da qual o AGC limitará a sua atuação.

Resta agora perceber de onde provém o valor de $A_{in_estimada}$, sendo que para isso existem duas configurações típicas de AGCs: o AGC coerente e o incoerente.

O AGC coerente obtém o valor de $A_{in_estimada}$ quadrando o sinal a sincronizar. A estimativa da amplitude do sinal estará sobrestimada pela deteção do ruído.

Já o AGC incoerente não sofre desse problema pois estima a amplitude do sinal ($A_{in_estimada}$) através da saída do detetor coerente (a componente de saída do detetor de fase e quadratura filtrada, abordada na secção 4.2.1.4) que é proporcional à amplitude do sinal, desde que a PLL esteja em sincronismo. No entanto podem-se apontar dois problemas no AGC incoerente: o primeiro problema é

do ponto de vista do software, em que se pretende que os sinais saídos do detetor de fase e quadratura passem na cadeia de Filtragem e Decimação no final do processamento de cada ficheiro de entrada, o que implica um atraso na atuação do AGC; o segundo problema vem do facto de o valor de $A_{in_estimada}$ só ser fiável enquanto a PLL está em sincronismo.

Neste caso, o valor de $A_{in_estimada}$ provem do valor da potência do sinal estimada pelas FFTs. Este método será estudado na secção 5.1.3.1, em que se aborda o projeto do AGC.

Por fim (mas não menos importante) é necessário estudar e projetar a periodicidade com que o AGC deve atuar: deve ser um valor tal que o AGC seja suficientemente ágil para manter o sinal aproximadamente constante para a PLL. O ideal é arranjar um compromisso que esteja de acordo com a taxa de variação da amplitude do sinal. Para isso com base em experiências passadas e conhecimento da dinâmica dos sinais reais com que este detetor vai ter de lidar, foi escolhido o valor de 1Hz.

4.2.1.4 Detetor de Fase e Quadratura (DFQ)

Um dos componentes que apesar de não ser absolutamente necessário ao funcionamento da PLL, embora o seu uso é transversal à maior parte das implementações, é o detetor de fase em quadratura (DFQ) que se apresenta na Figura 4-17 [40]. A sua principal função é servir como indicador de sincronismo.

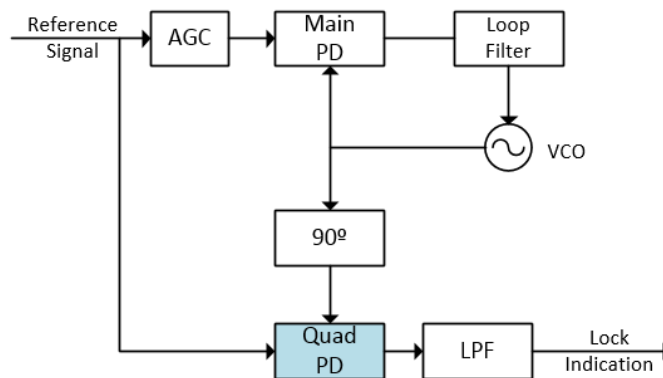


Figura 4-17 - Detetor de Fase e Quadratura

O DFQ tem numa das entradas o sinal de referência ($V_{ref}(t)$) multiplicado pelo VCO ($V_{VCO}(t)$) e na outra entrada o sinal de referência multiplicado pelo VCO com uma diferença de fase de 90° em relação a $V_{VCO}(t)$ ($V_{VCO_{90}}(t)$).

$$I_{out} = V_{ref}(t) * V_{VCO}(t) \cong \frac{A_i A_o}{2} \sin(\theta_i - \theta_o) \quad \text{Equação 4-21}$$

$$O_{out} = V_{ref}(t) * V_{VCO_{90}}(t) \cong \frac{A_i A_o}{2} \cos(\theta_i - \theta_o) \quad \text{Equação 4-22}$$

I_{OUT} corresponde à saída em fase filtrada do DFQ e O_{OUT} corresponde à saída em quadratura filtrada do DFQ. Quando a PLL está sincronizada ($\theta_i - \theta_o \cong 0$) a saída em quadratura filtrada do DFQ deve ser um valor DC próximo de $\frac{A_i A_o}{2}$. Quando não há sincronismo, existe uma *beat-note* originando um sinal DC quase nulo. É importante filtrar a saída do DFQ para que o ruído não provoque falsas indicações de perda de sincronismo.

A detecção do sincronismo pode ser feita através da componente em quadratura (O_{out}) uma vez que a saída do detetor de fase é nula. Deste modo, ao multiplicar o sinal de referência pelo sinal do VCO em quadratura, multiplicam-se duas componentes com uma diferença de fase de 0, dando origem a um sinal DC não nulo.

Dado a PLL ser implementada em software, o filtro será realizado por uma cadeia de decimação e filtragem (cuja implementação será explicada na secção 6.2.2) que permitirá realizar a parte de indicador de sincronismo e a tarefa de escrever nos ficheiros de saída (a um ritmo imposto pelo fator de decimação) as séries temporais de I_{out} e O_{out} .

4.2.1.5 Aquisição de sincronismo inicial da PLL

A aquisição inicial do sincronismo foi implementada realizando uma FFT inicial para estimar a frequência do sinal cujo valor é atribuído ao VCO colocando desta forma a PLL dentro do intervalo “*lock-in frequency*” [40], em que se espera uma aquisição de sincronismo num tempo da ordem de $1/\omega_n$ (neste caso, aproximadamente 10ms).

4.2.2 Detetor coerente: vantagens e desvantagens

A grande vantagem da PLL como método de detecção é o facto de, quando em sincronismo, permitir estimar o valor da potência do sinal com uma menor variância do que, por exemplo, as FFTs. Devido à presença do filtro da malha, o ruído de entrada pode ser caracterizado pelo modelo de ruído branco gaussiano de banda estreita $n(t)$, que matematicamente pode ser expresso em função de duas componentes independentes em quadratura ($n_c(t)$ e $n_s(t)$) da seguinte forma [40].

$$n(t) = n_c(t) \cos(\omega_i t + \theta_i) - n_s(t) \sin(\omega_i t + \theta_i) \quad \text{Equação 4-23}$$

Pode-se então redefinir o sinal de referência

$$V_{ref}(t) = A_i \sin(\omega_i t + \theta_i) + n(t) \quad \text{Equação 4-24}$$

Consequentemente, as componentes de saídas filtradas do DFQ são

$$I_{out} \cong \frac{A_i A_o}{2} \sin(\theta_i - \theta_o) + \frac{n_c(t) A_o}{2} \cos(\theta_i - \theta_o) + \frac{n_s(t) A_o}{2} \sin(\theta_i - \theta_o) \quad \text{Equação 4-25}$$

$$O_{out} \cong \frac{A_i A_o}{2} \cos(\theta_i - \theta_o) + \frac{n_c(t) A_o}{2} \sin(\theta_i - \theta_o) + \frac{n_s(t) A_o}{2} \cos(\theta_i - \theta_o) \quad \text{Equação 4-26}$$

Assumindo sincronismo da malha ($\theta_i - \theta_o \cong 0$)

$$I_{out} \cong \frac{n_c(t) A_o}{2} \quad \text{Equação 4-27}$$

$$O_{out} \cong \frac{A_i A_o}{2} + \frac{n_s(t) A_o}{2} \quad \text{Equação 4-28}$$

Desta maneira, metade da potência de entrada do ruído, que está presente na componente $n_c(t)$ vai parar à componente I_{out} e portanto consegue-se reduzir a variância na mediação da potência através da componente O_{out} .

A PLL possui também algumas desvantagens que são principalmente: método mais complexo que FFTs e portanto exige mais recursos/tempo de computação e o facto de os resultados só serem válidos em situações de sincronismo.

CAPÍTULO 5

Projeto do Detetor Digital

Este capítulo descreve o projeto e implementação do detetor digital focando as suas características principais.

5.1 Projeto do Detetor Digital

A Figura 5-1 descreve num diagrama de blocos, e na sequência do discutido na secção 2.1.6, o detetor digital.

As subsecções seguintes descrevem a conceção do detetor, demonstrando a sua organização e estrutura.

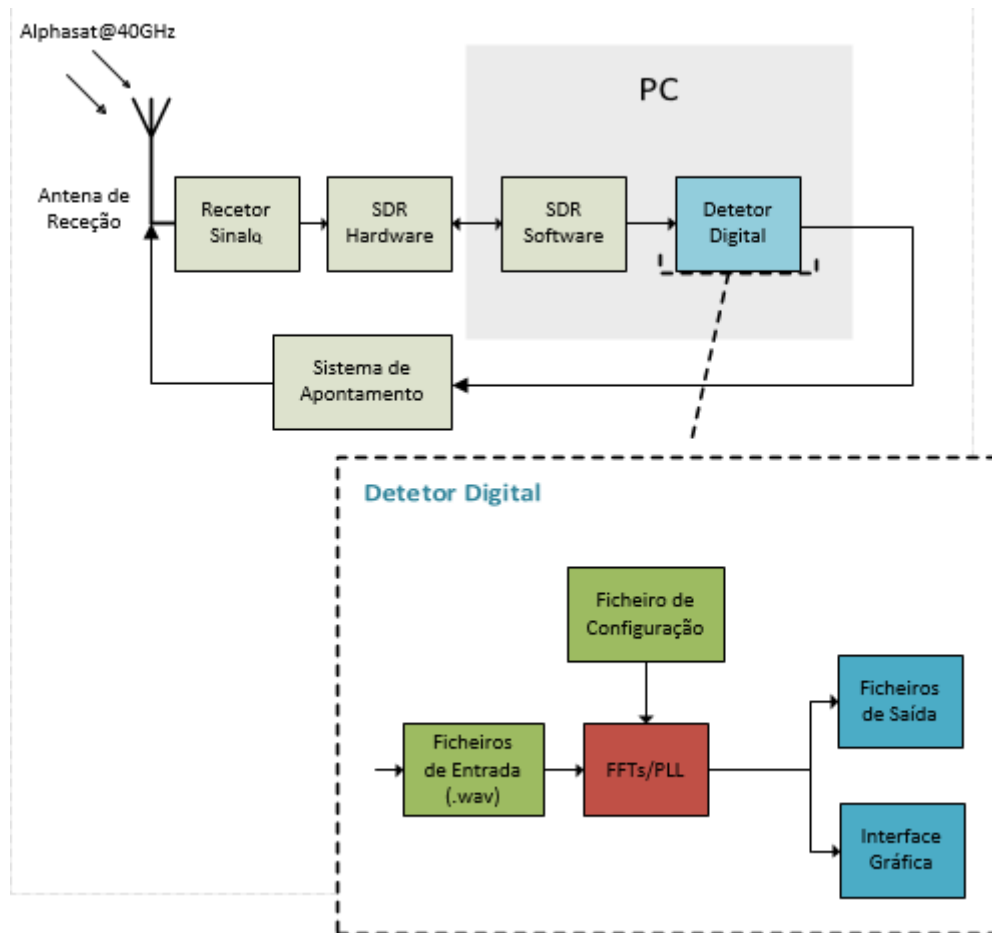


Figura 5-1 - Enquadramento e Estrutura do Detetor Digital

5.1.1 Ficheiros de Entrada do Detetor Digital

Partindo do que foi explicado na secção 3.3, aproveitou-se a capacidade do Software ELAD FDM-SW2 (ou outros) produzir ficheiros .wav de forma ininterrupta contendo o sinal digital em formato I/Q.

Logo que o software de SDR encerra um ficheiro *.wav este é lido e processado pelo Detetor Digital, o qual produz os resultados que vão ser escritos nos ficheiros de saída. A criação contínua de ficheiros por parte do software SDR é assegurada programando a sua criação por duração ou por tamanho mas, em ambos os casos, é importante que não sejam perdidos dados. Para isso foram feitos testes produzindo cerca de 720 ficheiros ininterruptamente com uma taxa de amostragem de 44100 S/s, usando o HSDR [17].

Nas primeiras 24 horas os ficheiros foram terminados com base em duração (neste caso, 2 minutos), ou seja, a cada 2 minutos era fechado um ficheiro e aberto outro novo. Nas seguintes 24 horas os ficheiros foram terminados com base em tamanho (neste caso, 40MB), ou seja, quando um ficheiro atingisse os 40MB era fechado e aberto um novo. A nível de resultados obteve-se o seguinte:

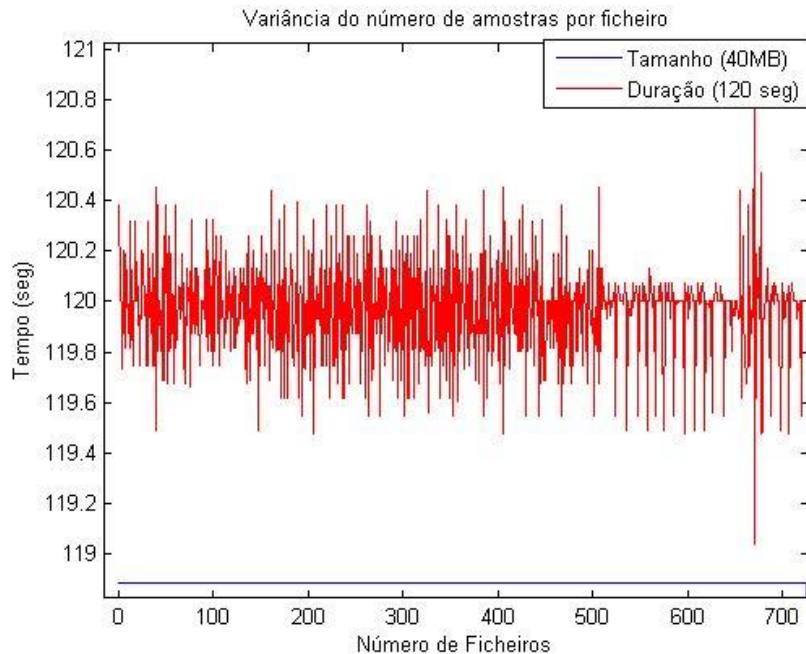


Figura 5-2 - Número de segundos por ficheiro com abertura/fecho baseadas em duração vs tamanho

O que se pode ver claramente é que os ficheiros abertos/fechados com base em tamanho têm sempre o mesmo número de segundos (amostras) por ficheiro. Já o mesmo não se pode dizer em relação aos ficheiros abertos/fechados com base em duração. Para além disso, verificou-se que quando se agendava uma aquisição prolongada (sensivelmente 1 dia ou mais) e os ficheiros eram abertos/fechados com base em duração, havia alguns agendamentos que acabavam por não ser executados. A situação é indesejável pois a perda de dados pode prejudicar a análise de parâmetros de propagação importantes: duração da atenuação, taxa de variação, etc. Provavelmente os factos anteriores devem-se a uma deficiente implementação do software HSDR.

Mais testes foram feitos durante a implementação do detetor digital, chegando à conclusão que será mais fiável criar/terminar ficheiros com base em tamanho ao invés de duração, pois a quantidade de amostras perdidas é menor. É de referir no entanto, que o Detetor Digital estará preparado para ambas as situações.

5.1.2 Ficheiros de Saída do Detetor Digital

O objetivo dos ficheiros de saída é guardar todos os resultados relevantes gerados pelos métodos de deteção de uma forma organizada e eficiente. Cada método de deteção gera os seus próprios ficheiros de saída que podem ser distinguidos pelo seu prefixo: “FFTMain_” para os ficheiros provenientes das FFTs principais, “FFTAux_” para os ficheiros provenientes das FFTs auxiliares e “PLL_” para os ficheiros provenientes da PLL. Na secção 5.1.3.2 será clarificada o porquê de existirem dois tipos de FFTs (FFT's principais e auxiliares).

Os dados de um dia completo são armazenados em 4 ficheiros correspondentes a séries temporais de 6 horas consecutivas. O nome dos ficheiros é do tipo QAAAAMMDD_*.dat onde o Q designa o recetor, AAAA o ano, MM o número do mês, DD o dia e o * uma letra minúscula do alfabeto (a, b, c, etc) que ilustra a sequência temporal de criação dos ficheiros.

Num dia incompleto, em que só existem dados desde as 08h até às 20h, os resultados de saída seriam organizados da seguinte maneira: o ficheiro QAAAAMMDD_a contém resultados do período 08h

até 11:59h, o ficheiro QAAAAMMDD_b contém resultados do período desde as 12h até às 17:59h e o ficheiro QAAAAMMDD_c contém resultados do período desde as 18h até às 24h.

A razão para escolher quatro ficheiros contendo cada um, tipicamente, a informação de seis horas do sinal de entrada é simplesmente um compromisso entre tamanho, segurança e organização. Se por exemplo se criasse apenas um ficheiro por dia, para além de o ficheiro poder ficar com um tamanho considerável, se acontecesse alguma avaria no sistema todos os dados acumulados nesse dia poderiam estar comprometidos. Por outro lado, ter ficheiros de saída em maior número e portanto contendo menos horas de dados dando mais segurança ao nível da perda de dados, também não é muito benéfico pois iria aumentar a complexidade do algoritmo de criação de ficheiros e dificultaria a sua posterior administração.

Em relação ao conteúdo, optou-se por colocar os seguintes dados nos ficheiros de saída:

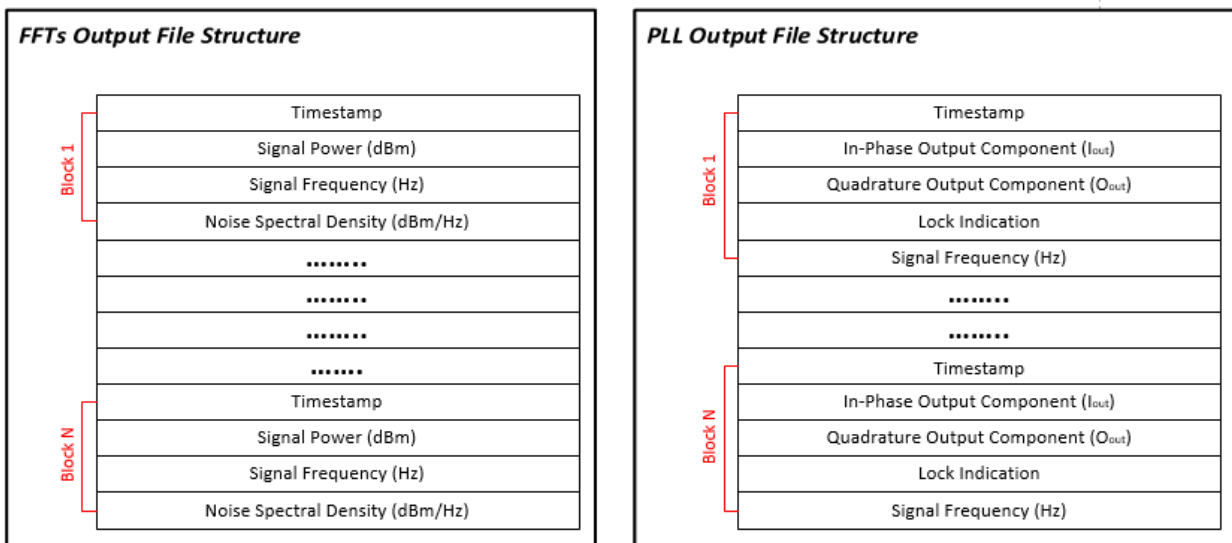


Figura 5-3 - Estrutura dos ficheiros de saída (FFTs e PLL)

Cada bloco dos ficheiros das FFTs é uma estimativa efetuada com uma FFT. No caso da PLL, o número de blocos por segundo é igual à sua resolução (ver secção 5.1.5).

Todos os valores têm como origem os resultados diretos da aplicação dos métodos de deteção, exceto os marcos temporais (*timestamps*). Estas são uma referência temporal que permite saber em que instante foram obtidos os dados do bloco correspondente. Os valores dos marcos temporais são obtidos de acordo com o seguinte fluxograma (esta não é necessariamente a estrutura do algoritmo implementado mas sim a metodologia de cálculo dos valores dos marcos temporais).

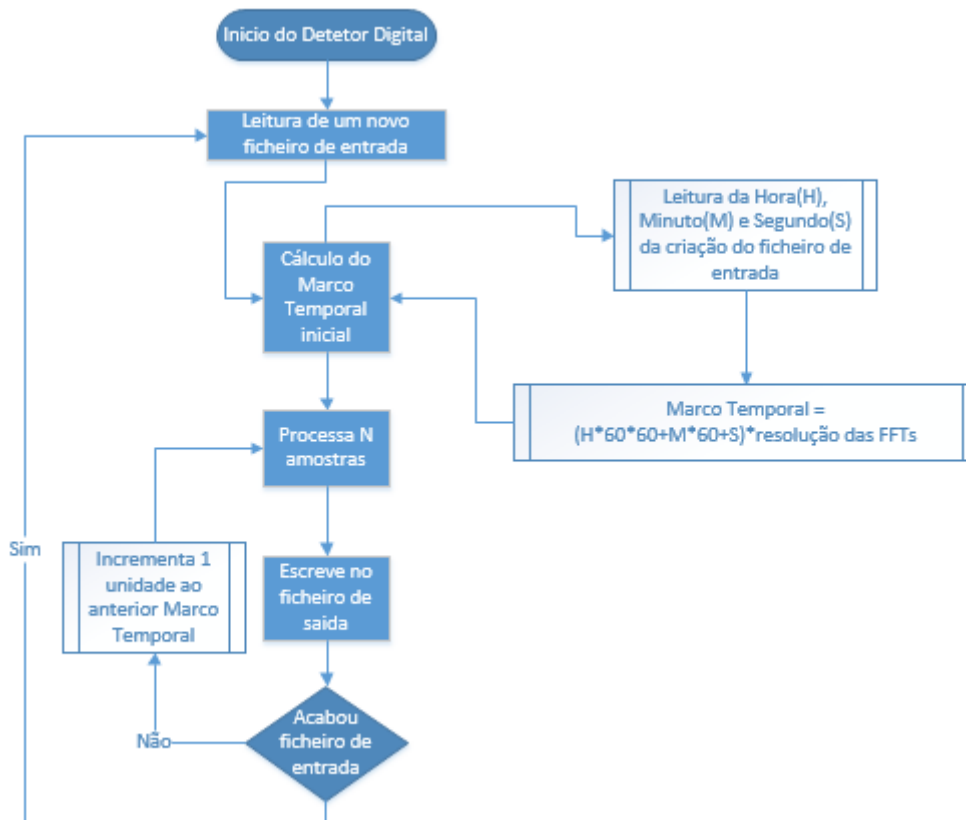


Figura 5-4 – Pseudo-Algoritmo de cálculo dos valores dos marcos temporais

Relativamente aos valores presentes no ficheiro de saída das FFTs, são calculados através da seguinte abordagem:

- **Signal Power (dBm):** O software deteta o bin com maior potência e soma a potência de todos os bins adjacentes, contidos numa largura de banda definida pelo utilizador.
- **Signal Frequency (Hz):** O software faz uma média pesada das frequências, adjacentes ao bin de maior potência, com a potência do sinal.
- **Noise Spectral Density (dBm/Hz):** Tendo em atenção a Figura 5-5, somam-se as potências dos bins contidos em **LB_NSD** (tanto do lado esquerdo como do lado direito da portadora) e divide-se por $2 \times \text{LB_NSD}$.

De referir que caso não exista o número de *bins* suficientes para atingir uma largura de banda de **LB_NSD**, o software “dá a volta” ao espectro (em ambos os lados) de modo a perfazer uma largura de banda de **LB_NSD**.

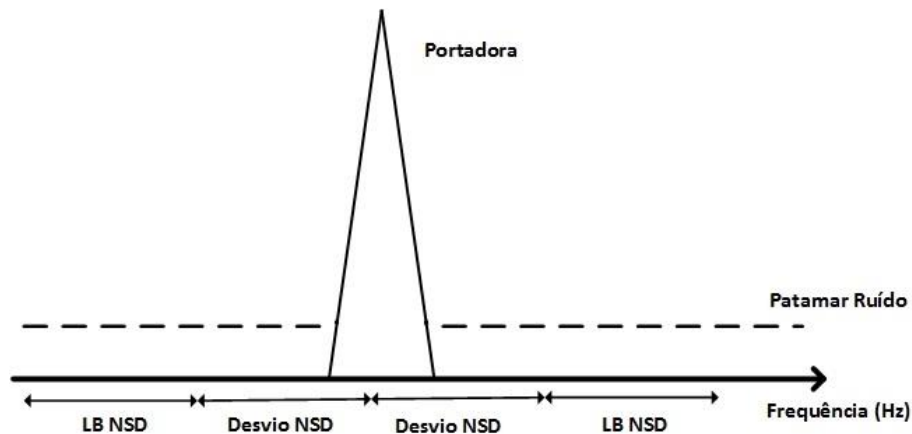


Figura 5-5 - Cálculo da NSD

Em relação aos valores presentes no ficheiro de saída da PLL, são calculados através da seguinte abordagem:

- **I_{out} e Q_{out}** : correspondem às componentes de saída, filtradas e decimadas, do DFQ.
- **Lock Indication**: Valor da variável binária que é colocada a 1 quando a PLL está em sincronismo e é colocada a 0 em caso contrário.
- **Signal Frequency (Hz)**: Corresponde à frequência do VCO filtrada e decimada.

Nota: Todos os valores de potência presentes nos ficheiros de saída (FFTs e PLL) são normalizados por uma impedância de 50Ω .

Os ficheiros de saída produzidos são binários sendo cada valor representado com o formato double (8 bytes). O formato double permite a representação dos dados com uma elevada gama dinâmica e, embora nem todos os canais o necessitem, foi usado para todos eles.

Por fim resta dizer que a cada novo dia, o Software é responsável por fazer uma cópia dos dados obtidos para uma pasta partilhada, de maneira a ter uma cópia de segurança dos dados obtidos de forma automática noutra computador.

5.1.3 Paralelização dos Métodos de Detecção (FFTs e PLL)

O grande propósito deste Detetor Digital é implementar os dois métodos de deteção paralelamente em Software de modo a que ambos escrevam os resultados obtidos para os respetivos ficheiros de saída. No entanto não se pretende que tanto as FFTs como a PLL estejam a processar o mesmo ficheiro de entrada simultaneamente, pretende-se sim que a PLL esteja continuamente atrasada em relação às FFTs de um tempo fixo e configurável pelo utilizador.

Uma das vantagens reside no facto de poder ter um AGC mais preciso do que o AGC coerente e mais rápido a atuar que o AGC incoerente. Por outro lado, pode-se gerir melhor e ter mais controlo sobre a PLL em situações em que a C/N_0 está muito baixa e a PLL acaba por perder o sincronismo. Vai-se agora detalhar o que foi escrito acima.

5.1.3.1 Derivação do AGC

Aproveitando o facto de a PLL estar continuamente atrasada em relação às FFTs, é possível criar um AGC derivado do AGC incoerente mas sem atraso. Para isso, a estimativa da potência do sinal que é dada ao AGC é obtida lendo o valor da potência do sinal que o método das FFTs escreveu no respetivo

ficheiro de saída. Para localizar qual o bloco que deve ser lido de modo a obter o valor da potência do sinal naquele instante é usado como referência o valor do marco temporal. A figura descreve o processo de implementação do AGC.

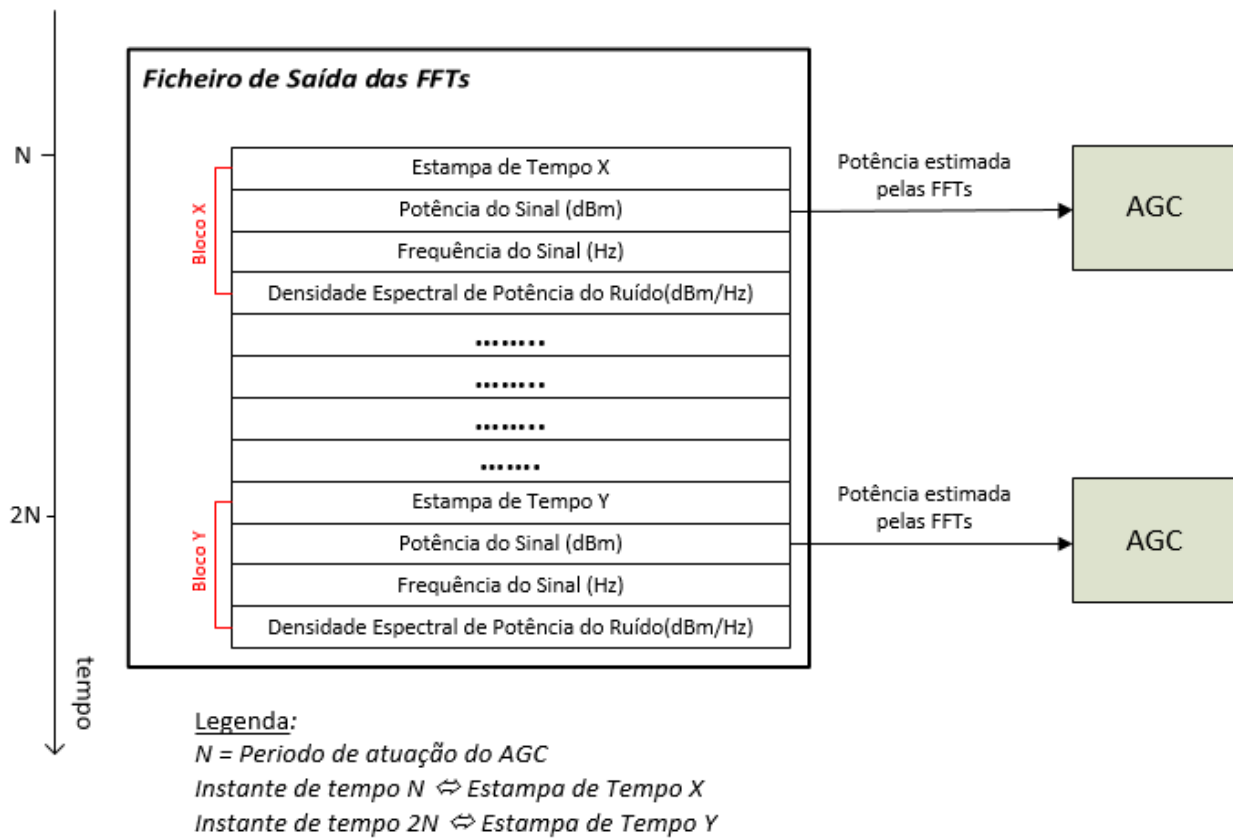


Figura 5-6 - Modo de atuação do AGC

Deste modo, torna-se mais claro o funcionamento do AGC descrito na secção 4.2.1.3 e de onde provém o valor da amplitude do sinal de entrada estimado pelas FFTs ($A_{in_estimada}$).

A frequência de atuação do AGC é de 1Hz de acordo com o projeto referido na secção 4.2.1.3. Sabendo que as FFTs vão produzir blocos de resultados a uma frequência típica de 8Hz, é agora necessário desenvolver um método que permita ao AGC obter o valor da potência do sinal com uma resolução de 1Hz.

5.1.3.2 FFTs Auxiliares com resolução de 1Hz

Pretende-se fornecer ao AGC o valor da potência do sinal com base nos resultados das FFTs, no entanto, neste caso as FFTs têm um valor variável (esperado de 8Hz) e, se a cada segundo, se consultasse os seus resultados de uma maneira crua, perder-se-ia todo o historial do sinal que o resto das amostras desse segundo contém. Surge então a seguinte proposta: a cada segundo ler um número de valores de potência estimada que seja igual à resolução das FFTs (para o valor típico de 8Hz, ler 8 amostras) e fazer uma média para ter um valor mais fiável da potência do sinal nesse segundo.

À partida, a solução anterior seria uma solução eficaz para fornecer, a cada segundo, o valor de $A_{in_estimada}$ ao AGC. No entanto, existe também outra situação em jogo que é a perda de sincronismo, como será explicado mais detalhadamente na secção 5.1.3.3. É importante que o valor de frequência

estimado pelas FFTs seja fiável sendo que o uso de FFTs com uma resolução espectral mais fina melhora esta estimativa.

Juntando a solução proposta para o AGC e as necessidades nos casos de perda de sincronismo, torna-se essencial implementar mais um método de detecção que consiste em FFTs de resolução de 1Hz, denominadas de FFTs auxiliares. Estas FFTs são semelhantes às descritas anteriormente, denominadas a partir de agora FFTs principais, e destinam-se a apoiar a PLL fornecendo ao AGC o valor da potência estimada a cada segundo.

5.1.3.3 Perda de Sincronismo

Justifica-se agora a segunda vantagem de ter a PLL atrasada em relação às FFTs principais e de onde vem a necessidade de ter resultados de FFTs com resolução espectral melhor que a das FFTs principais.

A grande vantagem consiste em ter uma estimativa da frequência do sinal. Dizendo de outra maneira: quando a PLL deteta a perda de sincronismo o software pode recorrer à estimativa da frequência obtida por FFTs programando-a no VCO (permitindo acelerar a re-sincronização). No fundo a PLL tem nos resultados das FFTs auxiliares um apoio precioso para casos de perda de sincronismo garantindo que a frequência do VCO não se afasta significativamente da frequência do sinal.

No entanto é necessário estimar a gama dinâmica de detecção do sinal, por parte das FFTs, para se perceber em que condições é que as FFTs conseguem identificar o sinal sobre o patamar de ruído.

Para fazer face a este problema, foi desenvolvido um script MATLAB que permite obter uma estimativa do valor de C/N_0 (C/N_{0th}), a partir do qual a detecção espectral (via FFTs) fica comprometida. Nesse script são gerados sucessivos sinais sinusoidais a 10kHz (com C/N_0 gradualmente menores), sobre os quais são aplicadas FFTs de resolução 1Hz sendo estimada a frequência de cada um.

De seguida apresentam-se os resultados dos casos limite que permitem achar o valor de C/N_{0th} .

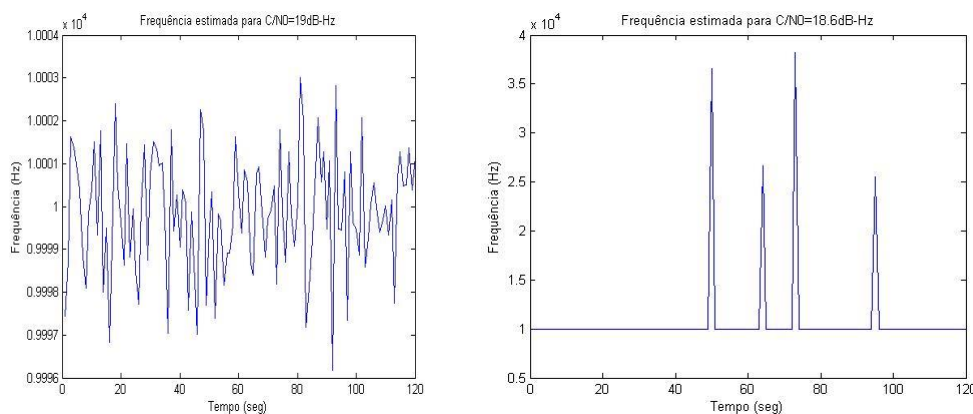


Figura 5-7 - Frequência estimada pelas FFTs auxiliares para $C/N_0 \approx 19\text{dB/Hz}$ (esquerda) e $C/N_0 \approx 18.6\text{dB/Hz}$ (direita)

Pelas figuras acima conclui-se que para uma C/N_0 média de aproximadamente 19dB/Hz as FFTs auxiliares são capazes de fornecer um valor fiável para a estimativa da frequência do sinal, por outro lado, quando é menor que 19dB/Hz a estimativa da frequência falha algumas vezes. Apesar de estes valores não poderem ser vistos como valores absolutos, é seguro afirmar que para uma $C/N_{0th} \geq 19\text{dB/Hz}$ a estimativa da frequência por parte das FFTs auxiliares é correta. No entanto é sempre importante dar alguma margem e optou-se por $C/N_{0th} = 22\text{dB/Hz}$. Significa isto que, caso a frequência do

sinal estimada pelas FFTs auxiliares naquele instante corresponda a um valor de $C/N_0 \geq 22\text{dB/Hz}$ este será válido e atualizar-se-á a frequência do VCO com esse valor.

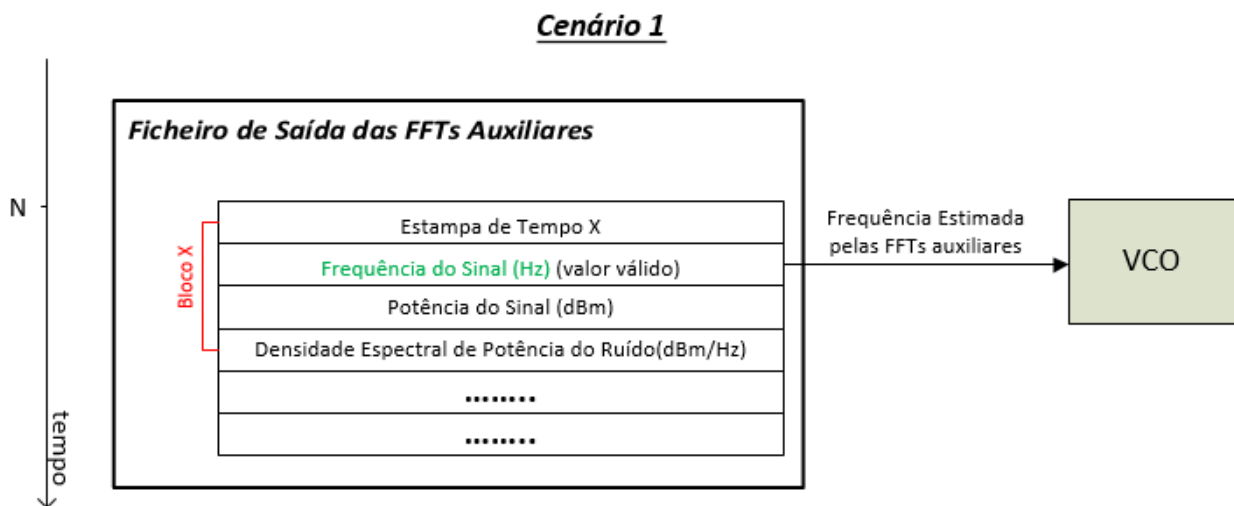
É importante salientar que os valores de C/N_0 usados acima são valores medidos com resolução de 1Hz e não os valores teóricos. Significa isto que a potência estimada para o cálculo da C/N_0 vem afetada pela potência de ruído na banda de medição, conduzindo a um valor de C/N_0 maior que o valor teórico. É importante usar o valor medido pois é com este valor que serão tomadas as decisões sobre se a frequência estimada pelas FFTs auxiliares é ou não fiável.

Nota: Foram também efetuados testes com resolução de 8Hz e obtém-se um valor de $C/N_{0th} \approx 23.6\text{dB/Hz}$ (sem adição de margem), justificando assim a opção por ter um método de deteção auxiliar baseado em FFTs de resolução 1Hz.

Chegando a este ponto vale a pena antever dois possíveis cenários que podem acontecer:

- **Cenário 1:** No momento em que a PLL perde o sincronismo, o valor da C/N_0 estimado pelas FFTs auxiliares é maior ou igual que 22dB/Hz.
- **Cenário 2:** No momento em que a PLL perde o sincronismo, o valor da C/N_0 estimado pelas FFTs auxiliares é menor que 22dB/Hz.

No caso do cenário 1, sendo credível o valor da frequência do sinal estimado pelas FFTs auxiliares, então a frequência do VCO da PLL é colocada nessa frequência e deixa-se a PLL readquirir o sincronismo.



Legenda:

$N =$ Instante de Perca de Sincronismo

Figura 5-8 - Cenário1: $C/N_0 \geq C/N_{0th}$

No caso do cenário 2, o valor da frequência do sinal estimado pelas FFTs até pode estar correto mas não é credível e portanto é necessário “ler o futuro”, significa isto que a PLL consulta a partir do instante atual qual o primeiro valor seguinte de frequência estimado pelas FFTs auxiliares que corresponde a uma $C/N_0 \geq C/N_{0th}$. Caso o sinal ainda não tenha recuperado até ao instante atual processado pelas FFTs auxiliares, a PLL interrompe o processamento e só retoma quando encontrar um valor de frequência fiável que possa atribuir ao VCO. Quando se encontra um valor de frequência estimado fiável, esse valor é atribuído à frequência do VCO, e coloca-se o VCO fixo até a PLL conseguir readquirir o sincronismo.

Cenário 2

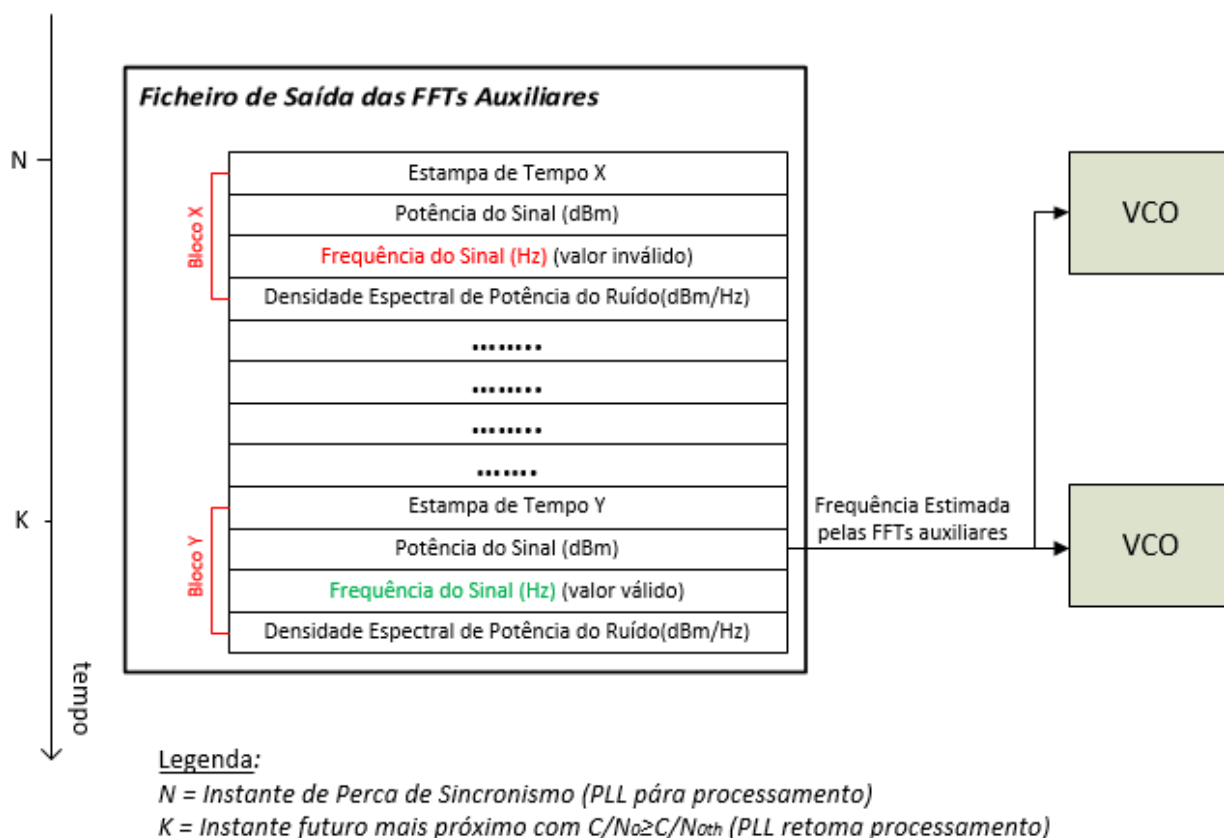


Figura 5-9 - Cenário2: $C/N_0 < C/N_{0th}$

5.1.4 Interface Gráfica

Tenciona-se com esta interface ter um veículo de controlo básico do detetor digital e, ao mesmo tempo, representação gráfica dos resultados em tempo real.

A lista seguinte contém o conjunto de funções implementadas na interface gráfica:

- Controlo do começo/fim da execução do software
- Conjunto de gráficos que permitem a visualização do passado mais recente do sinal (potência, densidade espectral de ruído e frequência)
- Indicador do estado atual do software (p. ex: Em Processamento, À espera de dados, Parado)
- Qual o valor do marco temporal que corresponde ao último bloco de dados processado, assim como o instante de tempo da última atualização da posição da antena no formato HH:MM:SS
- Indicador da Elevação e Azimute atuais da antena de receção.

5.1.5 Ficheiro de Configuração do Detetor Digital

Um dos pontos fundamentais deste detetor digital é ser ajustável/configurável tornando a sua utilização o mais versátil possível. Para esse efeito exige-se ao Software que possua um conjunto de parâmetros de entrada ajustáveis pelo utilizador, conjunto esse que deve estar contido num único ficheiro o qual será carregado quando o software arrançar. A tabela seguinte contém os parâmetros incluídos no ficheiro de configuração.

Tabela 5-1 - Parâmetros do ficheiro de configuração do detetor digital

<i>FFT Input Data</i>	<i>PLL Input Data [Default]</i>	<i>General Input Data</i>	<i>Antenna</i>
LB FFT (Hz)	ξ [0.707]	<i>Delay</i> (seg)	COM Port (string)
Desvio NSD (Hz)	LB PLL (Hz)	<i>Refresh</i> Gráficos (seg)	Az_off (graus)
LB NSD (Hz)	K_d (V/rad) [10]	Caminho programa (string)	Elev_off (graus)
F_s (Hz)	A_{VCO} [10]	Caminho Backup (string)	
Janela (string)	K_o (Hz/V) [100]	Caminho ficheiros (string)	
Atualização Gráficos (seg)	Margem Fase (graus) [57]		
Duração Gráficos (seg)	F_o (Hz)		
Atualização <i>Labels</i> (seg)	Resolução (Hz)		
Resolução das FFTs (Hz)	Th (dB) [$10\log_{10}(2.5)$]		

Nota: Os valores entre parêntesis retos são valores por defeito. Como se pode constatar, estes valores encontram-se somente na parte dos parâmetros de projeto da PLL. Significa isto que caso os valores sejam alterados, não é garantido que a PLL opere em condições optimizadas.

Para entender melhor os parâmetros listados acima fica na lista abaixo uma descrição mais detalhada:

- **LB FFT (Hz):** Largura de banda utilizada para o cálculo da estimativa de potência e frequência da portadora.
- **Desvio NSD (Hz) e Largura de Banda NSD (Hz):** Ver Figura 5-5.
- **F_s (Hz):** Frequência de amostragem do sinal de entrada.
- **Janela (string):** Permite a escolha da janela a aplicar às FFTs. Caso seja uma string vazia, não é aplicada janela. Caso seja “Hamming” será aplicada a janela correspondente. Caso seja “Hanning” será aplicada a janela correspondente.
- **Atualização dos gráficos (seg):** Corresponde ao período com que um novo valor é colocada nos gráficos presentes na interface. De referir que este valor depende da **Resolução das FFTs (Hz)** e deve dar um número inteiro quando se aplica a seguinte expressão **Atualização dos gráficos x Resolução das FFTs (Hz)**. Por exemplo, caso a resolução das FFTs seja 7.5Hz, o valor mínimo para atualização dos gráficos é 2. Caso a resolução das FFTs seja 8Hz, o valor mínimo para atualização dos gráficos é 1.
- **Duração dos gráficos (seg):** Número de segundos que os gráficos da interface devem albergar. Quando esse valor é atingido, a cada nova coordenada acrescentada, elimina-se a mais antiga.
- **Atualização Labels (seg):** Corresponde ao período a que é colocada uma nova label no eixo das abcissas (tempo). Este valor deve ser múltiplo de **Atualização dos gráficos** e deve ser bastante

maior do que este último. Isto porque, se este valor for muito pequeno, as labels podem começar a sobrepor-se e tornam-se impercetíveis.

- **Resolução das FFTs (Hz):** Resolução espectral com que são feitas as FFTs.
- **ξ :** Coeficiente de amortecimento da PLL.
- **LB PLL (Hz):** Largura de banda de ruído da PLL.
- **K_d (V/rad):** Ganho do detetor de fase.
- **A_{vco} :** Amplitude pico do sinal gerado pelo VCO.
- **K_o (Hz/V):** Ganho do VCO.
- **Margem de Fase (graus):** Margem de fase da PLL.
- **F_0 (Hz):** Frequência central do VCO.
- **Resolução (Hz):** Número de amostras por segundo após decimação, para constar nos ficheiros de saída. É também a taxa de verificação de sincronismo.
- **Th (dB):** Limiar de decisão de sincronismo.
- **Delay (seg):** Atraso temporal da PLL, face às FFTs principais.
- **Refresh Gráficos (seg):** Como será explicado na secção 6.4, da maneira como as FFTs estão implementadas, elas perdem as propriedades gráficas que têm. Deste modo, só lhes é possível atualizar e guardar os gráficos. Posteriormente a rotina que criará a interface gráfica é a responsável por periodicamente obter os gráficos gravados pelas FFTs, e apresentá-los na interface. Esse período de renovação dos gráficos na interface corresponde ao valor de **Refresh Gráficos**.
- **Caminho do programa (string):** String que contém a localização do software, de modo a poder correr o Software em várias máquinas.
- **Caminho Backup (string):** String que contém a localização do diretório de backup.
- **Caminho ficheiros (string):** String que contém a localização do diretório onde está contido o ficheiro com a elevação e azimute ao satélite Alphasat.
- **COM Port (string):** Porta de comunicação série com o controlador do sistema de apontamento.
- **Az_off (graus):** Offset a retirar ao valor absoluto de azimute para enviar para o sistema de apontamento.
- **Elev_off (graus):** Offset a retirar ao valor absoluto de elevação para enviar para o sistema de apontamento.

O ficheiro de configuração utilizado tem o formato *.xlsx.

5.1.6 Atualização do Posicionamento da Antena

Como foi dito na secção 2.1.6, cabe ao detetor digital enviar periodicamente comandos contendo a elevação e o azimute ao sistema de apontamento da antena ao satélite.

O grupo de experimentadores Alphasat [43] disponibiliza, com periodicidade de cerca de uma semana, um conjunto de dados orbitais do satélite (ficheiros *.OEM) e um programa que determina a elevação e o azimute do satélite uma vez dadas as coordenadas geográficas e a altitude do recetor. Os dados são guardados em ficheiros de texto (*.EAT) com as previsões de 5 em 5 minutos, veja-se a Figura 5-10.

Date	Time	Elev. (deg)	Az. (deg)	Tilt (deg)	Sat. lat. (deg. N)	Sat. long. (deg. E)	Dist. GS-Sat (km)
18/12/2014	00:00:00.000	32.454	134.126	78.039	0.614	24.818	38396.6214
18/12/2014	00:05:00.000	32.457	134.124	78.041	0.617	24.818	38396.3536
18/12/2014	00:10:00.000	32.460	134.123	78.043	0.620	24.817	38396.1092
18/12/2014	00:15:00.000	32.462	134.121	78.045	0.623	24.817	38395.8883
18/12/2014	00:20:00.000	32.464	134.120	78.047	0.625	24.816	38395.6911
18/12/2014	00:25:00.000	32.466	134.119	78.048	0.627	24.816	38395.5176
18/12/2014	00:30:00.000	32.468	134.119	78.049	0.628	24.815	38395.3679
18/12/2014	00:35:00.000	32.470	134.118	78.050	0.630	24.815	38395.2421
18/12/2014	00:40:00.000	32.471	134.118	78.051	0.631	24.815	38395.1401
18/12/2014	00:45:00.000	32.472	134.118	78.051	0.631	24.814	38395.0622
18/12/2014	00:50:00.000	32.472	134.118	78.051	0.632	24.814	38395.0083

Figura 5-10 - Exemplo de ficheiro *.EAT

Cabe ao detetor digital, ler o ficheiro *.EAT mais recente e enviar no tempo certo, os valores de azimute e elevação previstos do satélite para o sistema de apontamento.

Do ponto de vista da potência recebida pela antena de receção e assumindo que as coordenadas certas são enviadas no instante correto, ocorreria o seguinte cenário (ver Figura 5-11).

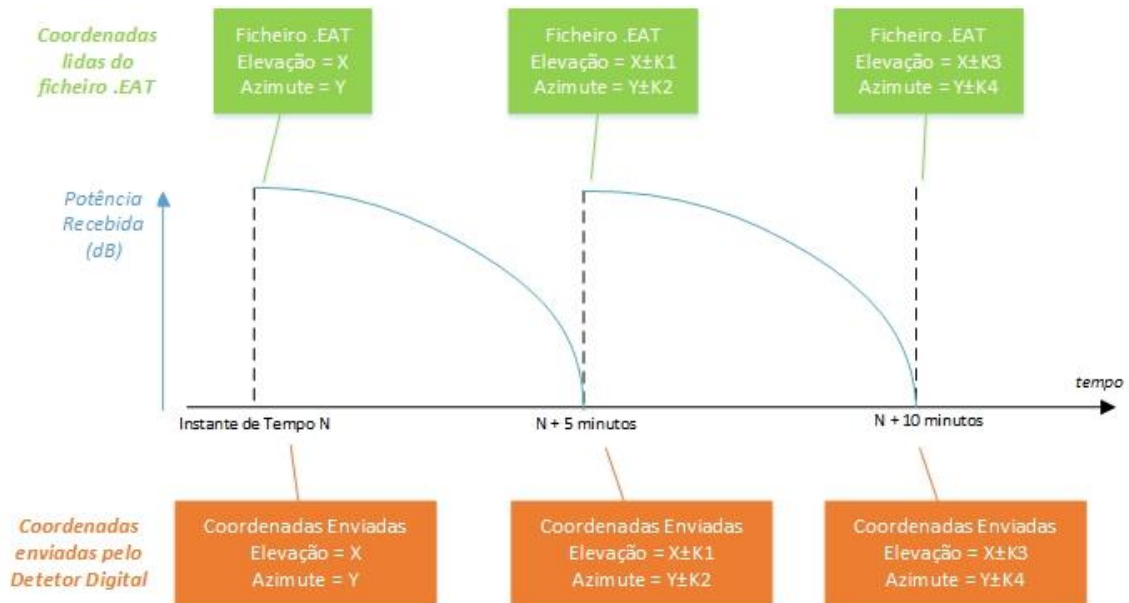


Figura 5-11 - Potência recebida sem antecipação do envio de coordenadas

O que se pode ver com o esboço apresentado na figura anterior é que, quando o detetor digital faz o apontamento tem-se a potência máxima recebida, no entanto a partir desse ponto a potência vai decrescer até se apontar novamente a antena.

Para reduzir este problema optou-se por apontar dois minutos e meio em antecipação à previsão seguinte (veja-se a Figura 5-12).

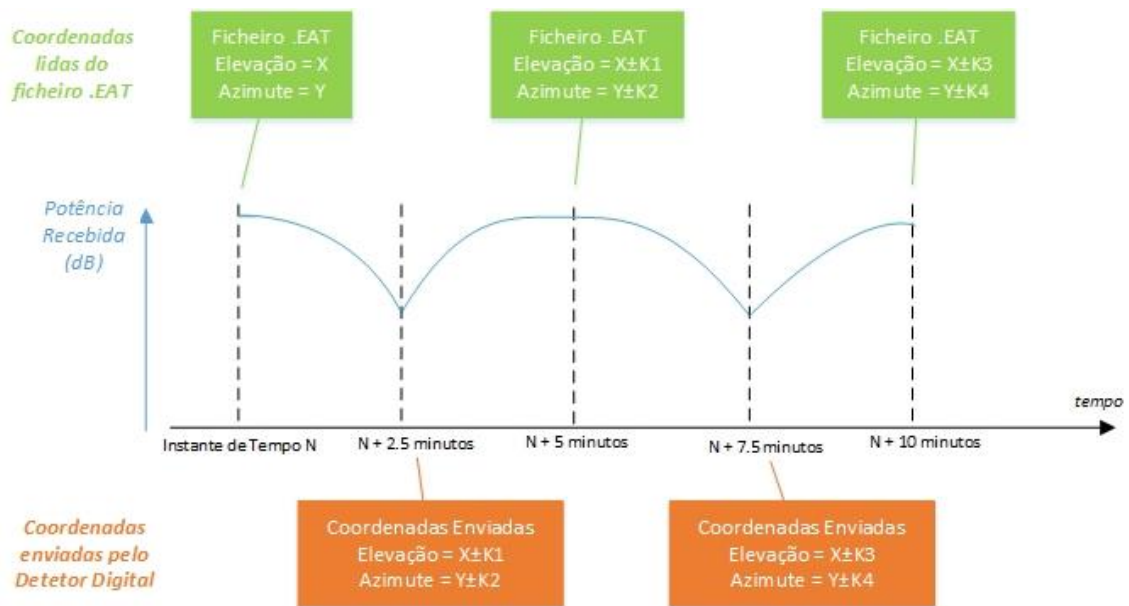


Figura 5-12 - Potência recebida com antecipação do envio de coordenadas

Deste modo, consegue-se fazer um apontamento que é capaz de “suavizar” o ganho de potência.

CAPÍTULO 6

Implementação em Software do Detetor Digital

Com este capítulo pretende-se mostrar sequencialmente a implementação dos vários algoritmos que no fim vão resultar no Software do detetor digital. Na secção Implementação do Método baseado em FFTs em Software descreve-se a estrutura do algoritmo que implementa o método baseado em FFTs. Na secção Implementação da PLL em Software descreve-se a estrutura do algoritmo que implementa a PLL. Na secção Algoritmo de Atualização do Apontamento da Antena descreve-se o método responsável pela atualização da posição do sistema de apontamento da antena. Na secção Implementação do Detetor Digital em Software descreve-se como foi criado o Software que aglomera todo o detetor digital, aproveitando os algoritmos descritos nas secções anteriores (Implementação do Método baseado em FFTs em Software, Implementação da PLL em Software e Algoritmo de Atualização do Apontamento da Antena).

6.1 Implementação do Método baseado em FFTs em Software

Optou-se pela implementação de ambos os métodos de deteção (FFTs e PLL) como dois algoritmos diferentes que mais tarde seriam paralelizados e geridos por um algoritmo de mais alto nível que será abordado na secção 6.4.

Em primeiro lugar implementou-se o algoritmo das FFTs pois é o algoritmo mais simples e, como foi explicado anteriormente, é o que suporta a PLL. A nível estrutural pode-se dividir este algoritmo em

dois: o algoritmo responsável pelas FFTs principais e o algoritmo responsável pelas FFTs auxiliares que serão explicados de seguida.

6.1.1 Algoritmo das FFTs principais

Este será o algoritmo responsável por implementar as FFTs principais cuja resolução é configurável mas de valor típico 8Hz. Como foi o primeiro algoritmo a ser desenvolvido e sendo este um algoritmo simples e de execução mais rápida, foi também incumbido da tarefa de gerar os gráficos que serão exibidos na interface gráfica. De seguida, é apresentado um fluxograma que descreve o algoritmo e permite perceber o seu fluxo de execução.

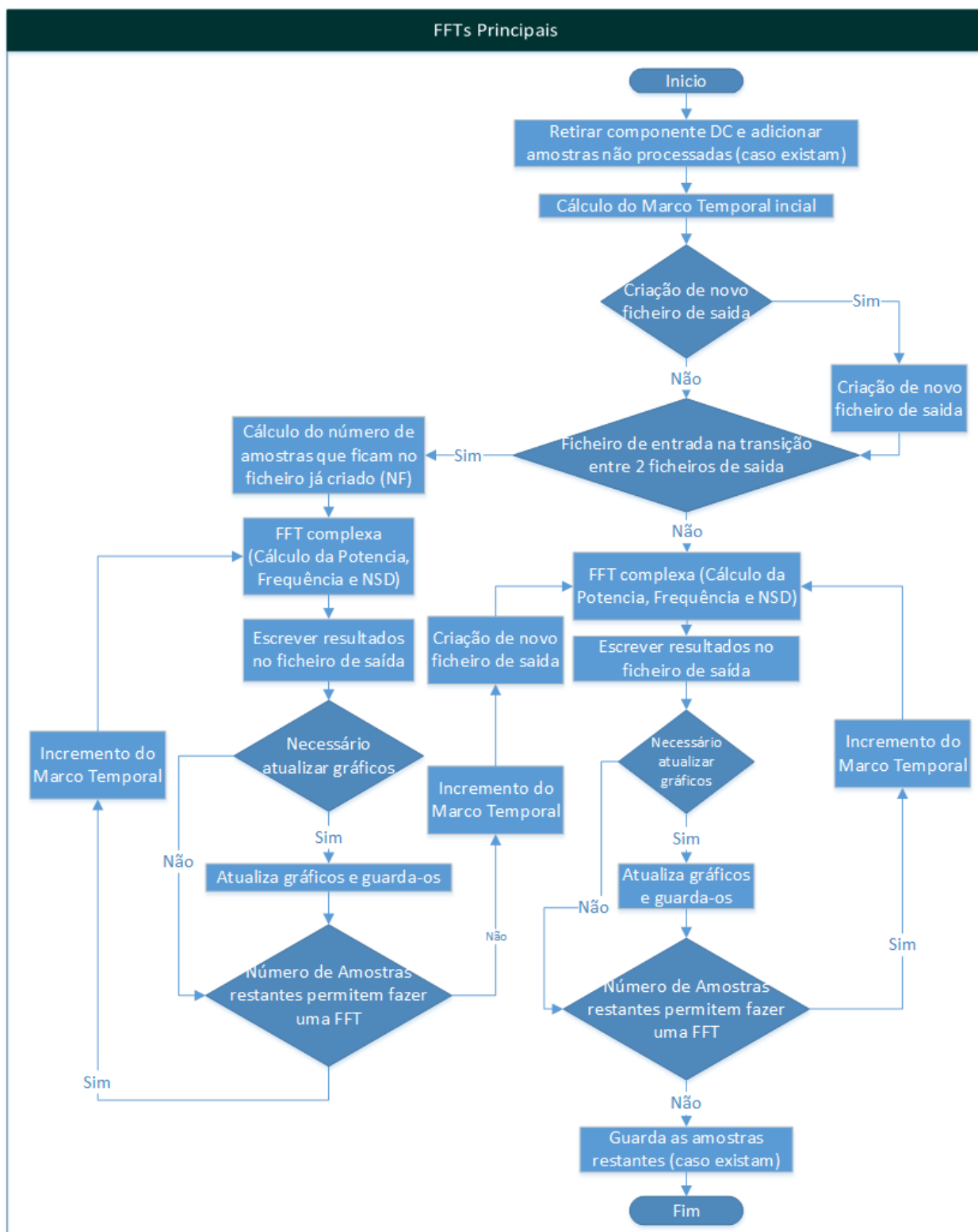


Figura 6-1 - Fluxograma do algoritmo das FFTs Principais

Convém ainda explicar alguns pormenores que não transparecem da visualização da Figura 6-1 para uma total compreensão do algoritmo.

- (1) **Retirar componente DC e adicionar amostras não processadas (caso existam):** Primeiramente é retirada a componente DC para não afetar o algoritmo de deteção baseado em FFTs. Depois adiciona-se ao início do sinal as amostras sobrantes do ficheiro anterior (pelo facto de não terem

sido suficientes para realizar uma FFT). Na Figura 6-2 explica-se como é feita a adição destas amostras.



Figura 6-2 - Concatenação de amostras não processadas

Quando esta concatenação de amostras é feita associasse-lhe o marco temporal correspondente ao tempo de criação do ficheiro de entrada B.

- (2) De referir que a decisão da criação de um novo ficheiro de dados de saída, assim como o cálculo do número de amostras restantes (NF) é feito através do instante de criação do ficheiro e duração do mesmo. Garante-se ainda que o valor de NF é um múltiplo do número de amostras utilizado para fazer a FFT principal. Seguem-se dois exemplos:

Exemplo 1: O ficheiro tem o seguinte tempo de criação 05:50:50 e a sua duração é de 120 segundos (duração é calculada pelo software). Pode-se concluir que o seu tempo de fecho é 08:52:50 e portanto não é preciso criar um novo ficheiro.

Exemplo 2: O ficheiro tem o seguinte tempo de criação 05:58:50 e a sua duração é de 120 segundos (duração é calculada pelo software). Pode-se concluir que o instante de fecho é 06:00:50 e portanto é preciso criar um novo ficheiro. O valor de NF (ver Figura 6-1), que corresponde ao número de amostras que ficam no ficheiro de saída previamente criado, é calculado com base no número de segundos que faltam para a transição do próximo ficheiro (06:00:00) multiplicado pela frequência de amostragem (neste caso, $70 \cdot F_s$).

Uma nota final: antes de realizar a FFT pode ser usada uma janela de Hamming ou Hanning, dependendo da escolha do utilizador no ficheiro de configuração.

6.1.1.1 Algoritmo das FFTs auxiliares

Este é o algoritmo responsável por implementar as FFTs auxiliares com a resolução de 1Hz: é semelhante ao das FFTs principais mas com resolução diferente e sem a tarefa de gerar gráficos. De seguida é apresentado um fluxograma que permite demonstrar o raciocínio subjacente.

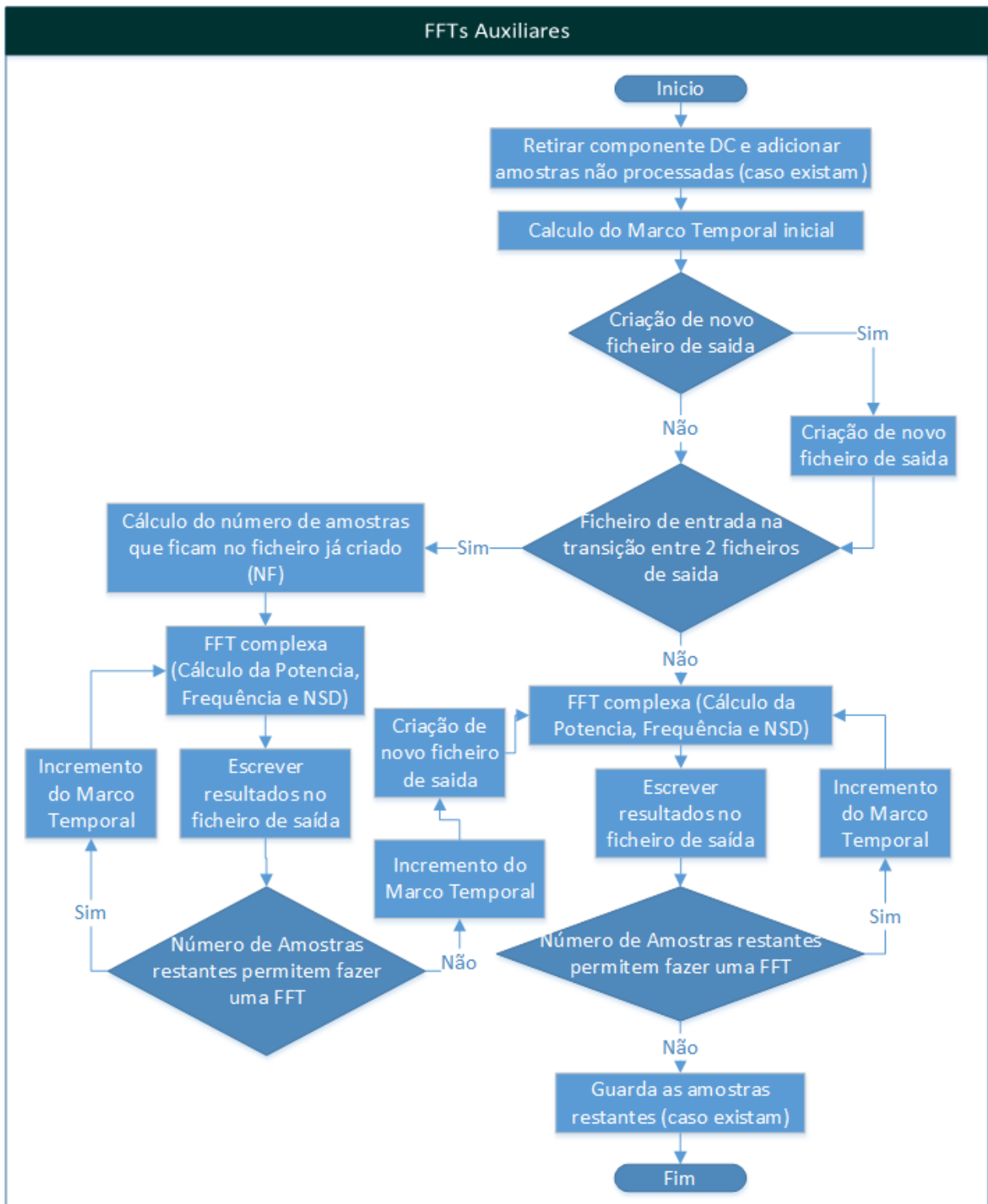


Figura 6-3 - Fluxograma do algoritmo das FFTs Auxiliares

Estas FFTs, tal como no caso das FFTs principais, utilizam uma *sliding window* para percorrer todos os dados.

6.1.1.2 Algoritmo das FFTs

Após a implementação do algoritmo das FFTs principais e auxiliares, é agora necessário integrá-los para tornar o código mais organizado, estruturado e sobretudo mais eficiente pois ambos realizam operações semelhantes que se podem converter em apenas uma operação. Após esta junção dos dois algoritmos num só, tem-se no fluxograma seguinte a estrutura do algoritmo responsável por implementar o método de deteção baseado em FFTs.

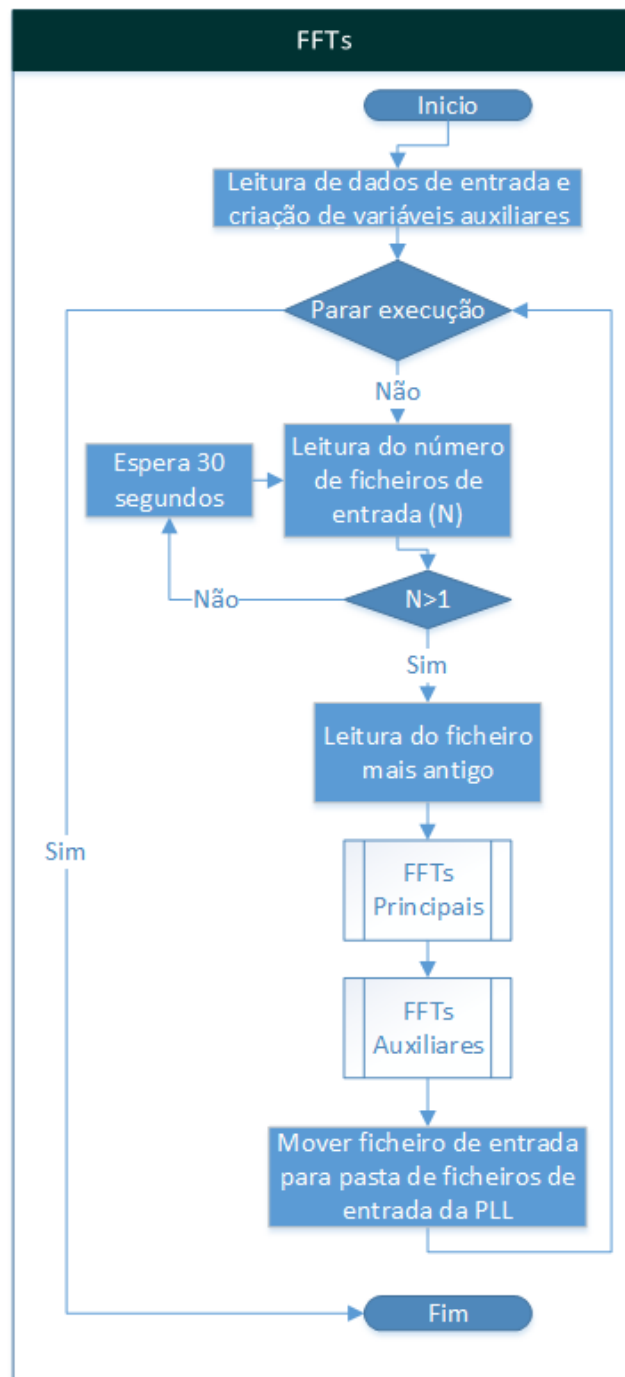


Figura 6-4 - Fluxograma do algoritmo das FFTs

Convém ainda explicar os seguintes pormenores do algoritmo que não transparecem da visualização da Figura 6-4:

- (1) **Parar Execução:** Esta tomada de decisão é baseada na leitura de uma *flag* que é ativada/desativada pelo utilizador através da interface gráfica.
- (2) **N>1:** Esta condição garante que o algoritmo só avança para o processamento de um ficheiro de entrada quando o número destes ficheiros for maior ou igual que 2, deste modo é assegurado que o ficheiro a ler já foi fechado pelo software de SDR.

6.2 Implementação da PLL em Software

Depois de ter o algoritmo das FFTs implementado, implementou-se o algoritmo da PLL com base no projeto teórico descrito na secção 4.2 e nas características do detetor digital apresentadas na secção 5.1. Sendo este algoritmo mais complexo e extenso comparativamente ao algoritmo das FFTs, optou-se por dividir esta secção em várias subsecções, sendo que cada subsecção aborda uma parte concreta do algoritmo da PLL. Na subsecção 6.2.5 mostra-se como as várias partes do algoritmo são ligadas e ajudam na criação o algoritmo da PLL.

6.2.1 Algoritmo da Malha Básica

Usando como referência o diagrama de blocos representativo da PLL como um sistema de controlo, apresenta-se na Figura 6-5 um paralelismo entre o mesmo e um algoritmo que seja capaz de traduzir o seu funcionamento em tempo discreto.

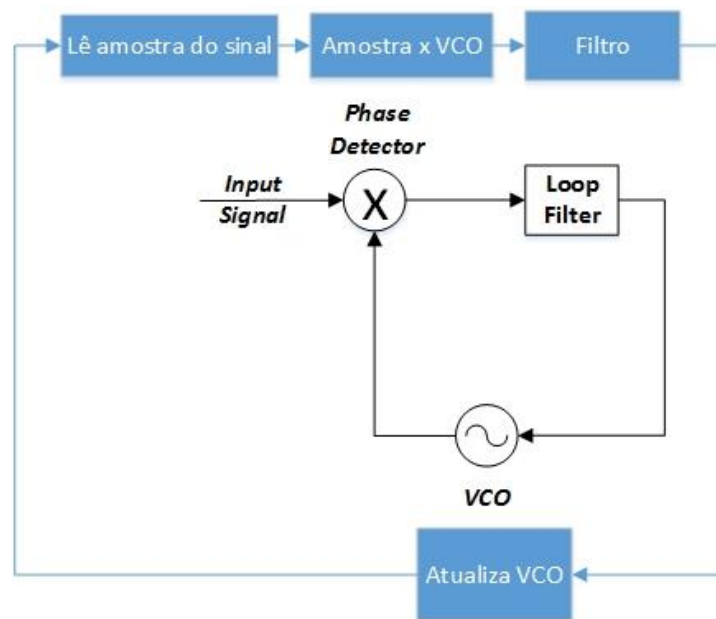


Figura 6-5 - Algoritmo da Malha Básica

Tendo em conta o algoritmo apresentado acima, todo ele é diretamente convertível para código MATLAB exceto o filtro. Na próxima secção pretende-se descrever como está implementado o algoritmo responsável pela geração do filtro digital.

6.2.1.1 Dimensionamento do Filtro Digital

Para a obtenção do filtro digital recorreu-se à seguinte expressão matemática que permite a passagem do domínio de Laplace para o domínio Z

$$G(z) = \frac{z-1}{z} Z \left\{ \frac{G(s)}{s} \right\}$$

Equação 6-1

Este modelo é válido assumindo que o filtro é precedido por uma DAC que na sua saída tem um circuito do tipo Zero Order Hold (ZOH) responsável por manter o nível de sinal entre amostras consecutivas. Esta assunção é perfeitamente compatível com a realidade pois, o sinal digital que é processado pelo filtro foi previamente amostrado com base num ZOH presente no recetor de SDR.

Vê-se claramente, por comparação entre as **Erro! A origem da referência não foi encontrada.** e REF_Ref426405344 \h * MERGEFORMAT Equação 6-1, que as aproximações facilitam bastante o cálculo. No entanto optou-se por usar o comando **c2d** que utiliza a Equação 6-1 para fazer a conversão. De seguida mostra-se a comparação da resposta em frequência no formato de diagrama de bode, entre o filtro analógico projetado e o filtro digital obtido.

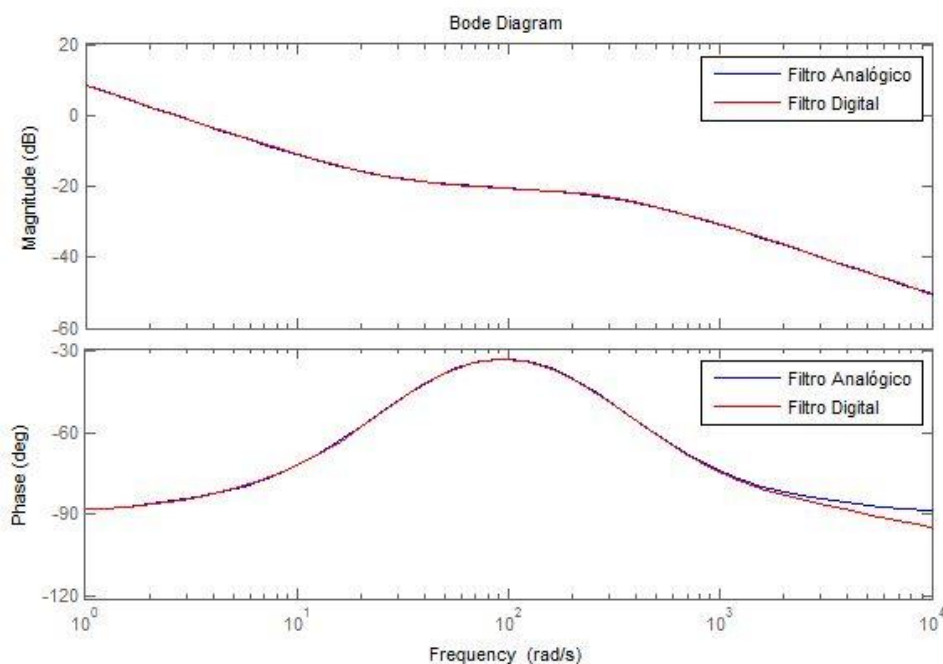


Figura 6-6 - Resposta em frequência do filtro analógico vs digital

Tendo a função transferência em Z, é agora necessário convertê-la numa equação às diferenças de modo a poder ser diretamente implementada. Para isso usa-se a propriedade do deslocamento temporal da transformada Z, que diz o seguinte:

$$Y(z) = z^{-k}X(z) \Leftrightarrow y(n) = x(n - k)$$

Equação 6-2

Recorrendo a esta propriedade pode-se facilmente passar do domínio Z para o domínio de tempo discreto (ver exemplo abaixo).

$$\frac{Y(z)}{X(z)} = \frac{b_0 + b_1z^{-1} + b_2z^{-2}}{1 + a_1z^{-1} + a_2z^{-2}}$$

Equação 6-3

$$y(n) = -a_1y(n - 1) - a_2y(n - 2) + b_0x(n) + b_1x(n - 1) + b_2x(n - 2)$$

Equação 6-4

Tendo uma equação às diferenças ela é diretamente convertível em código MATLAB com a segurança do filtro digital ser sempre causal, pois o utilizador apenas atribui valores a constantes e nunca zeros e/ou polos na malha. Pode-se assim converter diretamente a Equação 6-4 em código MATLAB.

É agora possível representar o algoritmo que permite a criação do filtro digital no seguinte diagrama de fluxo.



Figura 6-7 - Fluxograma do algoritmo de Criação do Filtro Digital

6.2.2 Algoritmo de Filtragem e Decimação

Outra parte fundamental da PLL é a implementação da cadeia de filtragem e decimação das saídas cartesianas do detetor digital que, apesar de não ser uma parte vital ao seu funcionamento, é necessária para obter as séries temporais para os ficheiros de saída. A par das saídas cartesianas, também a série temporal que contem a frequência do VCO é decimada, para posterior escrita no ficheiro de saída.

Neste caso simplificou-se bastante a tarefa com o recurso à função **decimate** disponibilizada pelo MATLAB. Esta função efetua uma filtragem passa-baixo cuja frequência de corte é F_N/N (em que F_N corresponde à frequência de Nyquist que equivale a metade da frequência de amostragem do sinal e N corresponde ao fator de decimação) e depois faz a reamostragem do sinal escolhendo uma amostra a cada N . Optou-se por usar um filtro FIR (Finite Impulse Response) de ordem 30 (valor por defeito).

Após implementação do algoritmo de filtragem e decimação detetou-se que a primeira amostra do sinal de saída decimado corresponde exatamente à primeira amostra do sinal de entrada não decimado. Na prática isto revela-se um problema pois os sinais de entrada do algoritmo são sinusoides e na saída espera-se obter o valor médio (constante quando a PLL está em sincronismo) de cada uma delas. A cada processamento de um novo ficheiro de entrada (mesmo a PLL estando em sincronismo) a primeira amostra do sinal de saída pode ter um valor bastante diferente dos seguintes, por exemplo, em casos em que a senoide de entrada esteja no seu valor de pico. Na Figura 6-8 o problema é ilustrado com dados reais.

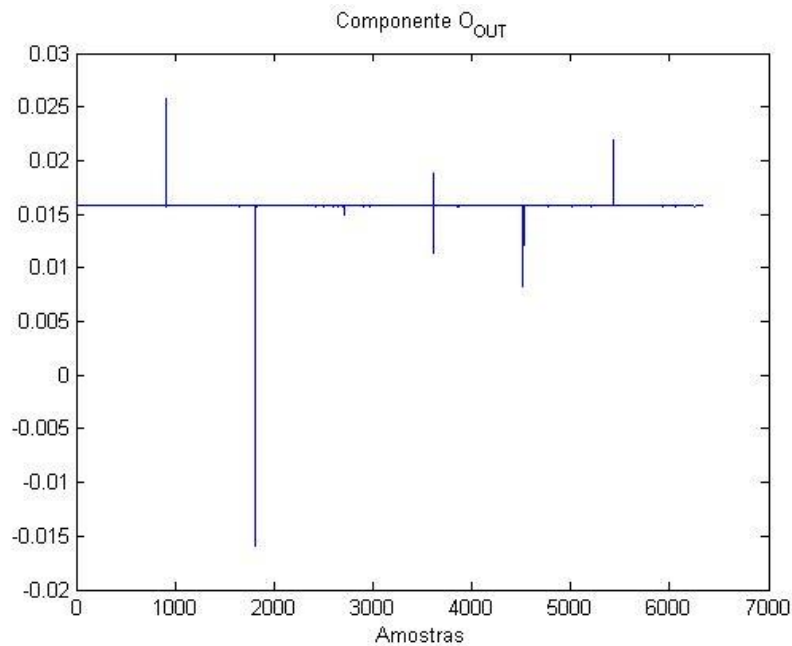


Figura 6-8 - Componente O_{OUT} após decimação

Na imagem acima, tem-se o resultado do processamento de alguns ficheiros de entrada, por parte da PLL, mais concretamente, a componente O_{OUT} . Estando a PLL em sincronismo e sendo o sinal estável em amplitude, o valor de O_{OUT} deve ser constante e proporcional à amplitude do sinal de entrada. Devido a este problema, originado pela resposta transitória na decimação, surgem os picos presentes na Figura 6-8 que aparecem sempre na transição entre dois ficheiros de entrada. Isto é um problema grave pois para além de poder parecer que a PLL de vez em quando perde o sincronismo, também afeta a medição da potência do sinal que é feita através deste valor DC.

Para corrigir este problema fez-se o seguinte: quando acaba o processamento de um ficheiro de entrada, guardam-se as últimas $2N$ amostras dos sinais de saída das componentes I_{out} e O_{out} (em que N é corresponde ao fator de decimação, ou seja, corresponde a 1 amostra após decimação). Estas $2N$ amostras são depois concatenadas com o início dos sinais de saída do DFQ do próximo ficheiro o qual, após passar pela cadeia de filtragem e decimação, remove as duas amostras iniciais que correspondem às $2N$ amostras do sinal anterior as quais lhe foram concatenadas anteriormente. A Figura 6-9 ilustra o processo.

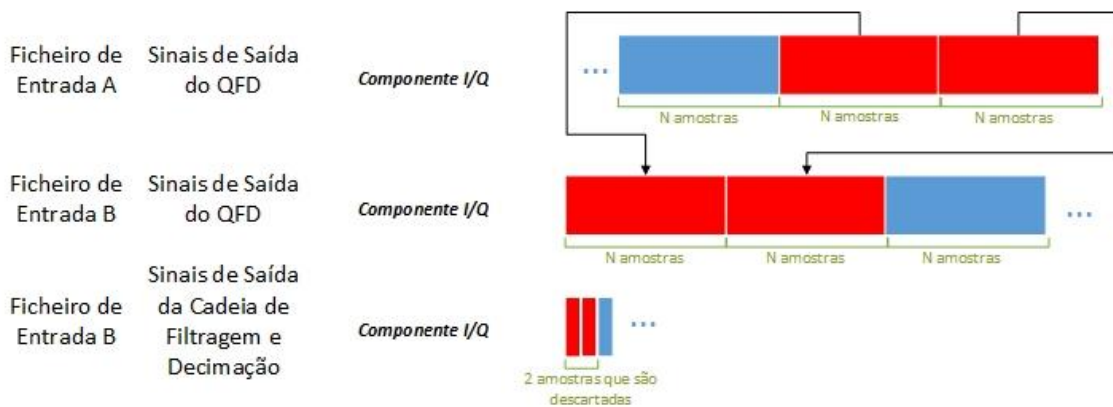


Figura 6-9 - Método de correção da decimação

Desta maneira evita-se o regime transitório do filtro e garante-se a continuidade nos sinais de saída da cadeia. É ainda importante referir que quando se faz o processamento do primeiro ficheiro de entrada, como não existem as $2N$ amostras do ficheiro anterior, usam-se as amostras antes da decimação, iguala-se a primeira amostra à média das N seguintes e só depois se efetua a decimação.

No fluxograma seguinte está representado o algoritmo responsável por implementar a cadeia de filtragem e decimação.

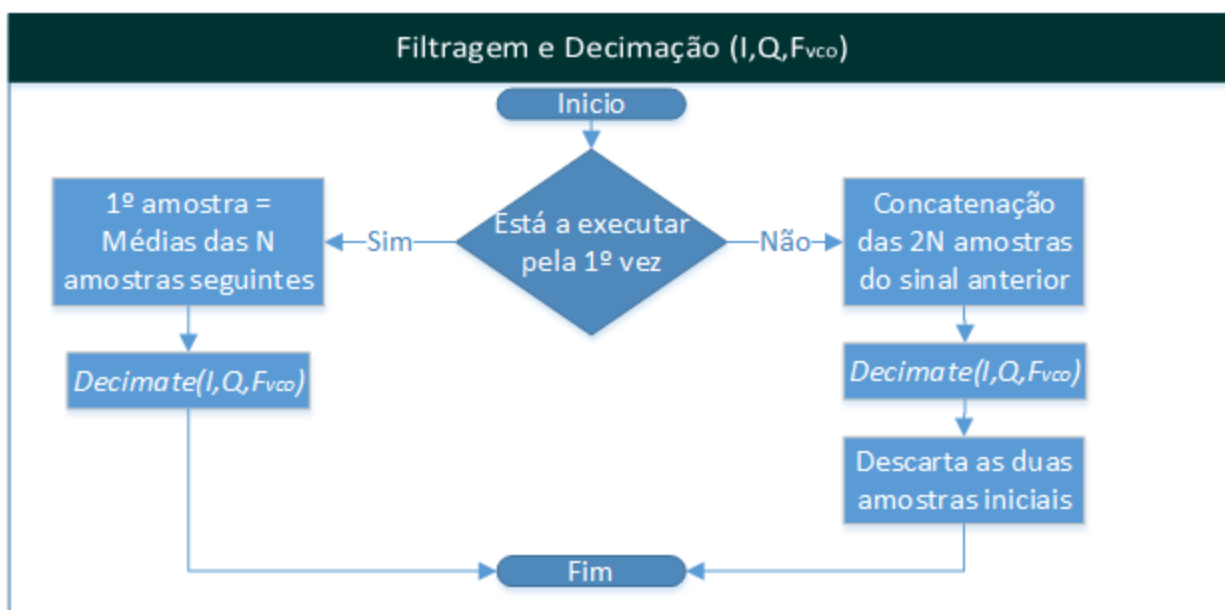


Figura 6-10 - Fluxograma do algoritmo da cadeia de Filtragem e Decimação

Uma nota apenas para o facto de que no cabeçalho consta o nome da função com três argumentos de entrada que são, respetivamente, a componente de saída do DFQ em fase (I), em quadratura (Q) e a frequência do VCO (F_{vco}).

6.2.3 Algoritmo do AGC

Após implementação do algoritmo do AGC, verificou-se que pode acontecer (e acontece algumas vezes) a situação seguinte: por vezes quando o AGC lê o ficheiro de resultados escrito pelas FFTs auxiliares não encontra a potência estimada do sinal naquele momento pois (o valor correspondente do marco temporal não consta no respetivo ficheiro de saída), dando a aparência de que as FFTs auxiliares

não processaram o segundo de dados correspondente. Na prática não é isso que acontece e a imagem seguinte esclarece a situação:

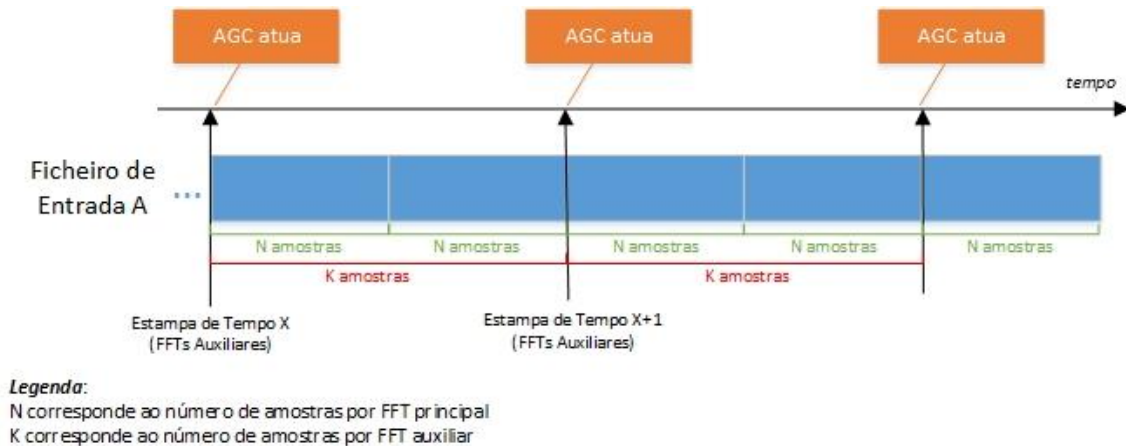


Figura 6-11 - Método de atuação do AGC

Na figura acima tem-se uma hipotética situação em que um segundo de dados corresponde a K amostras (ou seja, o AGC atua a cada K amostras) e N é o número de amostras processado por cada FFT principal e pela PLL. Assume-se também que $K=2N$. Tal como o AGC atua a cada segundo, as FFTs auxiliares também processam um segundo de dados de cada vez, criando um novo marco temporal a cada K amostras. No entanto, quando o número de amostras para o final do ficheiro é menor que K (neste caso são N amostras), essas amostras são concatenadas no ficheiro seguinte, e o marco temporal corresponde à da criação desse mesmo ficheiro seguinte.

O que acontece neste caso é que quando faltam N amostras para o fim do ficheiro de entrada A, o AGC atua pois já passou 1 segundo (K amostras) desde a atuação anterior, quando o AGC vai tentar procurar por aquele marco temporal nos ficheiros de saída das FFTs auxiliares, esse instante de tempo pode não estar lá. Isto porque, o marco temporal que engloba as últimas N amostras, é o marco temporal que corresponde ao tempo de criação do ficheiro seguinte. Nestes casos, o AGC atua segundo os dados obtidos no marco temporal anterior.

Na prática verifica-se que a situação não é muito frequente e o desempenho da PLL não é prejudicado. No máximo o AGC atrasa-se de 1 segundo o que não é crítico pois, no pior dos casos, o sinal pode variar a uma taxa de 0.4dB/seg o que reduziria o ganho do detetor de fase de 10 para 9.55.

De seguida apresenta-se o fluxograma representativo do algoritmo que implementa o AGC.

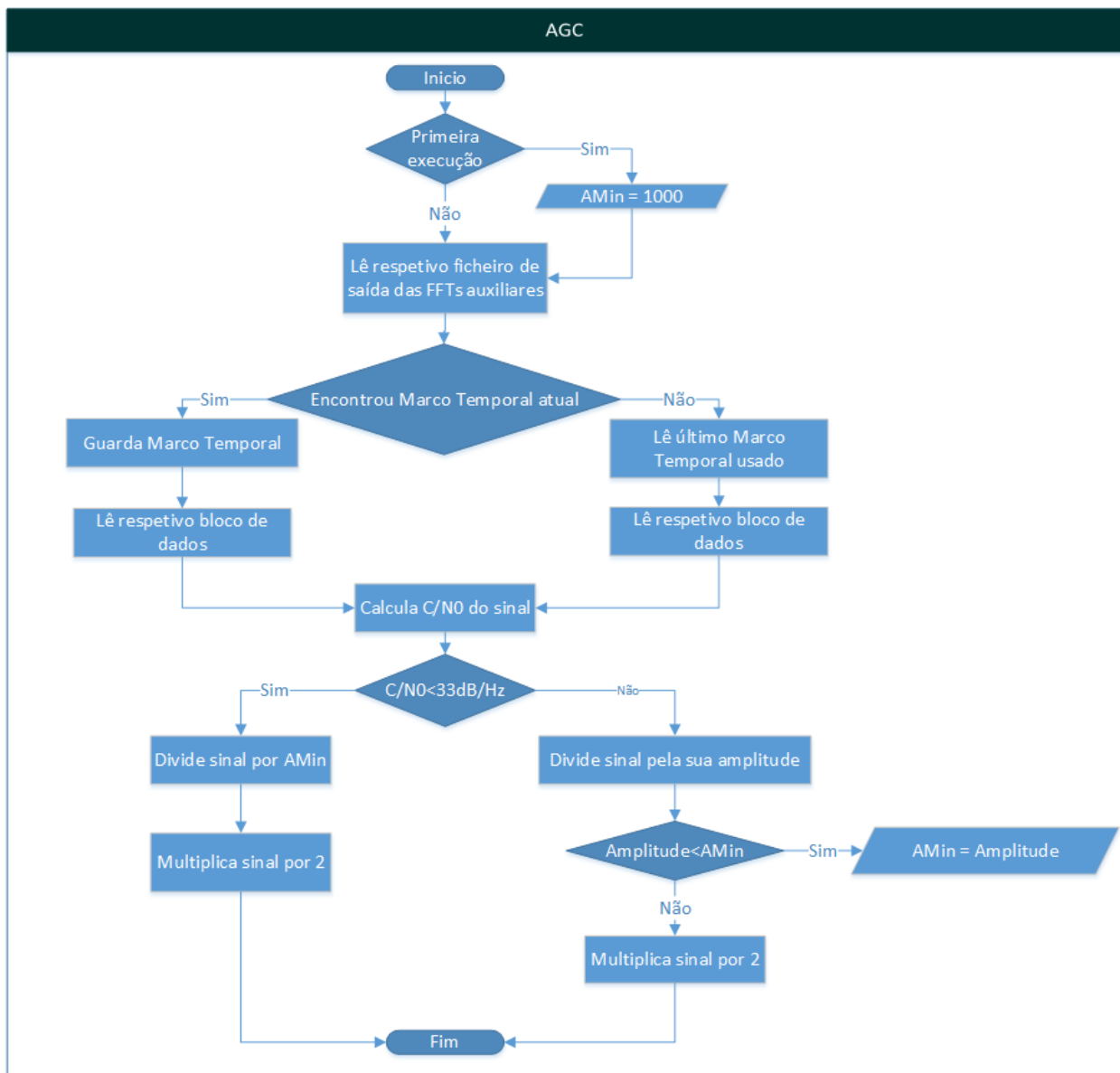


Figura 6-12 - Fluxograma do algoritmo do AGC

O valor de **AMin** corresponde ao mínimo valor de amplitude usado na condição de $C/N_0 \geq 33\text{dB/Hz}$, e é a ferramenta usada para limitar a atuação do AGC quando a C/N_0 vem abaixo dos 33dB/Hz . A verdade é que não é possível ter um valor de **AMin** estável pois para uma mesma C/N_0 o “sinal” é muito variável devido à presença do ruído. Decidiu-se então usar um valor muito elevado (1000) o qual, em boas condições, é imediatamente substituído na primeira atuação do AGC. Em todo o caso, este valor é facilmente alterável pelo utilizador.

6.2.4 Algoritmo responsável pela gestão do sincronismo da PLL

A gestão de sincronismo baseada nos resultados das FFTs principais é, claramente, a grande mais-valia desta PLL. Pretende-se agora passo-a-passo detalhar a estrutura do algoritmo que é responsável pela gestão (detecção e atuação) de casos de perda de sincronismo.

6.2.4.1 Detecção do sincronismo

Segundo [40] se um AGC funcional (um AGC que garante que o nível de sinal à entrada da PLL é constante) estiver a operar sobre o sinal de referência e a PLL estiver em sincronismo, o nível DC de saída do DFQ é proporcional à amplitude do sinal de referência. Logo, aplicando o sinal DC a um limiar de decisão pré-determinado é possível ter uma indicação de sincronismo. No entanto nesta PLL, a componente DC dos sinais de saída do DFQ só é obtida no final do processamento do ficheiro de entrada (aquando da passagem pela cadeia de filtragem e decimação) o que torna a deteção de sincronismo muito tardia e portanto totalmente inviável. Para resolver isso, decidiu-se implementar uma “média cumulativa” que é aplicada sobre o sinal de saída do DFQ (sem filtragem nem decimação), obtendo assim o valor DC desejado, que pode ser submetido a um limiar de decisão para verificar se a PLL está em sincronismo. Essa média é reinicializada a zero a cada verificação de sincronismo.

É agora necessário determinar qual o limiar de decisão mais acertado, denominado por threshold (Th) no ficheiro de configuração (Tabela 2-1). Com o AGC a operar na sua zona normal ($C/N_0 \geq 33\text{dB/Hz}$) é expectável que o sinal na malha tenha uma amplitude pico de 2V, conseqüentemente, o nível DC de saída do DFQ terá o valor de $A_{\text{signal}} \cdot A_{\text{vco}} / 2 = 10$. No entanto, quando o valor da C/N_0 do sinal de entrada for abaixo dos 33dB/Hz, o valor DC de saída do DFQ também vai baixar, não significando isso que a PLL tenha perdido o sincronismo e portanto o limiar de decisão não pode ser muito próximo de 10. Decidiu-se então por um valor 12dB abaixo (1/16 da potência original), pois permite que a C/N_0 venha até 21dB/Hz e com este valor de C/N_0 é muito difícil a PLL continuar em sincronismo.

É também importante determinar com que periodicidade se deve efetuar a deteção do sincronismo. Se o sinal aparecer dentro da largura de banda da malha (aproximadamente), a PLL adquire sincronismo imediatamente sem nenhum ciclo perdido. O período de aquisição é da ordem de $1/w_n$ segundos [40], sendo isto válido para uma PLL de 2ª ordem. Neste caso, a PLL projetada é de 3ª ordem, no entanto, é expectável que o comportamento seja semelhante e portanto faria todo o sentido verificar o sincronismo a cada $1/w_n = 10.6\text{ms}$. Na prática verifica-se que o tempo de sincronismo é, no pior dos casos, cerca de 250ms, sendo que tipicamente se situa entre 10ms e 125ms. Não havendo razão fundamentada para tal, é expectável que advenha da diferença de fase inicial entre o VCO e o sinal de entrada que, quando afastada de $\pi/2$ rad, provoca um aumento do tempo de sincronismo. Devido ao tempo de sincronismo ser bastante variável optou-se por verificar se a PLL está em sincronismo a cada $1/\text{resol} \approx 125\text{ms}$ (resol = valor da resolução das FFTs, tipicamente 8Hz) que é um valor intermédio e corresponde à taxa de escrita dos dados no ficheiro de saída. Deste modo é possível incluir (sem necessitar de qualquer tipo de decimação ou interpolação) uma variável binária em cada bloco de resultados indicando se a PLL está em sincronismo ou não.

6.2.4.2 Atuação em casos de perda de sincronismo

Como foi descrito na secção 5.1.3.3, quando se deteta a perda de sincronismo é necessário verificar qual a frequência estimada pelas FFTs auxiliares e, mediante a C/N_0 do sinal no momento em que foram obtidos os resultados atuar de maneiras diferentes.

É também importante referir que neste caso acontece o mesmo problema explicado na secção 6.2.3 relativamente a não encontrar o respetivo marco temporal. Para solucionar este problema, em vez de se recorrer ao último marco temporal usado recorre-se ao valor seguinte que faz mais sentido neste caso pois no valor anterior foi o instante no qual a PLL perdeu o sincronismo.

6.2.4.3 Algoritmo responsável pela gestão do sincronismo

Com base no que foi descrito nas secções 6.2.4.1 e 6.2.4.2 desenvolveu-se o algoritmo responsável pela deteção e atuação de sincronismo da PLL, denominado, algoritmo de gestão do sincronismo. Na Figura 6-13 está representado o fluxograma do algoritmo.

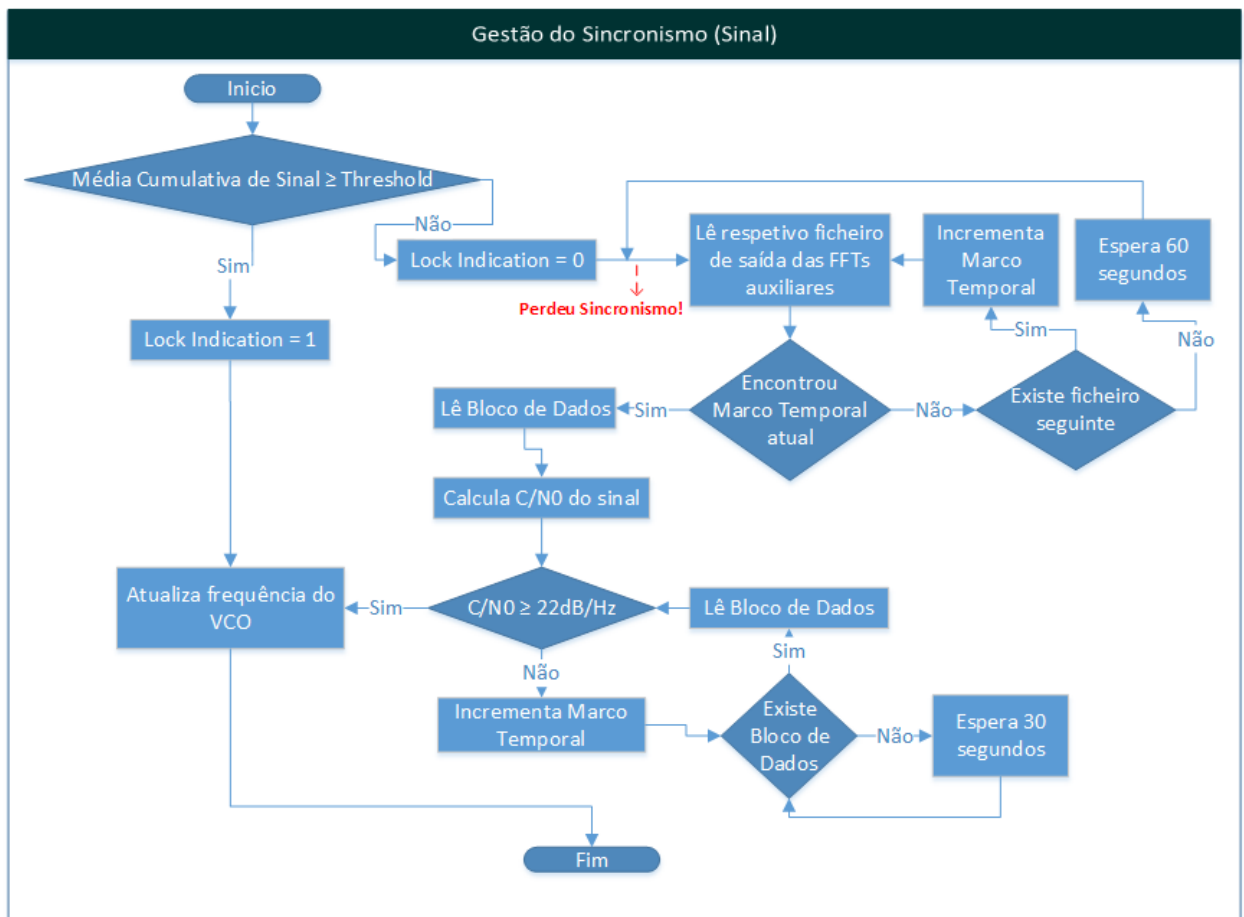


Figura 6-13 - Fluxograma do algoritmo de Gestão do Sincronismo

Uma nota apenas para o facto do **Sinal** mencionado neste algoritmo, ser o sinal que resulta da multiplicação do sinal atuado pelo AGC com o sinal do VCO em quadratura (explicado na secção 4.2.1.4). A variável Lock Indication consta nos ficheiros de saída e indica se naquele instante a PLL estava (Lock Indication=1) ou não (Lock Indication=0) em sincronismo.

6.2.5 Algoritmo da PLL

Após ter as várias partes que compõem o algoritmo da PLL descritas, é agora possível mostrar como elas se ligam através do seguinte fluxograma

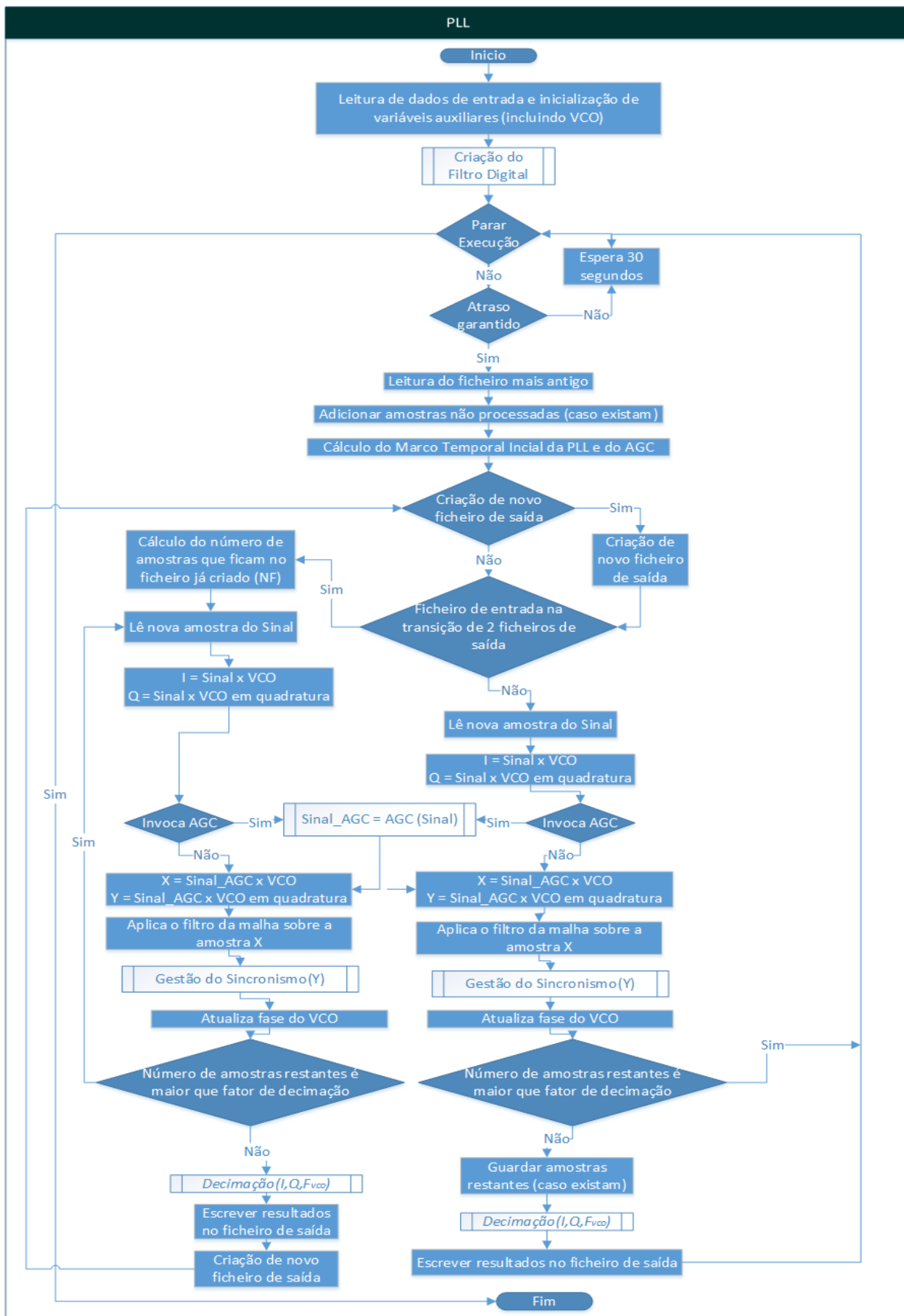


Figura 6-14 - Fluxograma do algoritmo da PLL

Convém ainda explicar alguns pormenores do algoritmo que não transparecem da visualização da Figura 6-14.

- (1) **Atraso Garantido:** De modo a garantir que a PLL anda sempre atrasada em relação às FFTs, de um valor aproximadamente constante, é criada esta etapa de decisão. Esta decisão é tomada com base no número de ficheiros por processar da PLL. Sabendo o atraso pretendido pelo utilizador, pode-se converter esse valor em número de ficheiros (arredondado para cima) com base na duração dos mesmos. Deste modo, a PLL só processa o ficheiro mais antigo quando o número de ficheiros na pasta for maior ou igual ao calculado.
- (2) **Cálculo do marco temporal Inicial da PLL e AGC:** O marco temporal da PLL serve o mesmo propósito do usado nas FFTs. Em relação ao marco temporal do AGC, ele é igual ao marco temporal das FFTs auxiliares e serve para o AGC e o algoritmo de gestão de sincronismo, localizarem o bloco de dados respetivo. Apesar de não estar representado no fluxograma, ambos os marcos temporais vão sendo incrementados.
- (3) **Invoca AGC:** Esta decisão é tomada com base no número de amostras que já foram processadas. O AGC é invocado aquando do processamento da primeira amostra de cada ficheiro, e depois atua a cada F_s amostras, garantido uma atuação, no mínimo, a cada segundo.
- (4) **Atualiza fase do VCO:** Esta atualização da fase ($Fase_{VCO}$) é feita através da seguinte expressão.

$$Fase_{VCO} = Fase_{VCO_{anterior}} + 2\pi f_{VCO} h \quad \text{Equação 6-5}$$

O valor da frequência do VCO (f_{VCO}) já foi atualizado previamente e h corresponde ao período de amostragem.

6.3 Algoritmo de Atualização do Apontamento da Antena

Como foi explicado na secção 5.1.6, é necessário criar um algoritmo que seja capaz de ler os ficheiros *.EAT que contêm a elevação e o azimute do satélite em função do tempo e, no tempo certo, enviar as coordenadas para o sistema de apontamento. Para facilitar a implementação do algoritmo, incumbiu-se a uma entidade, que não o detetor digital, a responsabilidade de colocar numa pasta pré-determinada o ficheiro .EAT mais recente (caso exista).

De seguida é dada uma breve explicação sobre o algoritmo que depois será ilustrada através de um fluxograma (ver Figura 6-15). Este algoritmo foi desenvolvido recorrendo a dois timers. Um dos timers (Timer1) é responsável por: ler o ficheiro *.EAT mais recente (a cada 24 horas, caso exista), importar do ficheiro os vetores (**Elev** e **Az**) que contêm os vetores de elevação e azimute, substituir esses vetores por dois novos com as coordenadas antecipadas, subtrair o valor de elevação e azimute absolutos que constam no ficheiro de configuração, ler um vetor com todos os instantes de tempo, adicionar 2 minutos e 30 segundos, consultar o relógio e perceber qual o tempo correspondente ao próximo comando, criar uma variável (**Pos**) que indica a posição dentro dos vetores que corresponde ao próximo comando.

Por sua vez, o Timer2 executa a cada 5 minutos após o seu início, lendo os valores de elevação e azimute que estão na posição **Pos** dos respetivos vetores, convertendo as coordenadas (elevação e azimute) em rotação e inclinação, enviando esses valores para o sistema de apontamento através de um comando USB e incrementando o valor de **Pos** no final de cada execução.

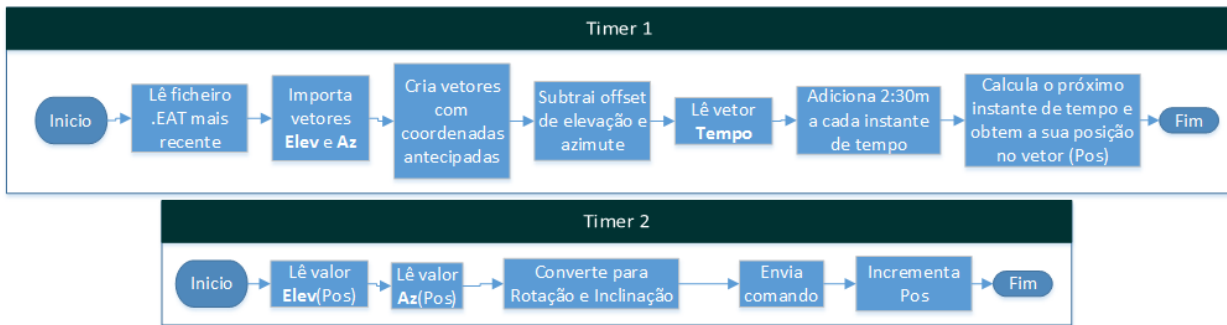


Figura 6-15 - Fluxograma do algoritmo de Apontamento da Antena

Após vários testes, verificou-se que o tempo de atraso na atuação do Timer2 é de pouquíssimos milissegundos, garantindo assim o envio das coordenadas no tempo certo.

Uma nota final para afirmar que caso o detetor digital verifique que o ficheiro .EAT não seja atualizado a tempo, e a próxima posição do satélite seja desconhecida, a antena fica imóvel na última posição conhecida até que um novo ficheiro .EAT seja obtido.

6.4 Implementação do Detetor Digital em Software

A preocupação inicial da implementação do detetor digital em software foi encontrar a abordagem certa para executar os dois algoritmos principais (FFTs e PLL) ao mesmo tempo, sem colisões. Para esse efeito poderiam ser seguidas duas abordagens: ter um algoritmo de mais alto nível que gerisse a execução de ambos (sendo que ambos não seriam executados ao mesmo tempo mas seria dada uma janela temporal a cada um) ou então ter um método que permitisse executar dois algoritmos diferentes ao mesmo tempo (*parallel computing*).

Sendo a segunda solução a mais viável e eficaz, optou-se pela mesma. Para isso, recorreu-se a uma função MATLAB denominada **batch**. A função **batch** permite atribuir tarefas a *workers*, sendo que esses *workers* conseguem coexistir ao mesmo tempo, sem se afetarem, partilhando os mesmos recursos. Quando um computador não está ligado a nenhuma rede que contenha outras unidades de processamento, o número de *workers* está limitado ao número de processadores do computador. Como o computador onde o detetor digital executa tem dois núcleos (tal como a maioria hoje em dia), fez-se uso disso e criaram-se dois *workers*, sendo que cada um vai executar no seu respetivo processador e cada um vai implementar um método de deteção (FFTs e PLL).

Os *workers* criados pela função **batch** têm algumas desvantagens como o facto de não terem propriedades gráficas. Por esse motivo, o algoritmo das FFTs (que executa num *worker*) deixou de ser o responsável por disponibilizar os gráficos visualmente, e fica apenas responsável por os criar, atualizar e guardar. É importante também referir que os *workers* apenas usam parte do poder de processamento dos processadores, e aqui reside outra das grandes vantagens do comando **batch**, sendo que é possível executar dois *workers* e ainda executar outro algoritmo no ambiente principal do MATLAB (este sim com propriedades gráficas).

Deste modo, aproveitou-se esse espaço para executar outro algoritmo no ambiente principal do MATLAB e fez-se aí todo o algoritmo de gestão do detetor digital. Pelo facto de ser necessário também um algoritmo para criar a interface gráfica, fundiu-se esse algoritmo com o do detetor digital, resultando no algoritmo cujo diagrama de fluxo se pode ver na imagem seguinte.



Figura 6-16 - Fluxograma do algoritmo do Detetor Digital

Convém ainda explicar alguns pormenores do algoritmo que não transparecem através da visualização da Figura 6-16 para uma total compreensão do algoritmo.

- (1) **Start:** Esta condição só é verificada quando se prime o botão START presente na interface gráfica.
- (2) **Delay:** O Delay é um compasso de espera que é definido pelo utilizador através do ficheiro de configuração. No fundo este valor traduz o período de refresh nos gráficos da interface gráfica. Corresponde à variável **Refresh Gráficos** presente na Tabela 5-1.
- (3) **Stop:** Esta condição só é verificada quando se prime o botão STOP presente na interface gráfica.

Na imagem seguinte mostra-se a interface gráfica do detetor digital, em funcionamento.

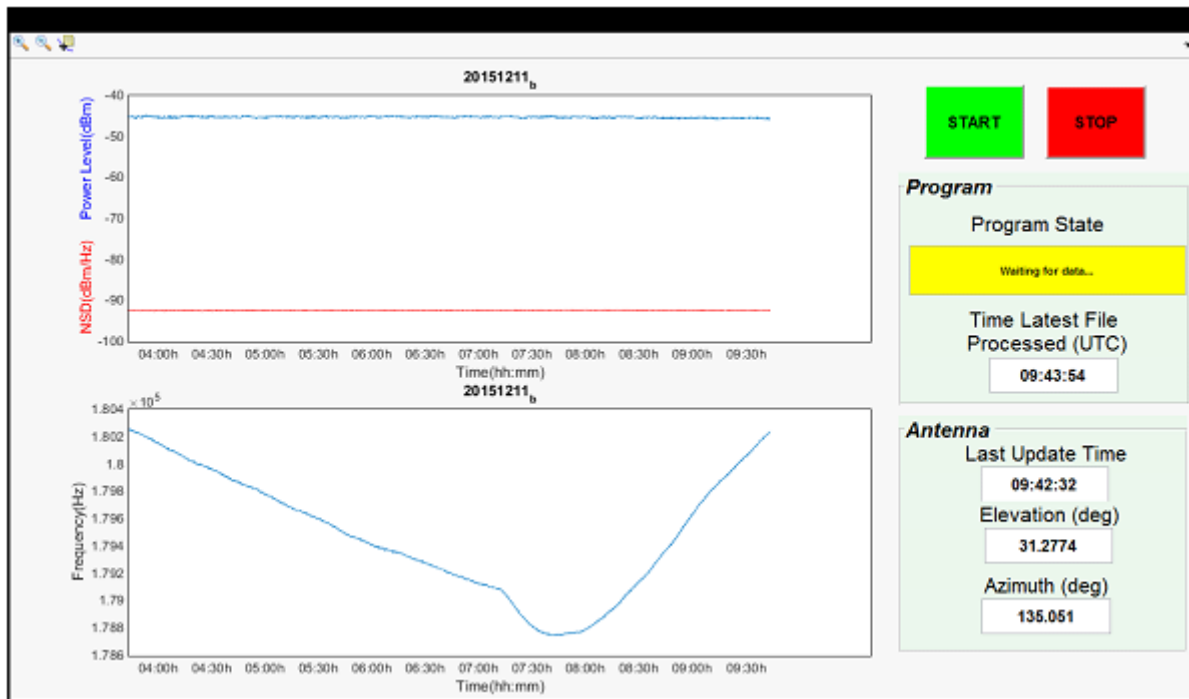


Figura 6-17 - Interface gráfica do detetor digital

CAPÍTULO 7

Projeto e Implementação do Sistema de Aquisição

Este capítulo pretende descrever e analisar o projeto do sistema de aquisição assim como a sua implementação. Começa com uma breve introdução dos objetivos do sistema de aquisição e como ele se enquadra perante no contexto descrito. Na secção Modelo de Programação (MATLAB vs LabVIEW) apresentam-se as principais diferenças existentes no modelo de programação do MATLAB comparativamente ao LabVIEW, por forma a realçar as diferenças existentes no projeto do algoritmo do sistema de aquisição face ao detetor digital. Na secção Projeto do Software de Aquisição é descrito o projeto do sistema focando as suas características principais. Nas secções Implementação do Producer Loop, Implementação do Processor Loop, Implementação do Consumer Loop e Implementação do Algoritmo de Sincronização Automática Inicial do VCO explica-se e demonstra-se através de fluxogramas, os três principais módulos/algoritmos que compõem o software de aquisição. Na secção Implementação do Software de Aquisição explica-se e demonstra-se através de fluxogramas como os vários módulos/algoritmos de interligam e formam o software de aquisição.

7.1 Introdução

O sistema de aquisição é constituído por duas partes: a placa de aquisição e o software de aquisição. O foco deste capítulo incide na parte que foi desenvolvida na presente dissertação, o software de aquisição.

Apesar do facto de ambas as ferramentas em software produzidas nesta dissertação (Detetor Digital e Software de Aquisição) possuírem o mesmo fim, o software do sistema de aquisição foi pensado seguindo uma abordagem ligeiramente diferente. Neste caso, ao invés de se recorrer a um recetor de SDR, usa-se apenas um recetor super-heteródino (recetor do sinal_{KA}) terminado numa placa de aquisição de dados que faz a amostragem e *buffering* para o PC de sinais de baixa frequência (áudio). A principal desvantagem em não ter um recetor de SDR na retaguarda é a perda de flexibilidade, no entanto, tendo em conta que este sistema de aquisição vem substituir um já existente com o hardware de receção funcional, não compensava estar a modificar o hardware. Esta renovação no sistema de aquisição dá uma maior flexibilidade: ADC com maior resolução, possibilidade de uma substituição rápida do PC em caso de avaria com a reposição quase imediata do sistema, alteração simplificada do software e uma interface gráfica mais elaborada.

O software do sistema de aquisição é em tudo parecido com o do detetor digital, no entanto possui apenas a implementação de um método de deteção (FFTs) e contempla a aquisição/processamento de canais meteorológicos. Os resultados mais relevantes são armazenados em ficheiros de saída, para posterior processamento. Tal como no detetor digital, existe uma interface gráfica que permite algum controlo sobre o software assim como a visualização em tempo real de alguns dos resultados que serão escritos nos ficheiros de saída. Na Figura 7-1 dá-se uma perspetiva visual do enquadramento e estrutura (de alto nível) do software do sistema de aquisição.

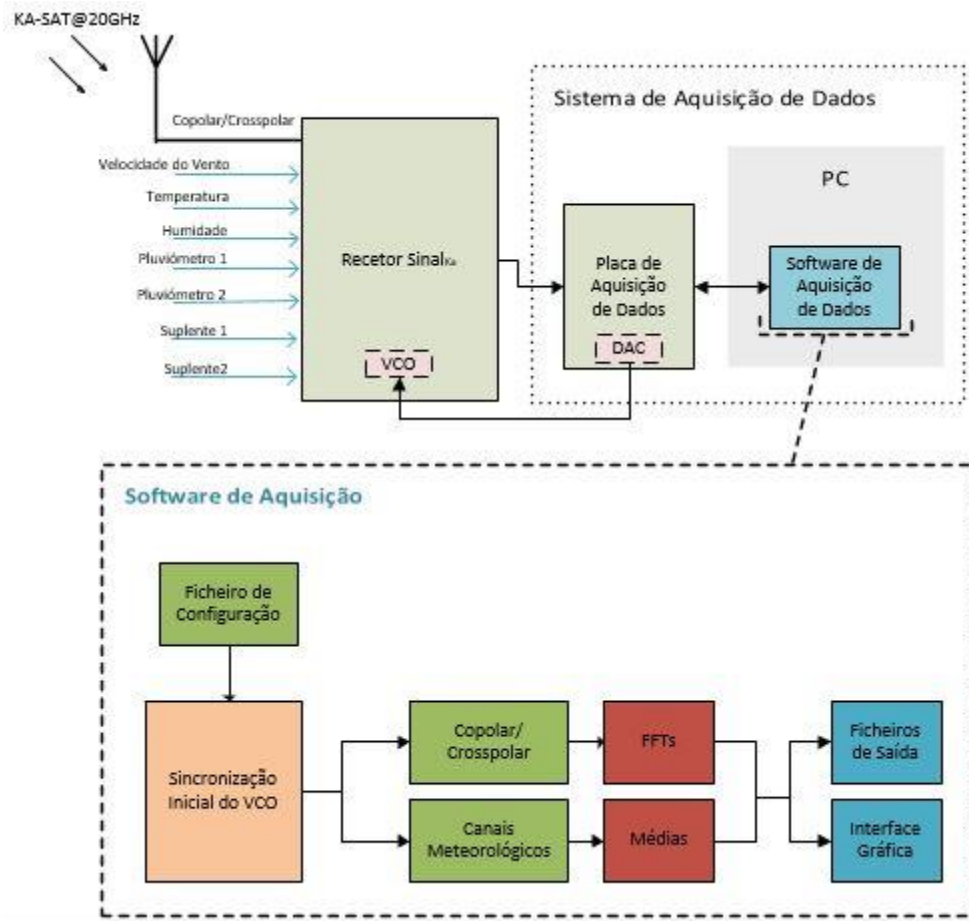


Figura 7-1 - Enquadramento e Estrutura do Software de Aquisição

7.2 Modelo de Programação (MATLAB vs LabVIEW)

A grande diferença entre o detetor digital e o software de aquisição é o *Integrated Development Environment* (IDE) de desenvolvimento, sendo que o detetor digital foi desenvolvido em MATLAB e o software de aquisição em LabVIEW.

O LabVIEW é essencialmente uma ferramenta de controlo de instrumentação. Com o passar dos anos, o MATLAB foi enriquecendo através de Toolboxes que lhe permitem ser mais versátil e dominar, entre outras, a área de aquisição de dados; por outro lado, o LabVIEW foi conseguindo cada vez mais melhorar a parte de cálculo. Portanto hoje em dia, apesar de na minha opinião o MATLAB se evidenciar ao nível de cálculo matricial e o LabVIEW ao nível da criação de aplicações de instrumentação, ambas são aplicações cujos domínios se assemelham cada vez mais.

Apesar das semelhanças, um dos aspetos muito importantes que distingue claramente MATLAB e LabVIEW é o modelo de programação, o que leva a um *design* completamente diferente do algoritmo do software de aquisição, comparativamente com o detetor digital. O MATLAB, assim como a maior parte das linguagens de programação textual, segue um modelo de fluxo de controlo da execução do programa. No fluxo de controlo, a ordem sequencial dos elementos do programa determina a ordem de execução deste programa, ou seja, executa sequencialmente linhas de código. O LabVIEW segue um modelo de fluxo de dados. Um nó do diagrama de blocos é executado assim que recebe todas as entradas de que necessita. Quando um nó é executado, ele produz dados, que são enviados ao próximo

nó do fluxo de dados. A movimentação dos dados pelos nós determina a ordem na qual os *Virtual Instruments* (VIs) e funções são executados no diagrama de blocos [44].

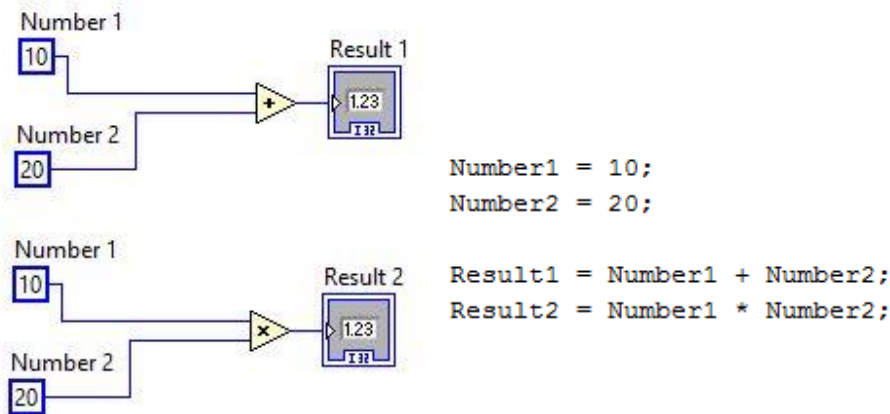


Figura 7-2 - Programação LabVIEW (lado esquerdo) vs MATLAB (lado direito)

Repare-se na figura acima que, enquanto em código MATLAB a variável **Result1** é obtida antes de **Result2**, em LabVIEW isso não se pode garantir pois as entradas de ambas (**Number1** e **Number2**) são obtidas ao mesmo tempo e por conseguinte, torna-se impossível saber se qual dos dois resultados se obtém primeiro. Ou seja, no LabVIEW, um nó que recebe dados de outro nó executa sempre após o outro nó ter completado a sua execução. Os nós não ligados por fios podem executar por qualquer ordem. Deste modo, a conceção do algoritmo do software de aquisição é pensada de maneira totalmente diferente em relação ao detetor digital.

A título de curiosidade, um modelo de fluxo de dados (LabVIEW), em comparação com um modelo de fluxo de execução, permite fazer uma gestão mais fácil da memória. Em LabVIEW, não se aloca memória a variáveis nem sequer se atribuem valores às mesmas. Em vez disso, cria-se um diagrama de blocos em que os fios representam a transição de dados [44].

Após perceber o modelo de programação em LabVIEW (e antes de entrar nos detalhes do projeto do software de aquisição descritos na secção seguinte), é importante perceber a influência do modelo de programação na arquitetura do algoritmo do software de aquisição. A par do modelo de programação, a característica de tempo real¹² que deve ser inerente ao software de aquisição, influencia também a conceção da arquitetura do algoritmo do software de aquisição.

Sendo assim, o software de aquisição foi projetado numa arquitetura produtor-consumidor, em que o produtor produz dados e o consumidor paralelamente, consome os mesmos. Neste tipo de arquitetura tira-se proveito do modelo de programação em LabVIEW, em que é permitido coexistirem vários ciclos (neste caso, produtor e consumidor) que executam e interagem paralelamente. Assim garante-se que a aquisição de dados é ininterrupta, sem que isso impeça o consumo (neste caso, processamento e escrita) dos mesmos.

Neste contexto, havendo processamento pelo meio, em vez de ser uma relação produtor-consumidor, passa a ser produtor-processador-consumidor. Sendo assim, o algoritmo do software de aquisição é fundamentalmente constituído por 3 módulos (no fundo 3 ciclos (*loops*)) que correm e

¹² Enquanto o detetor digital executa em diferido, esperando que o software de SDR faça o seu trabalho a nível de digitalização do sinal sem perder amostras; no software de aquisição de dados exige-se sincronismo entre o mesmo e a placa de aquisição para que a digitalização ocorra corretamente sem perda de dados.

interagem paralelamente, são eles: Producer Loop, Processor Loop e Consumer Loop que serão explicados detalhadamente, respetivamente, nas secções 7.4, 7.5 e 7.6.

7.3 Projeto do Software de Aquisição

Será objetivo desta secção dar a perceber quais são as principais características do software de aquisição, como foi pensado e projetado.

7.3.1 Ficheiros de Saída do Software de Aquisição

A nível da organização dos ficheiros, repete-se a estrutura aplicada ao detetor digital. Em relação ao conteúdo, optou-se por colocar os seguintes dados nos ficheiros de saída:

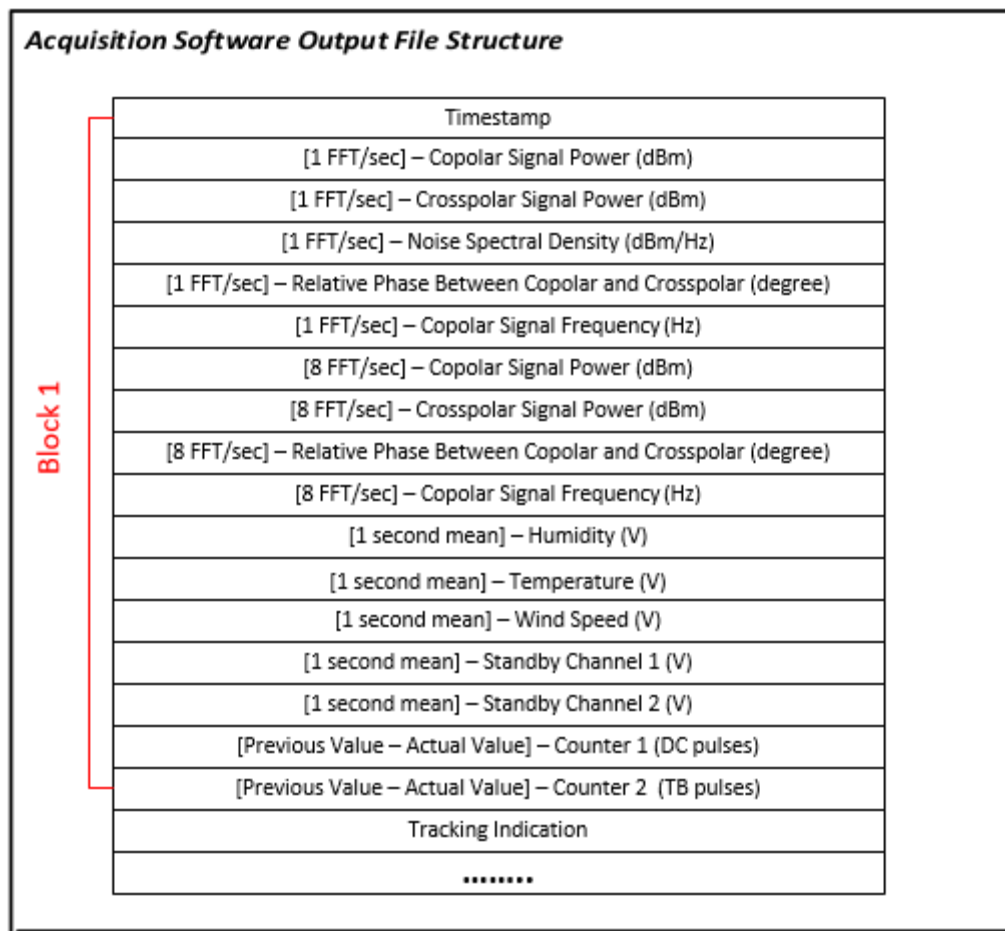


Figura 7-3 - Estrutura dos ficheiros de saída do software de aquisição

Cada bloco contém o processamento dos dados recolhidos num segundo.

Quanto aos marcos temporais (*timestamps*), eles têm o mesmo propósito dos do detetor digital no entanto, neste caso, o seu valor é correspondente ao número de segundos que passaram desde as 00:00h desse dia até ao instante da aquisição do segundo de dados que é processado.

Relativamente aos valores presentes no ficheiro de saída do software de aquisição, tem-se na lista seguinte uma explicação do que são, e como se calculam:

- **[1FFT/sec] – Copolar Signal Power (dBm):** Consiste no mesmo método do cálculo da variável **Signal Power (dBm)** (ver Figura 5-3).

- **[1FFT/sec] – Crosspolar Signal Power (dBm):** A determinação da amplitude da componente crosspolar não pode ser realizada de forma direta como no caso do copolar pois a SNR do crosspolar é muito menor que a do copolar e, nestes casos, a estimativa era muito afetada pela potência de ruído contida na banda de medição. Pode-se contudo explorar o facto de os sinais serem coerentes.

A solução baseia-se na seguinte abordagem: são seleccionadas as riscas do copolar (a de maior amplitude e algumas adjacentes perfazendo a banda de medição) que contêm a quase totalidade da sua potência e as linhas espectrais correspondentes do crosspolar. É feita uma multiplicação complexa, índice a índice, das riscas do copolar e do crosspolar e o respetivo somatório. O valor obtido ($a+jb$) será correspondente à multiplicação do módulo do vetor CO, com o módulo do vetor CX e com a fase relativa θ .

$$\sum_{i=1}^{n_{bins}} (cx_i \cdot co_i^*) = (a + jb) \rightarrow |CO| \cdot |CX| \cdot (\cos \theta + j \sin \theta) \quad \text{Equação 7-1}$$

A divisão, em valor absoluto, deste somatório pela amplitude do sinal copolar resulta no valor da amplitude do crosspolar.

$$A_{cx} = \frac{\sqrt{a^2 + b^2}}{A_{co}} \quad \text{Equação 7-2}$$

- **[1FFT/sec] Noise Spectral Density (dBm/Hz):** Consiste no mesmo método do cálculo da variável **Noise Spectral Density (dBm/Hz)** (ver Tabela 5-1).
- **[1FFT/sec] Relative Phase Between Copolar and Crosspolar (degree):** Para a obtenção da fase, utiliza-se a função atan2 (tangente inversa em quatro quadrantes) com os argumentos (b,a), resultantes do produto das riscas espectrais do copolar com as correspondentes do crosspolar.
- **[1FFT/sec] Copolar Signal Frequency (Hz):** Consiste no mesmo método do cálculo da variável **Signal Frequency (Hz)** (ver Tabela 5-1).
- **[8FFT/sec] Copolar Signal Power (dBm), [8FFT/sec] Crosspolar Signal Power (dBm), [8FFT/sec] Relative Phase Between Copolar and Crosspolar (degree) e [8FFT/sec] Copolar Signal Frequency (Hz):** Consiste no mesmo método para o cálculo das respetivas variáveis com 1 FFT/seg, mas neste caso são feitas 8 FFTs num segundo de sinal, resultando em 8 valores para cada variável.
- **[1 second mean] Humidity (V):** Média de 1 segundo de valores adquiridos do sensor de humidade.
- **[1 second mean] Temperature (V):** Média de 1 segundo de valores adquiridos do sensor de temperatura.
- **[1 second mean] Wind Speed (V):** Média de 1 segundo de valores adquiridos do sensor de velocidade do vento.
- **[1 second mean] Standby Channel 1 (V):** Média de 1 segundo de valores adquiridos de um canal (canal AI5 da placa NI-6211), que futuramente poderá estar ligado a um sensor meteorológico.
- **[1 second mean] Standby Channel 2 (V):** Média de 1 segundo de valores adquiridos de um canal (Canal AI6 da placa NI-6211), que futuramente poderá estar ligado a um sensor meteorológico.
- **[Previous Value – Actual Value] Counter1 (DC pulses):** Número gotas que caíram durante um segundo.

- **[Previous Value – Actual Value] Counter2 (TB pulses):** Número de baldes que vazaram durante um segundo.

Tal como no detetor digital, os ficheiros são binários, o conteúdo é escrito em formato *double* (8 bytes) e no final de cada dia o software faz uma cópia dos dados obtidos para uma pasta partilhada de maneira a ter uma cópia de segurança.

7.3.2 Sintonização Manual/Automática Inicial do VCO

Como já foi dito anteriormente (secção 2.2.2), o filtro passa banda na última FI tem uma largura de banda bastante estreita (7.5kHz) o que obriga necessariamente a uma sintonização inicial do VCO, de modo a centrar a frequência do sinal no centro da banda de passagem do filtro, a 10.7kHz. O software realiza essa sintonia de duas formas: automática ou manual.

No caso da sintonia manual, o utilizador através do ficheiro de configuração (secção 7.3.5), indica qual a tensão a aplicar no VCO (através da DAC da placa de aquisição).

Para fazer a sintonia automática, o princípio consiste no seguinte: é feito um varrimento na tensão da DAC entre um valor V_i e V_f (introduzidos pelo utilizador no ficheiro de configuração), com espaçamentos de 1V. A cada nova tensão que a DAC aplica no VCO, é feita uma FFT ao sinal copolar e guardada a amplitude e frequência do sinal. No final do varrimento vê-se a que frequência (F_{sinal}) corresponde o valor máximo de amplitude, e qual foi a tensão aplicada ao VCO ($V_{VCO_inicial}$) para obter esse valor.. Procede-se de seguida a uma sintonia fina a partir da estimativa anterior. Como o VCO é praticamente linear com um ganho de G_{VCO} (Hz/V), é possível calcular qual o *offset* (Δ) de tensão (positivo ou negativo conforme, respetivamente, a frequência está acima ou abaixo dos 10.7kHz) que se deve adicionar à tensão $V_{VCO_inicial}$ para obter a frequência centrada nos 10.7kHz através das seguintes expressões.

$$\Delta = \frac{F_{sinal} - 10.7kHz}{G_{VCO}} \quad \text{Equação 7-3}$$

$$V_{VCO_final} = V_{VCO_inicial} + \Delta \quad \text{Equação 7-4}$$

V_{VCO_final} corresponde à tensão que é efetivamente aplicada ao VCO.

Nota: O valor de 10.7kHz é uma constante alterável pelo utilizador no ficheiro de configuração, permitindo que caso haja alterações de hardware no futuro, o sistema possa ser ajustado facilmente.

7.3.3 Tracking da frequência

Devido a desvios de frequência sistemáticos do satélite como também dos osciladores locais no recetor do sinal_{KA} e devido também à largura de banda do filtro passa-banda ser apenas 7.5kHz poderá ser necessário corrigir a frequência do VCO.

Para corrigir a frequência do VCO, é feita a cada segundo a leitura da frequência do sinal_{KA}. Quando essa frequência está desviada **Desvio Freq** Hz (valor configurável através do ficheiro de configuração) em relação à frequência central e já tenham decorrido **Desvio Temp** segundos (valor configurável

através do ficheiro de configuração) desde a última atualização do VCO, o software de aquisição atualiza a tensão da DAC de modo a colocar a frequência do sinal na frequência central. Para isso usa o mesmo raciocínio presente na Equação 7-3 e Equação 7-4.

Cada vez que atua no VCO o software coloca a variável **Tracking Indication** presente no ficheiro de saída (ver figura Figura 7-3) com valor igual a +1 ou -1 respetivamente, quando o valor de Δ é positivo ou negativo. Caso contrário, essa variável é nula.

7.3.4 Interface Gráfica

Tenciona-se com esta interface ter um veículo de controlo básico do software de aquisição e, ao mesmo tempo, efetuar a representação gráfica dos canais em tempo real. A lista seguinte contém o conjunto de funções implementadas na interface gráfica:

- Controlo do começo/fim da execução do software
- Representação gráfica que permita a visualização do passado mais recente dos sinais (potência do copolar e crosspolar, fase entre as duas componentes, C/N_0 , frequência, valor dos canais meteorológicos)
- Indicador do estado do software (p. ex: Em Execução, Parado)
- Exibição do espectro inicial do sinal copolar (após sincronização automática inicial) assim como a tensão aplicada ao VCO após a sincronização feita.

7.3.5 Ficheiro de Configuração do Software de Aquisição

Tal como no caso do detetor digital, o software de aquisição também possui um ficheiro de configuração que é sempre útil para tornar o programa mais autónomo e flexível.

Tabela 7-1 – Parâmetros do ficheiro de Configuração do software de aquisição

<i>File Paths</i>	<i>Initial Tune</i>	<i>Tracking</i>	<i>Display</i>	<i>Constants</i>
Caminho Ficheiros (string)	S/N	S/N	Off _{fase} (graus)	F _c (Hz)
Caminho Backup (string)	V _{vco} (V)	Desvio Freq (Hz)	Off _{cross} (dB)	LB (Hz)
	V _i (V)	Desvio Temp (seg)		Desvio NSD (Hz)
	V _f (V)			LB NSD (Hz)
				Hum (m)
				Hum (b)
				Temp (m)
				Temp (b)
				WS (m)
				WS (b)

Alguns dos parâmetros, cujo significado pode não ser perceptíveis pelo nome, são descritos de forma mais detalhada de seguida:

- **Caminho Ficheiros (string):** String que contém a localização do diretório onde se pretende colocar os ficheiros de saída.
- **Caminho Ficheiros (string):** String que contém a localização do diretório de backup.
- **S/N:** Consiste num variável binária (0 ou 1) que permite ativar ou desativar a sincronização inicial automática e/ou o *tracking* de frequência.
- **V_{VCO} (V):** Tensão aplicada ao VCO, caso não seja feita a sincronização automática inicial.
- **V_i (V) e V_f (V):** Formam o intervalo de tensões que vão ser aplicadas ao VCO pelo algoritmo de sincronização automática inicial.
- **Desvio Freq (Hz) e Desvio Temp (seg):** Caso a frequência do sinal se tenha desviado da frequência central (**F_c (Hz)**) de um valor maior que **Desvio Freq (Hz)** e já tenha decorrido um tempo, desde o último ajuste do VCO, maior que **Desvio Temp (seg)**, é acionado o algoritmo de *tracking* de frequência.
- **Off_{fase}:** Pelo facto da placa de aquisição só possuir uma ADC, existe sempre um atraso temporal entre as amostras dos vários canais. Por conseguinte, a fase entre o canal copolar e o canal crosspolar nunca vai ser nula. Este *offset* é adicionado ao valor da fase obtido, para calibrar a visualização da fase. Apenas os valores da fase que estão presentes na interface sofrem este *offset*, sendo que o valor no ficheiro de saída não sofre alterações.
- **Off_{cross} (dB):** Como a potência do canal copolar e crosspolar são colocadas no mesmo gráfico com a mesma escala, e como a potência do canal crosspolar é tipicamente muito menor, adiciona-se à mesma um *offset* apenas para efeitos de visualização.
- **F_c (Hz):** Frequência central do sinal.
- **LB (Hz):** Largura de banda utilizada para o cálculo da estimativa da potência e frequência da portadora.
- **Hum (m):** Declive da reta de transdução do sinal de tensão, recebido do sensor de humidade.
- **Hum (b):** Ordenada na origem da reta de transdução do sinal de tensão, recebido do sensor de humidade.
- **Temp (m):** Declive da reta de transdução do sinal de tensão, recebido do sensor de temperatura.
- **Temp (b):** Ordenada na origem da reta de transdução do sinal de tensão, recebido do sensor de temperatura.
- **WS (m):** Declive da reta de transdução do sinal de tensão, recebido do sensor de velocidade do vento.
- **WS (b):** Ordenada na origem da reta de transdução do sinal de tensão, recebido do sensor de velocidade do vento.

De referir que neste caso, optou-se por colocar o ficheiro de configuração em formato .txt pelo facto de o LabVIEW possuir funções que facilmente leem ficheiros deste tipo.

7.4 Implementação do Producer Loop

A ideia do Producer Loop é que seja um ciclo infinito cujo término possa ser indicado a qualquer altura por ordem do utilizador, que inicialmente faz a configuração da placa (canais a adquirir, frequência de amostragem, etc.) e que depois fica síncrona e periodicamente a adquirir amostras da placa, armazenando-as ordeiramente em várias filas para depois poderem ser processadas pelo Producer Loop (cada fila -queue- corresponde a um canal).

7.4.1 Configuração da placa e Sincronização da Aquisição

A NI desenvolveu uma aplicação denominada DAQ Assistant que, através de uma interface simples (ver Figura 7-4), permite ao utilizador fazer a configuração da placa de aquisição, seja para aquisição, seja para atuação.

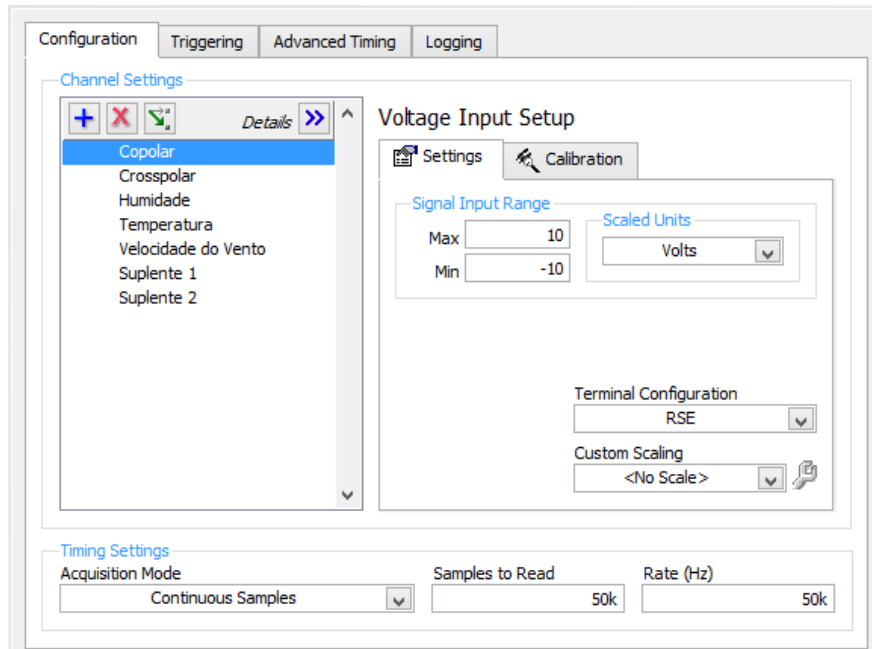


Figura 7-4 - DAQ Assistant

A leitura dos contadores, a qual é feita a cada segundo, apesar de não estar representada na figura anterior, é feita através do DAQ Assistant que fornece ao software o valor acumulado da contagem. Por sua vez o software de aquisição, tendo o valor anterior sempre armazenado, calcula a contagem diferencial (Valor Atual – Valor Anterior) para constar no ficheiro de saída.

Para a aquisição dos restantes sinais meteorológicos e do satélite (signal_{ka}), o DAQ Assistant, pelo facto de não possuir todos os recursos de configuração da placa, não permite implementar a solução pretendida (veja-se o exemplo descrito abaixo).

Eis alguns dados a ter em conta: para os sinais meteorológicos, a frequência de amostragem pode ser muito baixa, de tal modo que 1Hz é mais que suficiente. No entanto para o signal_{ka} (copolar e crosspolar), a frequência de amostragem tem de ser divisível por oito, visto que no processamento são feitas oito FFTs por segundo, e a frequência de amostragem tem de ser relativamente alta para dar alguma margem de largura de banda à deteção visto que o sinal só tem componente em fase e portanto, corre-se o risco de confundir a frequência negativa com positiva (definiu-se $F_s=50\text{kHz}$). Outro dado importante é que todos os canais analógicos de entrada devem ter a mesma frequência de amostragem após configuração, ou seja, são todos amostrados a 50kHz.

Sabendo que existem 7 (2+5) sinais para digitalizar, isso daria uma frequência de amostragem agregada de $7 \times 50\text{kHz} = 350\text{kHz}$ que excede o limite de 250kHz. Surge então a necessidade de baixar a frequência de amostragem agregada, sendo que para isso, a solução mais eficaz consiste em criar uma *scanning list*. Veja-se na Figura 7-5 a *scanning list* que é usada na prática.

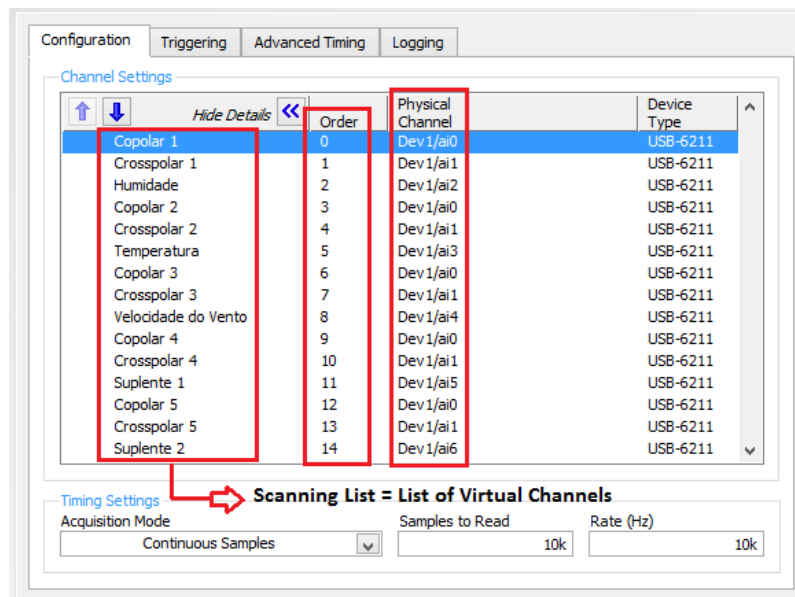


Figura 7-5 - Scanning List

O que acontece é que, por exemplo o canal copolar, é visitado 5 vezes durante um scan. Colocando a frequência de amostragem de cada canal virtual a 10kHz, dá uma frequência de amostragem agregada para o copolar de $5 \times 10\text{kHz} = 50\text{kHz}$, que é o pretendido. No caso do crosspolar, passa-se a mesma coisa. Nos meteorológicos, como só são visitados uma vez, a frequência de amostragem de cada um é apenas 10kHz. Deste modo, tem-se uma frequência de amostragem agregada de $15 \times 10\text{kHz} = 150\text{kHz}$ sendo possível cumprir os requisitos descritos anteriormente. A lista de canais poderia ser aumentada, contudo, os ganhos na frequência de amostragem agregada seriam marginais.

Para este conceito de *scanning list* funcionar, é necessário que o tempo entre a recolha de uma amostra de um canal e o canal seguinte, durante um scan, seja constante e igual ao inverso da frequência de amostragem agregada. Chama-se a este valor o *Interchannel-delay*. Para detalhar melhor o que é o *interchannel-delay*, a NI define dois *clocks*: o *sampling clock* e o *convert clock* [45] que estão representados na Figura 7-6. O *sampling clock* inicia a aquisição de uma amostra de todos os canais da *scanning list*. O *convert clock* é que provoca a conversão da ADC para cada canal individual. Se o *convert clock* for muito maior que o *sampling clock*, permite que quando ocorre um scan de todos os canais (ativado pelo *sample clock*), o *convert clock* percorra os vários canais da *scanning list*.

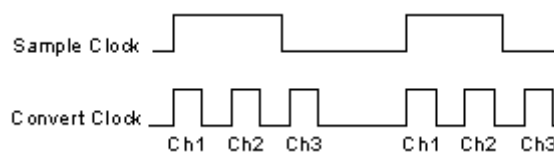


Figura 7-6 - Sample Clock e Convert Clock

É aqui que reside o problema do DAQ Assistant, pois não permite configurar o valor do *convert clock* e por inerência o *interchannel-delay*, ficando sempre o valor por defeito que é o mínimo *interchannel-delay* que a placa consegue atingir. Perante isto foi necessário abdicar do DAQ Assistant e fazer o código “manualmente” para assim ser possível alterar o valor do *convert clock* para a frequência de amostragem agregada 150kHz.

É agora necessário sincronizar a recolha das amostras por parte do Producer Loop. A aquisição em modo contínuo permite-nos definir o tamanho do buffer (campo *Samples to Read* na Figura 7-4) de cada canal virtual e na prática, só se podem recolher as amostras quando o buffer enche. Por exemplo, se se

amostrar um canal a 5kHz e o buffer tiver um tamanho de 2.5kSamples, é necessário ler o buffer a cada 0.5 segundos. Torna-se necessário então fazer uma recolha periódica, sendo que para isso se recorreu a um *Timed Loop*. Um *Timed Loop* é um *while loop* cujo período é configurável¹³, ou seja, é um *loop* que executa cada vez que passa um tempo correspondente a um período. Para isso é necessário garantir que o que está dentro do *timed loop* executa num tempo menor ou, no máximo igual, ao seu período. Existe agora aqui um compromisso entre: aumentar o tamanho do *buffer* e assim poder ter um período maior dando mais margem ao tempo de execução, tendo depois de lidar com maiores conjuntos de dados ou, por outro lado, encurtar o tamanho do buffer, lidar com conjuntos de dados menores mas ter pouca margem para o tempo de execução do *timed loop*. No final optou-se por um período de 1 segundo pois é um valor razoável e permite mais simplicidade no processamento já que o ficheiro de saída armazena *frames* de dados de 1 segundo.

7.4.2 Interação entre loops

Para este software funcionar com três *loops* a operar paralelamente é necessário haver interação entre eles enquanto executam e aqui reside um dos grandes trunfos do LabVIEW. Através de filas, é possível que os *loops* possam passar informação (variáveis) de uns para os outros sem terem acabado a sua execução. Veja-se um exemplo para tornar mais claro.

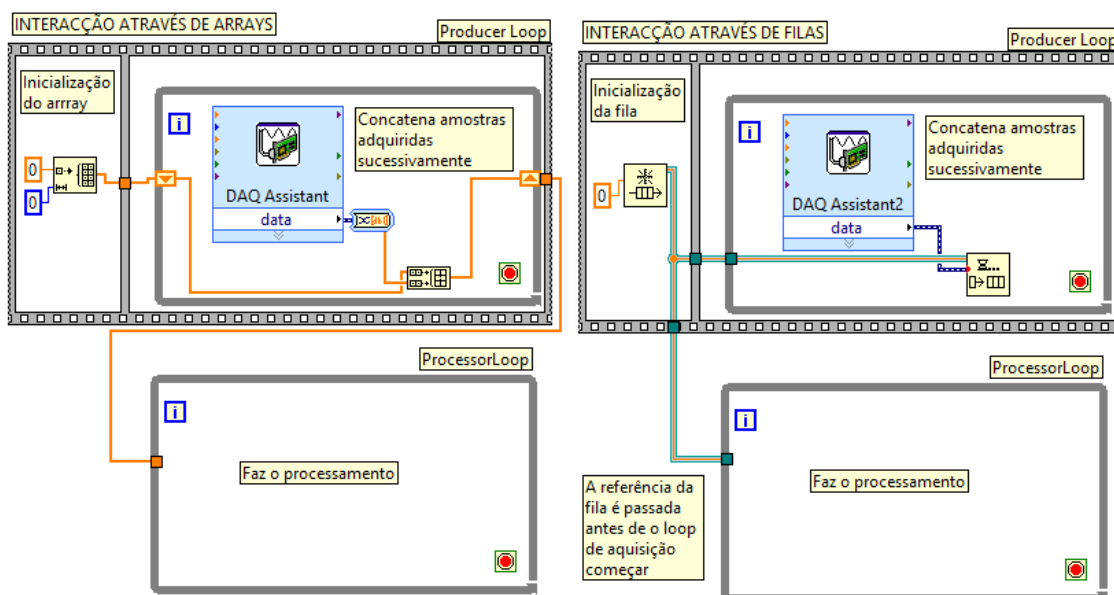


Figura 7-7 - Interação através de arrays vs filas

No caso em que os dados provenientes da placa, neste caso por intermédio do DAQ Assistant, são colocados num *array* (Figura 7-7, imagem da esquerda), só é possível ter acesso a esse *array* quando o *Timed Loop* tiver acabado a sua execução. Significa isto que, para o Processor Loop processar os dados, tem de se interromper o *Timed Loop* e consequentemente a aquisição de dados o que não é pretendido.

Se os dados forem colocados em filas e a fila tiver sido inicializado anteriormente, de tal modo que o Processor Loop tenha acesso à sua referência, a fila passa a ser como que uma estrutura partilhada entre *loops*. Deste modo é possível que, por exemplo, o Processor Loop vá buscar dados do Producer Loop sem este último interromper a execução do primeiro.

¹³ Em sistemas operativos que não sejam de tempo real (p.e.: Windows), este período é controlável internamente por um *clock* de 1kHz, o que permite um período mínimo de 1ms. Poder-se-ia também usar um *clock* externo para controlar o período mas neste caso não é necessário.

Torna-se claro que o uso de filas é muito vantajoso para este caso. Convém no entanto referir uma desvantagem em usar filas, que é o facto de só se poder colocar um elemento na fila (*enqueue*) de cada vez. Tendo o software uma taxa de amostragem global de 150kHz (Sinal+Meteorológicos) + 2Hz (2 Contadores), implica que se faça o *enqueue* de 150002 amostras por segundo e, posteriormente, o *dequeue* de mais essas tantas para fazer o processamento. O que torna isto crítico é que o *enqueue* tem de ser feito no Producer Loop, e deste modo, pode-se estar a comprometer o período de execução do *Timed Loop*. Para contornar esta situação, decidiu-se agrupar os dados que vêm do DAQ Assistant em *clusters*¹⁴, em que um cluster contém um segundo de dados de cada canal físico. Sendo um *cluster* apenas uma variável é apenas necessário fazer um *enqueue*. Assim, em vez de ter que se fazer 150002 *enqueues* por segundo e adicionar um *loop*, apenas se fazem 7 *enqueues* sem necessitar de um *loop*. Medido experimentalmente, este método resulta numa poupança temporal de cerca de 53ms.

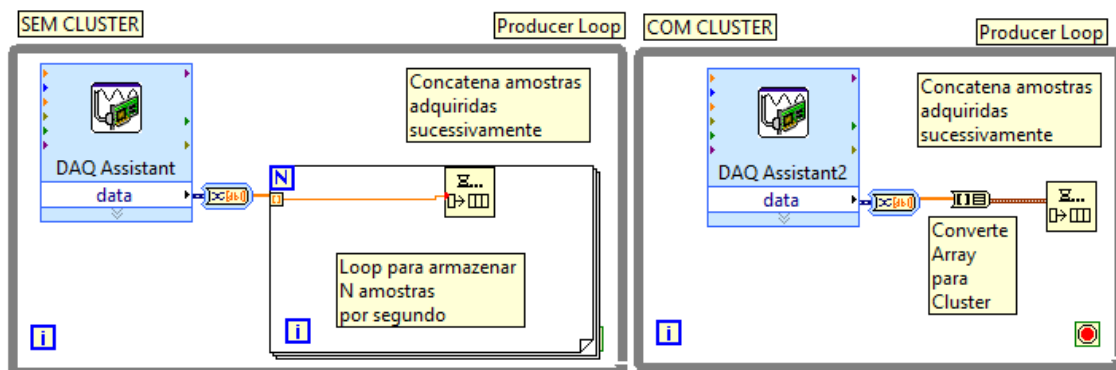


Figura 7-8 - Enqueue sem cluster vs Enqueue com cluster

7.4.3 Cálculo dos Marcos Temporais

Uma das coisas que tem de ser obrigatoriamente o Producer Loop a fazer é calcular os marcos temporais pois os outros loops (Processor e Consumer) executam depois deste e portanto não executam em tempo real. Para não estar sempre a calcular um novo marco temporal a cada iteração do *timed loop*, aliviando assim a carga de processamento, definiu-se que esse cálculo só se faria para o primeiro marco temporal de cada novo ficheiro, através da consulta do relógio do PC, sendo que as outras seriam obtidas simplesmente por incremento. Assim é possível saber exatamente o instante de tempo a que começaram os dados de cada ficheiro e também se houve ou não dados perdidos.

7.4.4 Algoritmo do Producer Loop

É agora possível, através de um fluxograma, demonstrar como se compõe o algoritmo do Producer Loop (veja-se a imagem abaixo).

¹⁴ Um cluster é uma estrutura de dados que é capaz de agrupar elementos de dados de tipos diferentes.

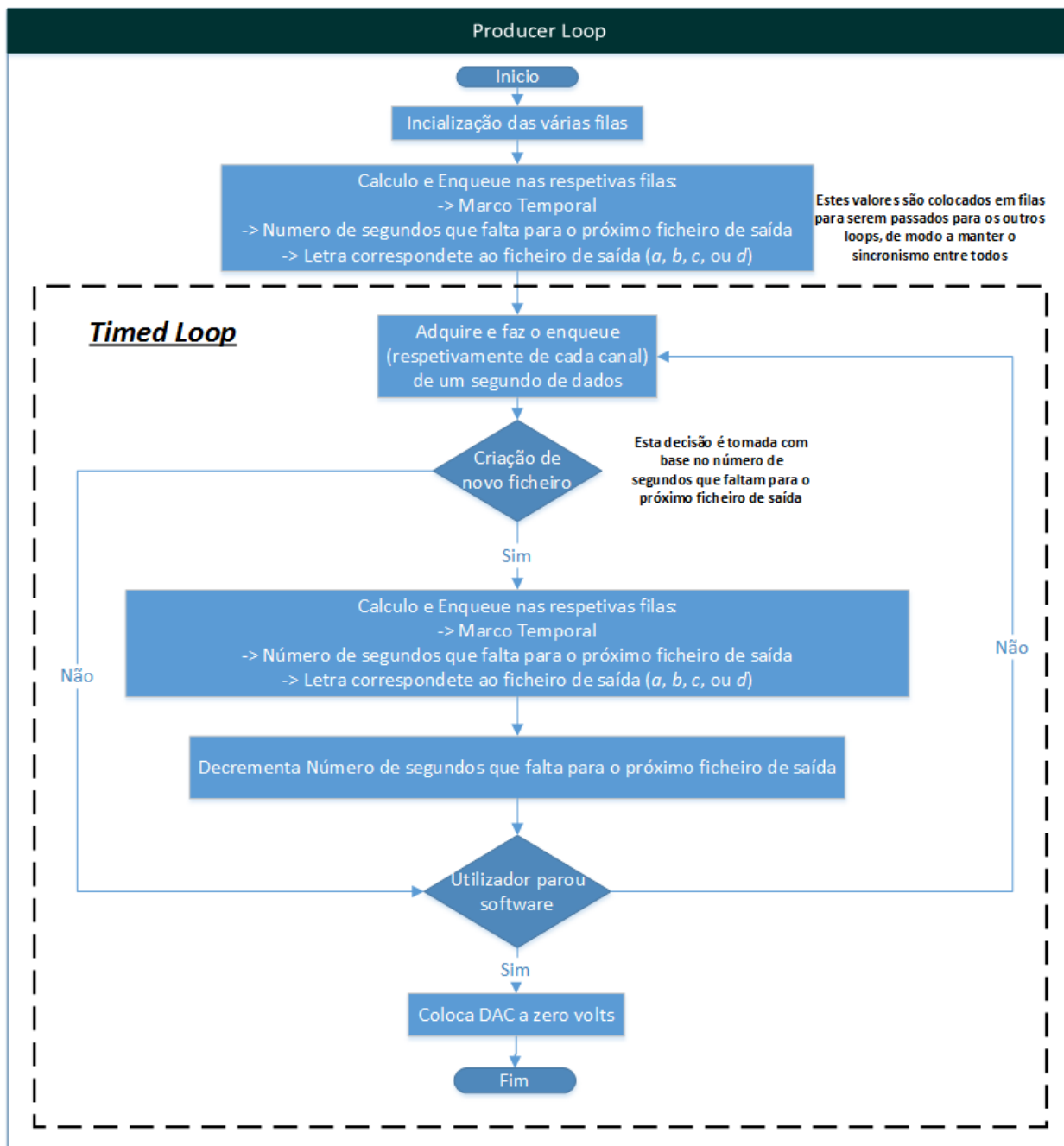


Figura 7-9 - Fluxograma do algoritmo do Producer Loop

É ainda importante referir que este algoritmo foi pensado desde início para ser o algoritmo com menos carga de processamento possível, de modo a garantir o melhor possível a característica de tempo real do mesmo.

7.5 Implementação do Processor Loop

Tendo o Producer Loop a produzir constantemente os dados, o Processor Loop tem a tarefa de processá-los. No caso dos sinais de satélite, através de FFTs de modo a medir potência, frequência, fase e NSD e no caso dos sinais meteorológicos, fazendo médias de modo a obter um valor por segundo. Para o caso especial dos contadores, o valor que é guardado nos ficheiros é um valor diferencial (Valor

Atual – Valor Anterior) e esse valor diferencial já é calculado no Producer Loop a cada segundo, sendo que assim o Processor Loop não necessita de fazer qualquer processamento nesses valores.

Sabendo que a estrutura do ficheiro de saída segue uma determinada ordem, decidiu-se “obrigar” o Processor Loop a efetuar o processamento dos dados de acordo com a organização do ficheiro de saída, para depois o Consumer Loop necessitar apenas de os escrever sem ter de fazer qualquer tipo de reordenação. Esta obrigação de processar os dados com uma certa ordem é mais óbvia numa linguagem de programação textual, por exemplo no MATLAB, bastava pôr o código por ordem. No caso do LabVIEW, como já foi explicado anteriormente, uma instrução executa quando tem todos os dados de entrada disponíveis, ou seja, neste caso nunca se saberia qual o processamento que iria ser feito primeiro: se o cálculo da FFT do copolar, se a média de um canal meteorológico, etc. Para isso surge o conceito de estrutura sequencial, em que se coloca uma ou mais *frames* que executam por ordem sequencial. Veja-se o exemplo abaixo

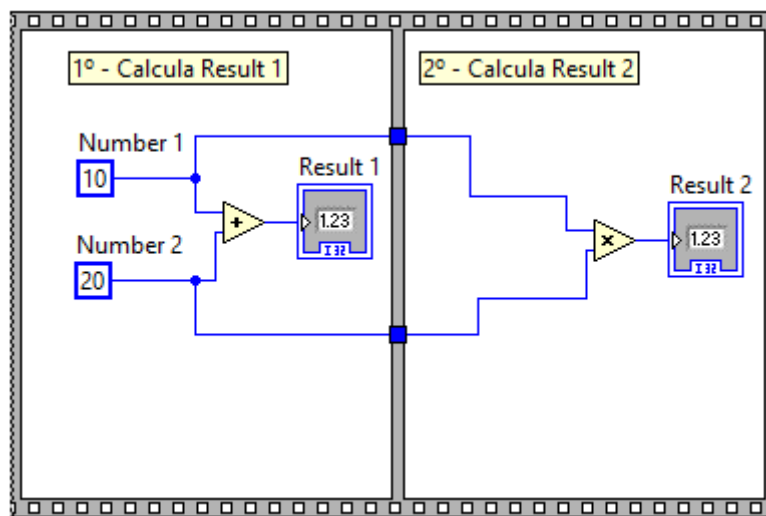


Figura 7-10 - Exemplo de estrutura sequencial

É possível então, através de um conjunto de *frames* sequenciais, garantir que o processamento é feito de forma organizada de acordo com a estrutura do ficheiro de saída.

Aproveitou-se também o facto de o Processor Loop ter os dados processados “à mão” para lhe incumbir a tarefa de gerar os gráficos presentes na interface gráfica. De referir que alguns sinais foram colocados sobre o mesmo gráfico, tendo cada um a sua escala de amplitude. Convém ainda mencionar que os valores vindos dos sensores meteorológicos sofrem uma calibração linear do tipo $y=mx+b$, de modo a transformar o valor que vem da ADC (uma tensão) numa grandeza física (temperatura, humidade, etc). Essa transdução só é feita para os valores que são apresentados nos gráficos, pois os valores que são escritos nos ficheiros de saída são os valores lidos diretamente da ADC, ou seja, são amostras de tensão.

Segue-se o fluxograma do Processor Loop.

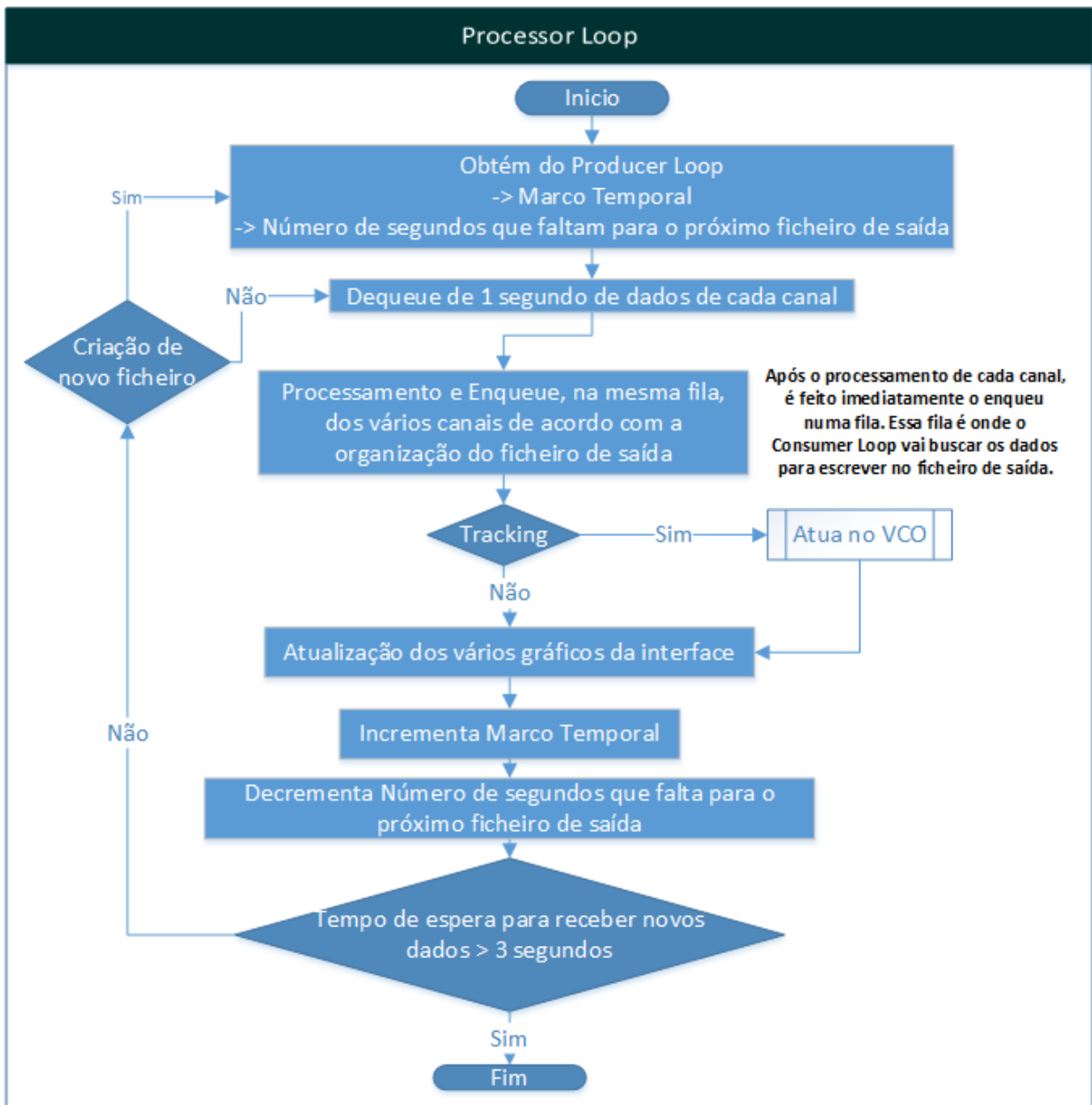


Figura 7-11 - Fluxograma do algoritmo do Processor Loop

7.6 Implementação do Consumer Loop

Ao Consumer Loop resta-lhe a fazer a criação organizada (segundo o que foi explicado na secção 7.3.1) dos ficheiros de saída e a escrita dos dados nos mesmos. É talvez, dos três *loops*, o mais simples, no entanto convém salientar dois pormenores do algoritmo que se destacam.

O primeiro pormenor está na maneira como a escrita é feita para o ficheiro. Como já foi dito previamente, os *loops* passam dados através de filas e portanto o Processor Loop vai colocando numa fila os dados processados, de forma ordeira, para depois serem escritos pelo Consumer Loop. O mais natural seria escrever os valores um a um, visto que só há duas hipóteses para tirar valores de uma fila, ou se tira o mais antigo ou se esvazia a fila. Esvaziar a fila estava fora de questão pois o Consumer Loop podia estar atrasado por qualquer motivo em relação ao Processor Loop e então, havia o risco de escrever num ficheiro valores que deviam estar no ficheiro seguinte. Escrever valores um a é

inadequado pois a operação de escrita necessita de alguns recursos computacionais. Surge então a ideia de criar uma nova fila dentro do Consumer Loop que, garantidamente, só contém dados do mesmo ficheiro de saída, isto porque o Producer Loop indica ao Consumer Loop quantos dados há por ficheiro de saída. Quando essa fila enche, resta apenas esvaziá-la, escrevendo os últimos dados processados de rajada o que aumenta bastante a eficiência do Consumer Loop. Desta maneira evita-se a interferência com a fila onde o Producer Loop coloca valores.

O segundo pormenor está no tamanho da fila mencionada acima. Se a fila tiver tantos dados quanto a duração do ficheiro, significa que se houver algum problema a nível técnico e por exemplo falhar a energia do PC, todos os dados que estavam nessa fila e ainda não foram escritos perdem-se. Como os ficheiros têm duração de seis horas tipicamente, poderia haver uma perda de quase seis horas de dados no pior dos casos. Decidiu-se então colocar nessa fila apenas duas horas de dados, significando isto que o ficheiro é escrito a cada duas horas. É um valor de compromisso entre a perda de dados e a sobrecarga de recursos computacionais através da operação de escrita, mas que parece razoável. Convém explicar ainda que a escrita do primeiro ficheiro (quando o programa começa) só ocorre no fim do mesmo. Isto surge porque o primeiro ficheiro tem sempre uma duração “aleatória” que pode variar entre 1 segundo e 6 horas, pois depende do instante de início do programa. Para não complicar demasiado o algoritmo optou-se então por não fasear a escrita no primeiro ficheiro de saída.

Segue-se o fluxograma do Consumer Loop.

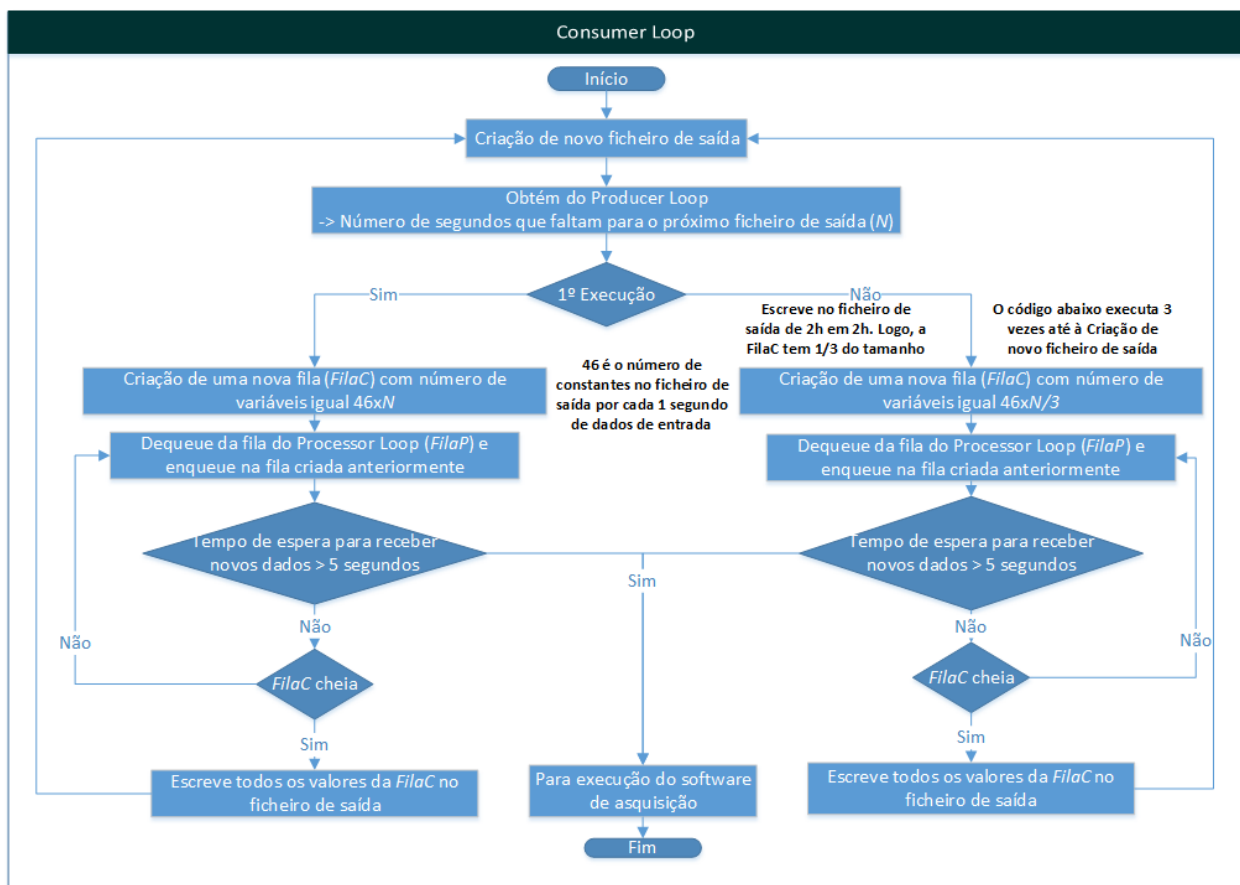


Figura 7-12 - Fluxograma do algoritmo do Consumer Loop

7.7 Implementação do Algoritmo de Sincronização Automática Inicial do VCO

Com base nos três *loops* detalhados acima, o núcleo do programa está completo. É no entanto necessário fazer uma sincronização inicial do VCO, manual ou automática, do sistema de recepção do sinal_{KA} para ajustar a frequência da FI do sinal, de modo a que esta se situe no meio da banda de passagem (10.7kHz) do último filtro do sistema de recepção, de acordo com o que foi explicado na secção 7.3.2.

Segue-se o fluxograma do respetivo algoritmo.

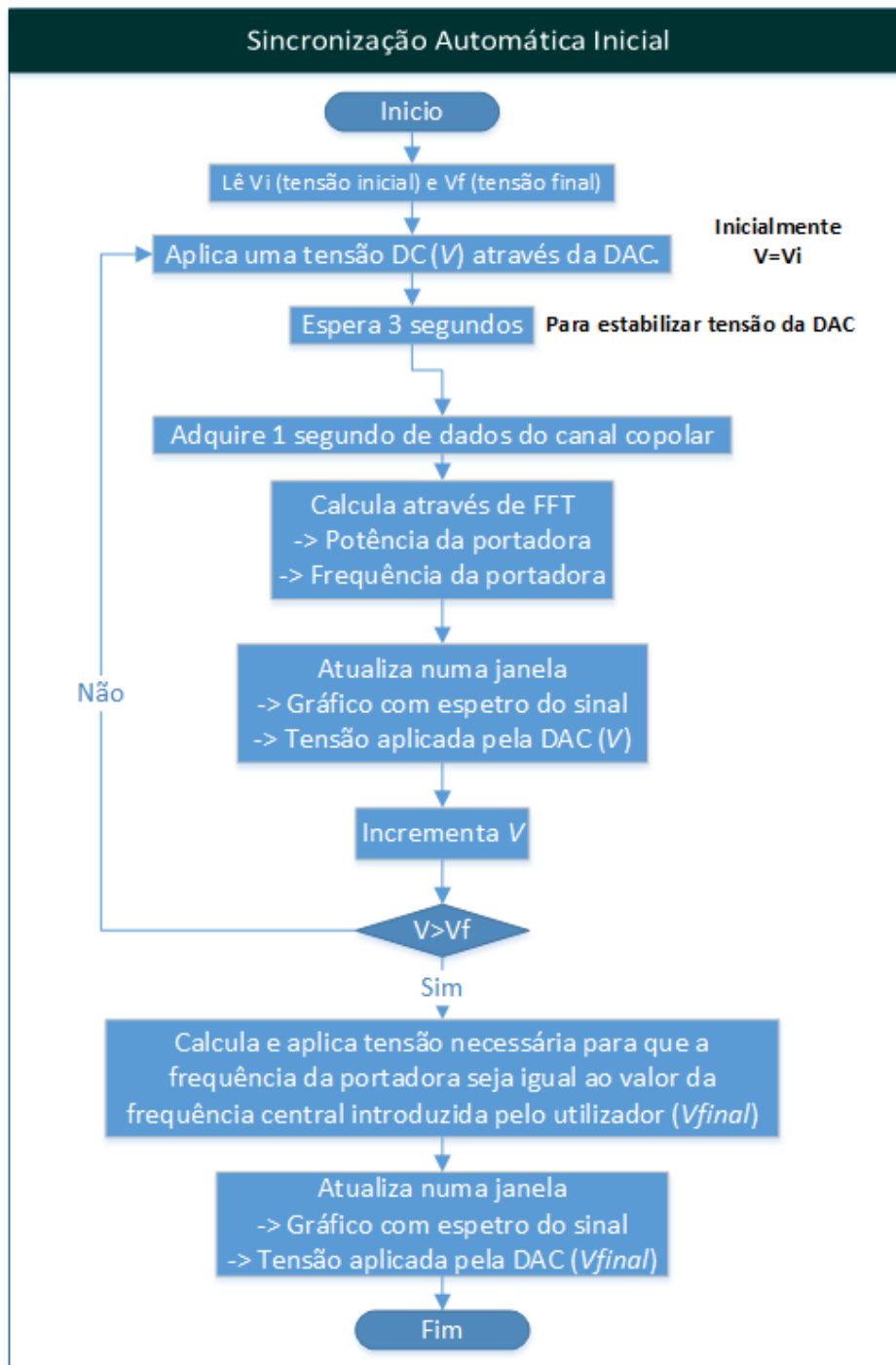


Figura 7-13 - Fluxograma do algoritmo de sincronização automática inicial

No caso da sintonia manual não há propriamente um algoritmo. Apenas se lê o valor da tensão do VCO e se aplica à DAC.

Uma nota final para um pormenor que é tido em conta aquando da sintonia quer seja automática quer seja manual. A DAC está habilitada para aplicar tensões entre +10V e -10V, no entanto, o VCO só está preparado para receber tensões entre 0V e +10V. O software limita a tensão aplicada ao VCO, para a gama entre 0 e 10 V.

7.8 Implementação do Software de Aquisição

Tendo explicado os principais módulos que compõem o software de aquisição, pretende-se com o fluxograma seguinte dar uma perspectiva global do código como um todo, de maneira a esclarecer melhor como decorre o seu fluxo de execução.

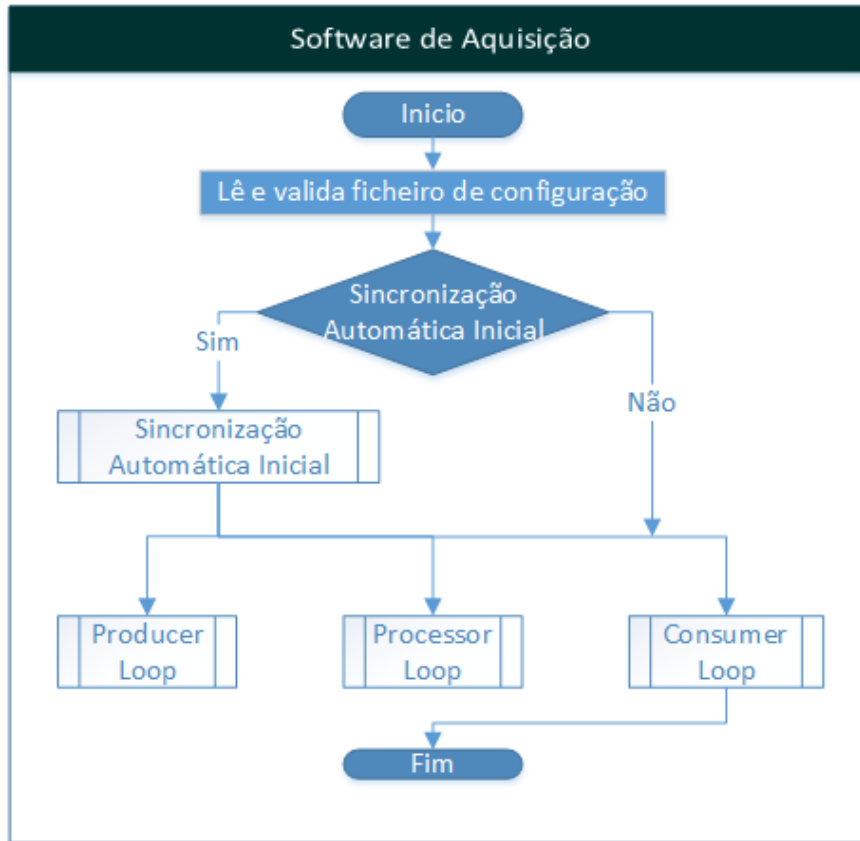


Figura 7-14 - Fluxograma do algoritmo do software de aquisição

Na imagem seguinte mostra-se a interface gráfica do software de aquisição em funcionamento, ainda numa fase de testes.

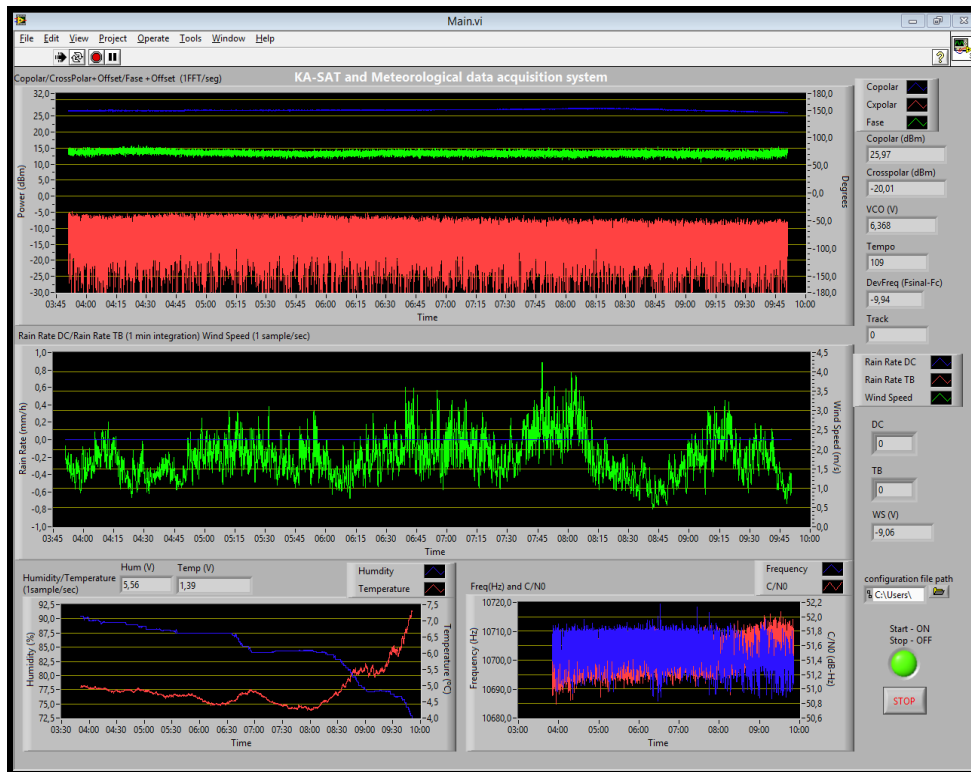


Figura 7-15 - Interface gráfica do software de aquisição

CAPÍTULO 8

Testes e Resultados

Com este capítulo pretende-se fazer uma análise do desempenho do sistema de receção do sinal_Q (Deteção e Análise do Sinal_Q) e do detetor digital. Nas secções Testes ao Detetor Digital com dados simulados e Testes ao Detetor Digital com dados reais demonstram-se e analisam-se os resultados mais relevantes obtidos com detetor digital.

Em relação ao software de aquisição de dados, não havendo margem para análise/debate dos resultados obtidos uma vez que o seu funcionamento está comprovado pelos sucessivos testes realizados, optou-se por não o abordar neste capítulo.

8.1 Deteção e Análise do Sinal_Q

Antes de analisar o desempenho do detetor digital, é importante garantir que as condições do sinal_Q são efetivamente aquelas que foram previstas na secção 2.1.2, ao mesmo tempo que é feita uma análise mais detalhada ao recetor de SDR usado (ELAD FDM-S2). Na Figura 8-1 consta uma representação do esquema interno do ELAD [45], em forma de diagrama de blocos.

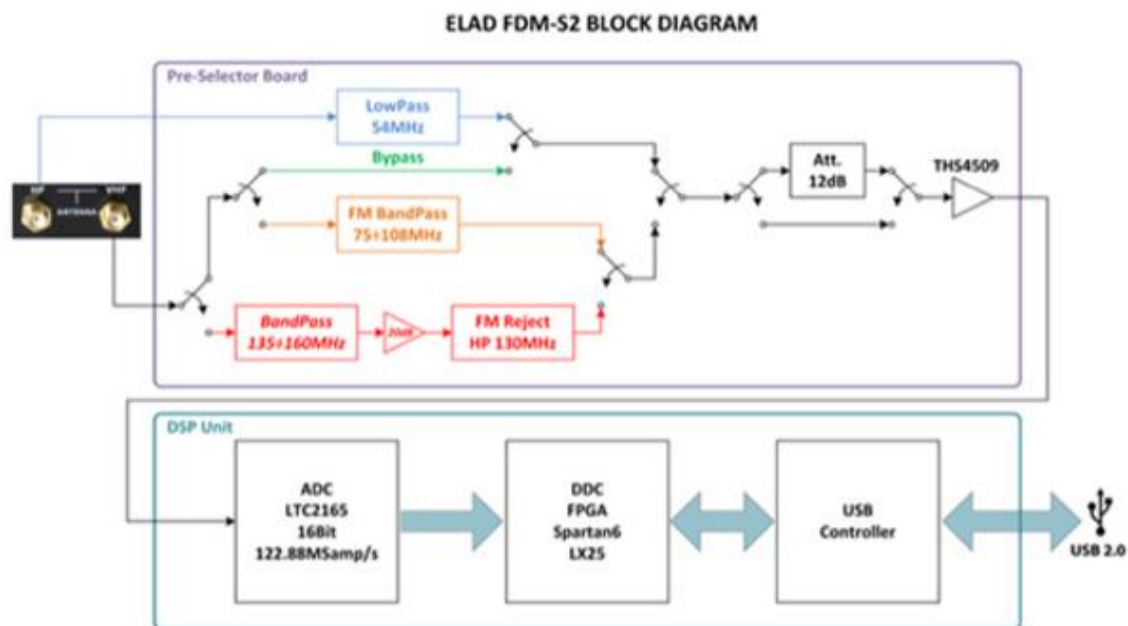


Figura 8-1 - Modelo do ELAD S2

Como se pode ver, o canal de amostragem direta (HF) passa por um filtro passa baixo com uma frequência de corte ligeiramente inferior a metade da frequência de amostragem da ADC, garantindo que não ocorre distorção por *aliasing*.

No canal de subamostragem (VHF) se o sinal tiver uma frequência entre os 75 e os 108MHz, está na gama FM e portanto, passa por um filtro passa banda para atenuar toda a potência fora da banda. Se o sinal tiver uma frequência entre os 135 e os 160MHz, para além de passar por um filtro passa banda, é amplificado 20dB. Para garantir que não existe interferência (*aliasing*) de sinais vizinhos da banda FM, o sinal é filtrado novamente (FM Reject) de modo a atenuar a potência abaixo dos 130MHz. Acredita-se que a comutação entre os dois caminhos descritos acima seja feita automaticamente de acordo com a frequência configurada no oscilador local.

Existe ainda uma outra hipótese, que se denomina de caminho de *bypass*. Este caminho pode ser ativado/desativado pelo utilizador através do ELAD SW2. Ao utilizar o caminho de *bypass* evitam-se os filtros. Pode ser útil em ambientes controlados (sem interferências), de modo a medir exatamente as condições de sinal e ruído na entrada, sem estas serem afetadas pelos filtros de pré-seleção e amplificador de 20dB.

Após a cadeia de filtros de pré-seleção, existe um atenuador de 12dB que pode ser ativado/desativado pelo utilizador através do software do ELAD (ELAD SW2). O atenuador permite evitar a saturação da ADC caso o nível de sinal seja muito elevado.

Segue-se depois um amplificador diferencial de banda larga que converte um sinal *single-ended* num sinal diferencial, para ser amostrado pela ADC. Após a digitalização do sinal, segue-se o processamento do mesmo na FPGA, aplicando filtros digitais, os osciladores de controlo numérico, desmodulações, AGC, etc.

Do ponto de vista da presente dissertação e da utilização que será feita do ELAD neste contexto: importa em primeiro lugar perceber se o patamar de ruído interno é significativo, quando comparado com o patamar de ruído do sinal à entrada do ELAD; por outro lado é importante analisar qual será o caminho a percorrer pelo sinal, se o caminho de *bypass*, se o caminho com amplificador de 20dB.

Nota: Os ficheiros *.wav criados pelo software de SDR contendo as amostras do sinal de entrada, são valores de tensão, podendo ser assim convertidos para potência.

Relativamente ao patamar de ruído do ELAD, apresenta-se na Figura 8-2 um *screenshot* do patamar de ruído do ELAD (obtido com o ELAD FDM-SW2 a 142MHz), seguindo o caminho de *bypass*. Na Figura 8-3 apresenta-se um *screenshot* do patamar de ruído do ELAD (obtido com o ELAD FDM-SW2 a 142MHz), seguindo o caminho do amplificador de 20dB.

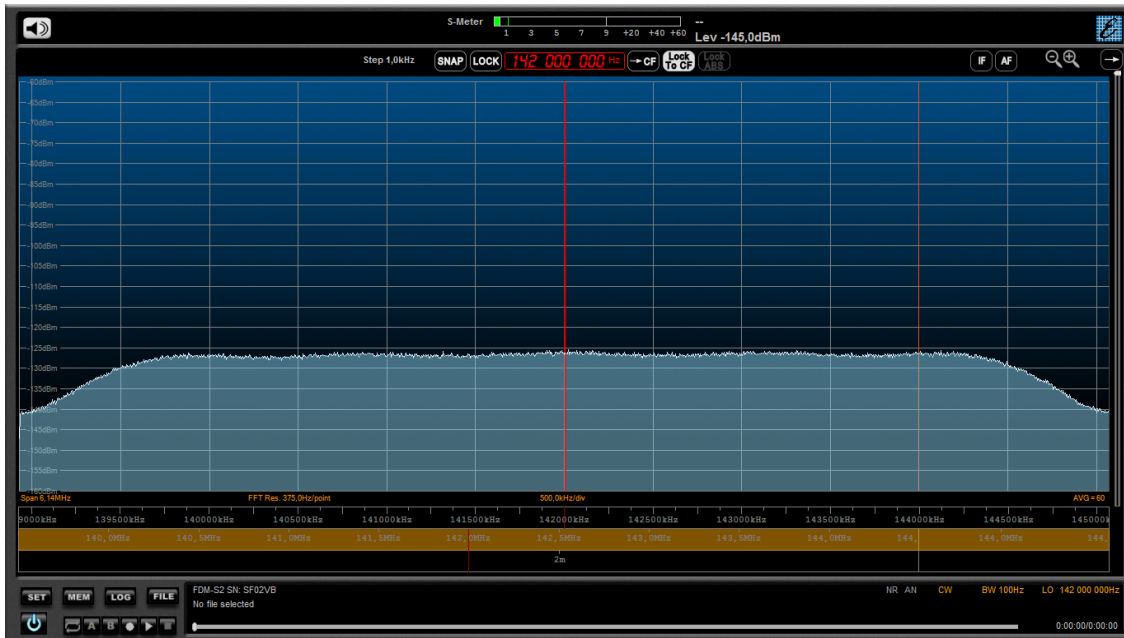


Figura 8-2 - Patamar de ruído com terminação de 50Ω na entrada, caminho bypass @ 142MHz (ELAD FDM-S2)

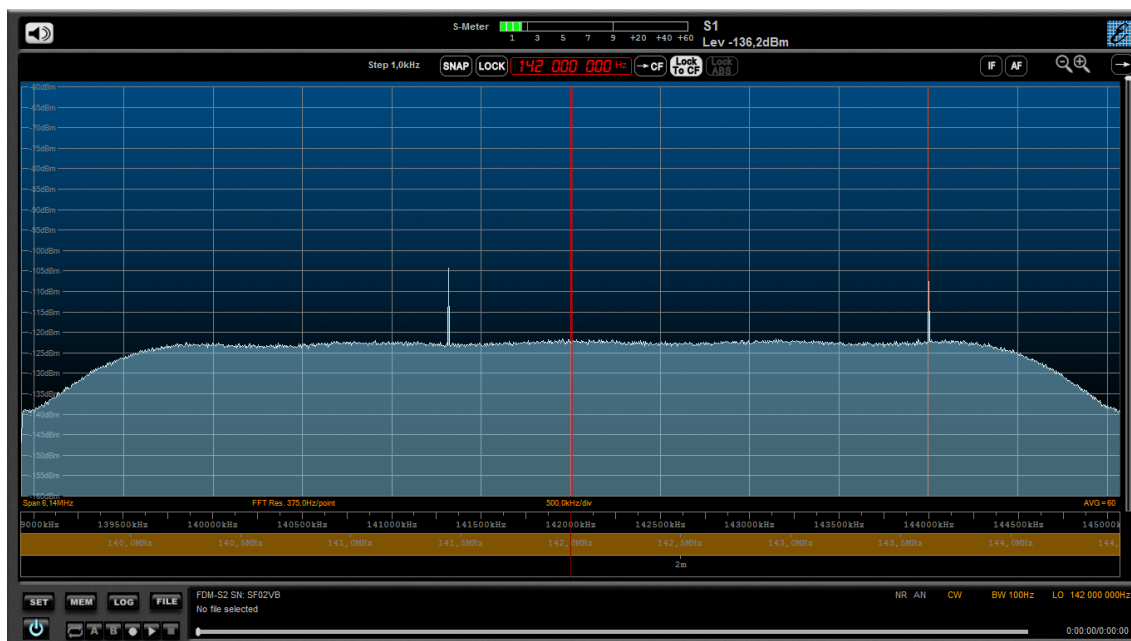


Figura 8-3 - Patamar de ruído com terminação de 50Ω na entrada, caminho amplificador 20dB @ 142MHz (ELAD FDM-S2)

O que se verifica é que ambos os patamares de ruído são extremamente baixos e planos. No caso do amplificador, são introduzidas duas espúrias que não irão afetar a deteção do sinal, pois estão afastadas mais de 500kHz dos 142MHz. A largura de banda máxima observável é de 6.14MHz, no

entanto o valor usado na realidade será 192kHz, valor que também é muito superior ao necessário mas é o mínimo oferecido pelo software do ELAD.

Quantificando a NSD (medida através de FFTs) em ambos os casos, tem-se que: no caminho de *bypass* a NSD é de aproximadamente -152.2dBm/Hz e no caminho com amplificador é de -149.7dBm/Hz. No caminho de *bypass*, o ruído introduzido deve ser originado em grande parte pela ADC, visto que a NSD provocada por uma resistência a 300K é de, aproximadamente, -173.8dBm/Hz. No caminho do amplificador, desprezando as perdas nos filtros de pré-seleção e admitindo que a Noise Figure do amplificador é de 0dB, o valor expectável de NSD à saída seria correspondente à soma da NSD de entrada amplificada ($-173.8+20 = -153.8$ dBm/Hz) com a NSD gerada pela ADC (-152.2dBm/Hz), resultando num valor de -149.9dBm/Hz. Comparando o valor expectável (-149.9dBm/Hz) com o valor medido (-149.7dBm/Hz), pode-se concluir que a Noise Figure do amplificador, não sendo nula, é um valor quase desprezável.

Para todos os efeitos, tendo em conta os cálculos efetuados na secção 2.1.2, sabe-se que a NSD do sinal_Q à entrada da antena é de -172dBm/Hz. Sendo o ganho global do sistema de receção do sinal_Q aproximadamente igual a 57.6dB, pode-se estimar que a NSD do sinal_Q à entrada do ELAD seja aproximadamente -114.4dBm/Hz. Este valor torna a NSD gerado pelo ELAD, com ou sem amplificador, desprezável o que garante a não degradação da sensibilidade.

Foi também realizado um teste experimental, no sentido de averiguar a linearidade da ADC do ELAD. Usou-se um gerador de sinais a 142MHz com potência inicial de -54dBm (valor expectável do sinal_Q em boas condições). A cada redução da amplitude do sinal de -3dB adquiriu-se 1 minuto de dados e estimou-se a potência da portadora (através de FFTs).

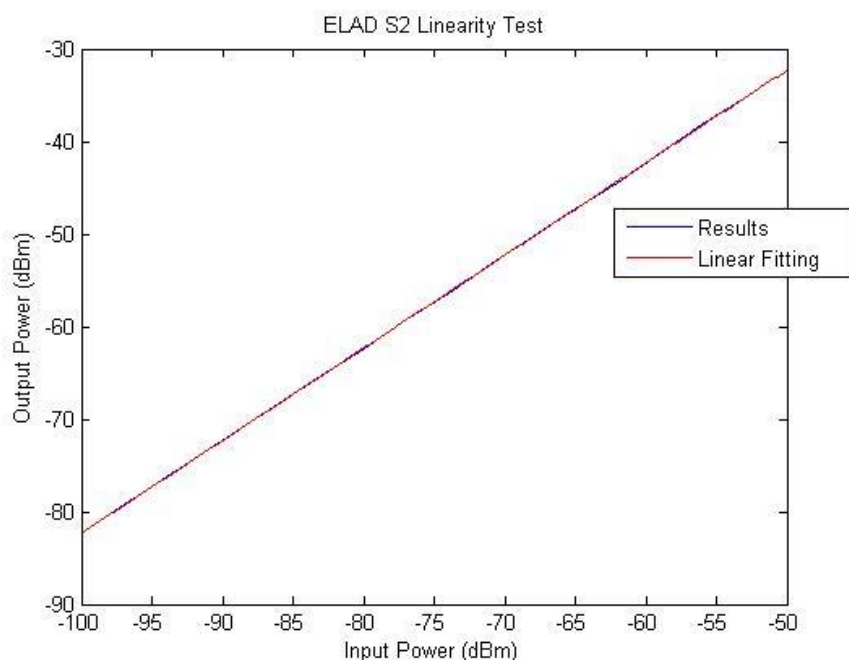


Figura 8-4 - Teste de linearidade ELAD-S2

O que se pode ver na figura acima é uma comparação entre a potência de entrada do ELAD e a potência medida através de FFTs. Sobrepos-se a esse gráfico, uma interpolação linear da reta cujo declive de 1.0006 demonstra a quase total linearidade do recetor. Existe contudo um desvio constante (ordenada na origem não nula) entre o valor de potência de entrada e o valor medido. Esse *offset* sendo

introduzido pelo software de SDR não é problemático pois afeta apenas valores absolutos. A verdade é que para o objetivo do projeto a informação pretendida está nos valores relativos (dB) e não absolutos.

Após averiguar a fiabilidade do recetor do sinal_Q, representa-se na Figura 8-5 o espectro médio do sinal_Q obtido com o próprio recetor apontado ao satélite (com amplificação de 20dB) durante os primeiros testes.

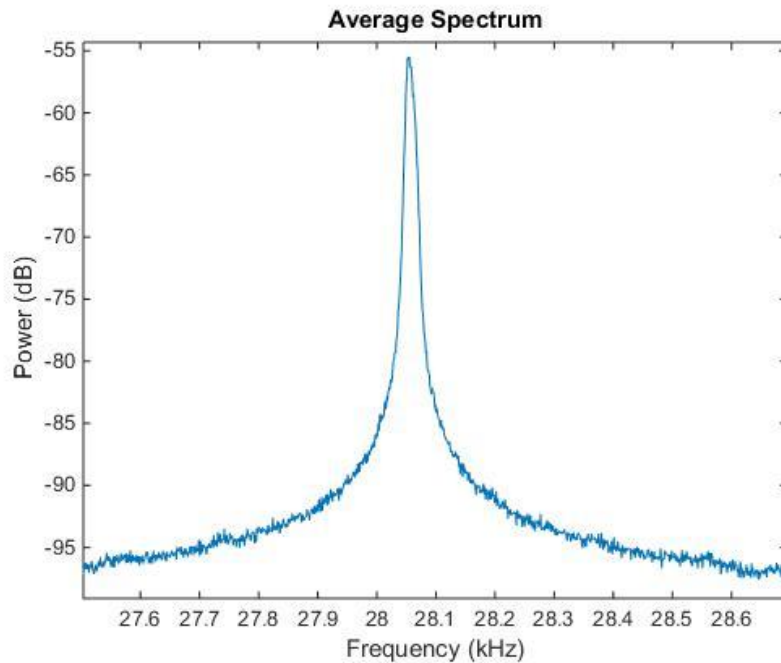


Figura 8-5 - Espectro do sinal_Q (adquirido em 15 de novembro)

Este espectro foi obtido com FFTs de resolução espectral de 1Hz e resulta da média de 242 segundos de sinal. Torna-se agora interessante perceber, qual será a largura de banda necessária para medir a potência do sinal. Para o efeito, a potência do sinal (série temporal de cerca de 45 segundos) foi estimada numa largura de banda de 41 a 101 Hz, através de FFTs com resolução espectral de 1Hz, cujos resultados podem ser observados na Figura 8-6.

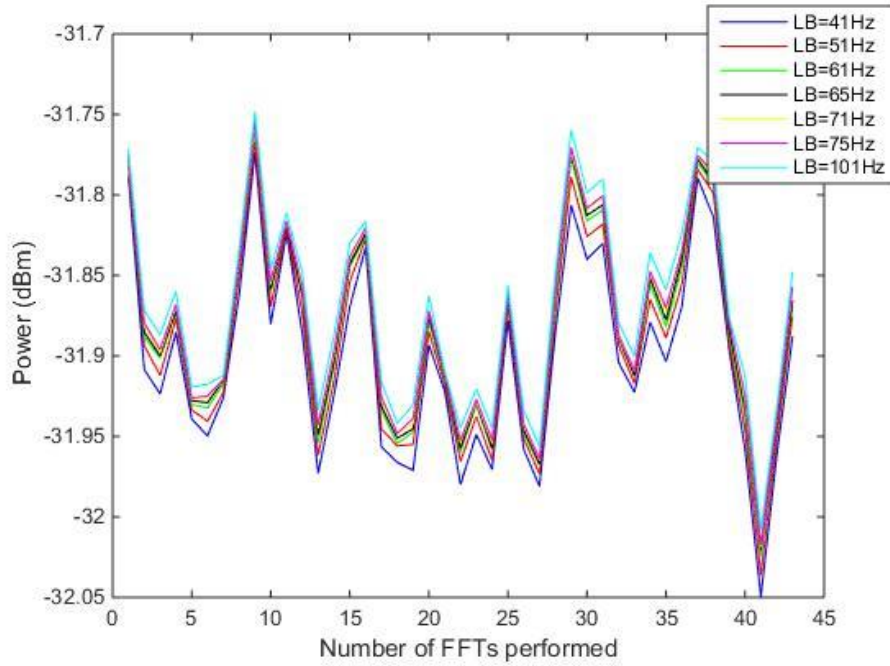


Figura 8-6 - Potência estimada da portadora para várias larguras de banda

Observa-se que um aumento da largura de banda aumenta a estimativa da potência. O importante é perceber a partir de que largura de banda a potência do sinal não terá contribuição importante e o aumento dever-se-á a ruído.

Após vários testes, verificou-se que uma largura de banda de compromisso será de aproximadamente 65Hz. Numa largura de banda de 71Hz, verifica-se a estimativa da potência ainda é em grande parte devida à potência de sinal, mas são valores na casa das milésimas de dB. Tendo em atenção que nos períodos de atenuação, será útil ter uma banda mais reduzida por forma a integrar menos potência de ruído, escolheu-se 65Hz como o valor de compromisso para medição da potência do sinal.

A par da largura de banda de medição da portadora, é importante saber qual o afastamento da portadora a considerar de forma a estimar a potência do ruído sem contaminação da potência do sinal. Para isso, comparou-se o espectro filtrado (para ser mais suave) do sinal recebido com o espectro filtrado quase sem sinal, veja-se a Figura 8-7.

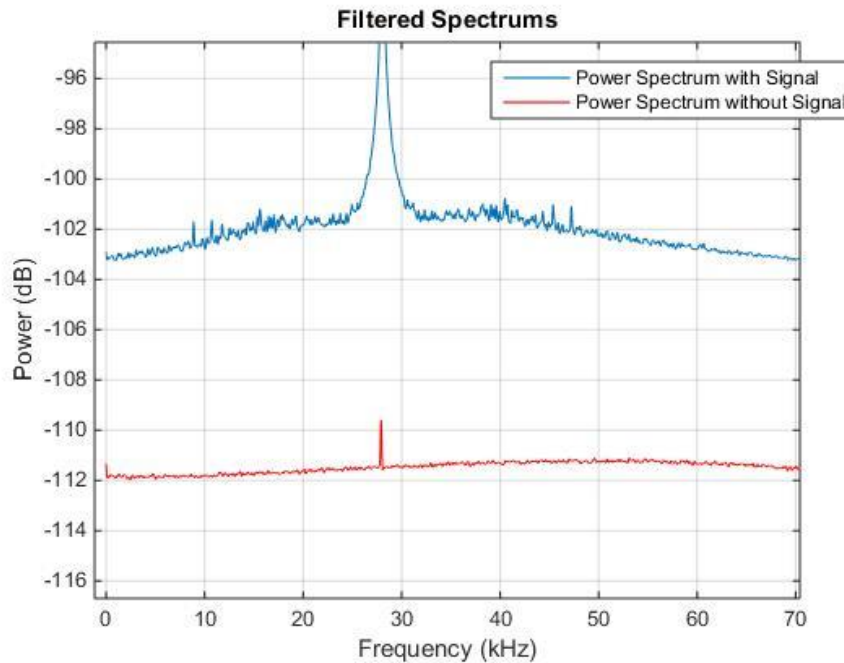


Figura 8-7 - Espectro com e sem sinal (Offset incluído)

O que se verifica é que a contaminação por parte da portadora, se estende numa vizinhança de $\pm 20\text{kHz}$, sendo esse o *offset* ideal para medir a densidade espectral de potência do ruído.

Usando os valores inferidos anteriormente, ao nível da largura de banda para o cálculo da potência da portadora, quer ao nível do *offset* para cálculo da densidade espectral de potência do ruído, obteve-se um valor de C/N_0 de 60.4dB/Hz . Este valor vem de encontro ao valor expectável, que foi calculado na secção 2.1.2.

8.2 Testes ao Detetor Digital com dados simulados

O detetor digital, em relação ao sistema de aquisição, tem mais funcionalidades e desse ponto de vista, tem mais resultados a mostrar. Nas subsecções seguintes pretende-se analisar o desempenho de algumas das partes, consideradas mais críticas/relevantes, que o compõem através de sinais simulados. A vantagem de ter sinais simulados é poder manipulá-los, tanto a nível do seu conteúdo em frequência como a nível da potência, de modo a simular o detetor digital em vários cenários.

8.2.1 AGC

Uma das particularidades do detetor digital que é relevante analisar é o desempenho do AGC usado na PLL. Recorde-se que o AGC faz o nivelamento da amplitude com base no valor obtido pelas FFTs auxiliares de resolução 1Hz e, para além disso, é capaz de estreitar a largura de banda da malha (diminuindo o ganho do detetor de fase) quando a C/N_0 do sinal se torna menor que 33dB/Hz .

Para testar a mais-valia que o estreitamento da malha oferece para a deteção do sinal de referência, criou-se em software um sinal de referência (sinusoide a 10kHz), multiplicou-se esse mesmo sinal por uma atenuação linear de declive 0.1dB/seg de modo a levar a C/N_0 abaixo dos 33dB/Hz , e por fim adicionou-se ruído branco gaussiano de potência média constante para tornar a simulação mais realista (ver Figura 8-8). Após a criação desse sinal artificial, testou-se o comportamento da PLL com um AGC estático e outro dinâmico. Considera-se um AGC dinâmico o que foi implementado e que é capaz de

estritar a largura de banda da malha, o AGC estático é um AGC que mantém sempre a amplitude do sinal constante e portanto não é capaz de mexer na dinâmica da malha. Veja-se os resultados nas figuras abaixo.

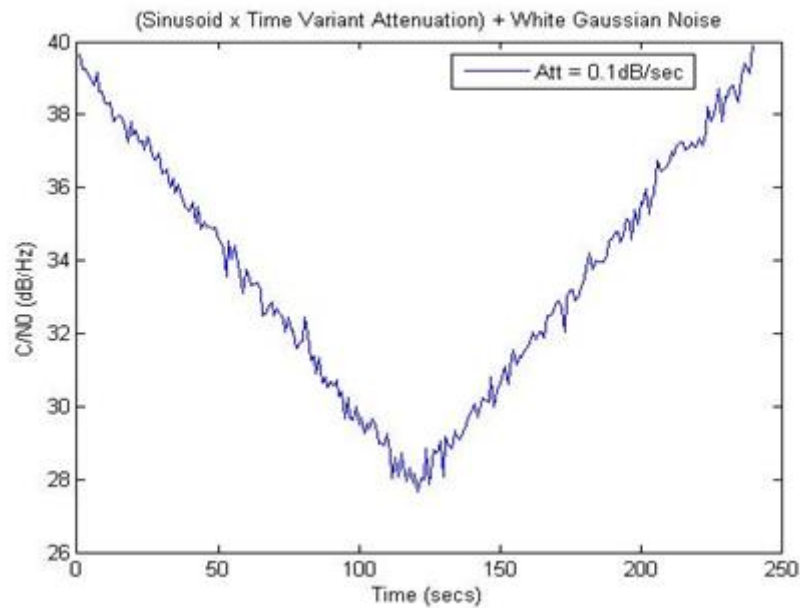


Figura 8-8 - C/N0 do sinal de teste criado (atenuação = 0.1dB/seg)

Nesta primeira figura pode-se ver que a C/N_0 do sinal de referência está, durante um intervalo temporal, abaixo dos 33dB/Hz, ou seja, será durante esse intervalo que se darão as diferenças entre o uso de um AGC estático ou dinâmico.

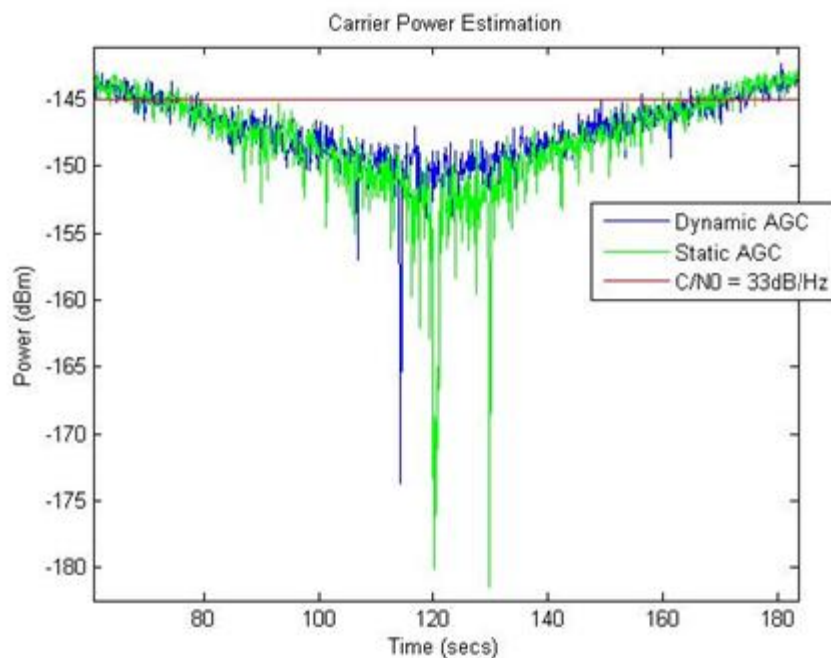


Figura 8-9 - AGC dinâmico vs AGC estático (Estimativa da Potência da Portadora)

Na figura acima está representado o desempenho de ambos os AGCs, no que refere à estimativa da potência do sinal de referência. Repare-se que a partir do momento que a C/N_0 se torna menor que 33dB/Hz, a variância na estimativa da potência da portadora varia muito mais no caso do AGC estático

do que no AGC dinâmico. Sendo assim, o que se pode inferir é que a PLL com AGC dinâmico consegue manter uma melhor estimativa da potência do sinal face ao caso do AGC estático. Pode-se também ver o que acontece na estimativa da frequência da portadora na Figura 8-10.

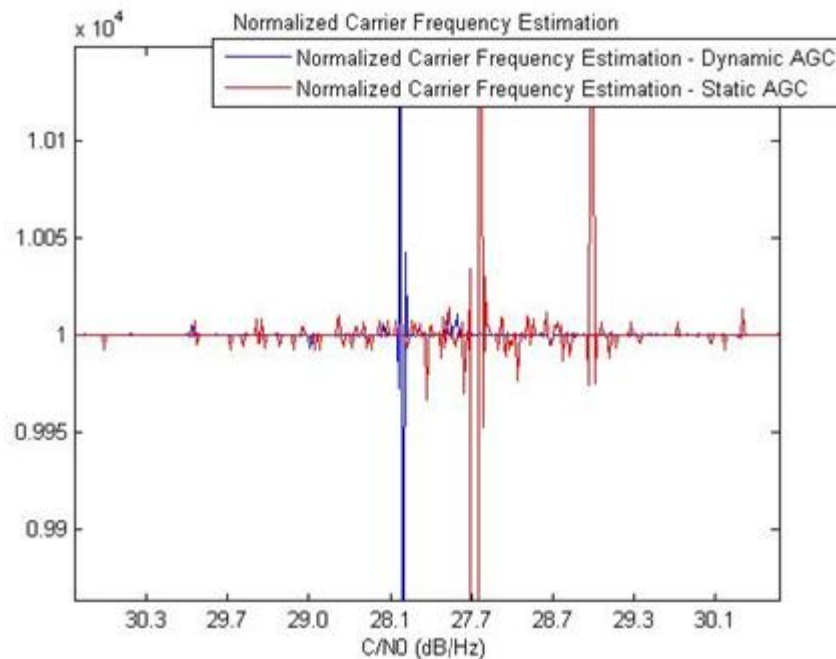


Figura 8-10 - Dynamic AGC vs Static AGC (Estimativa da Frequência da Portadora)

Na figura acima consta a estimativa da frequência da portadora normalizada pelo seu valor teórico, com AGC dinâmico e estático. A imagem confirma a ideia da Figura 8-9, e para além disso mostra claramente que a PLL com AGC dinâmico apresenta melhor desempenho em situação de sincronismo, face à PLL com AGC estático. Mesmo a recuperação de sincronismo por parte da PLL com AGC dinâmico é feita em condições mais débeis, devendo-se isso ao facto de a largura de banda da malha reduzir-se e portanto a potência do ruído que circula na malha é menor.

8.2.2 Gestão de Sincronismo da PLL

É também importante perceber, através de resultados, como funciona a gestão de sincronismo implementada e se realmente esta se revela uma melhoria em relação à situação em que não existe gestão de sincronismo. Para testar este aspeto da PLL criaram-se dois sinais de referência que testassem as duas situações possíveis de acontecer quando a PLL perde o sincronismo.

8.2.2.1 C/N_0 maior ou igual a C/N_{0th}

Neste primeiro caso criou-se um sinal de referência parecido ao da Figura 8-8 com a diferença de neste caso a taxa de variação da atenuação ser 0.2dB/seg. Veja-se a C/N_0 do sinal de referência na Figura 8-11.

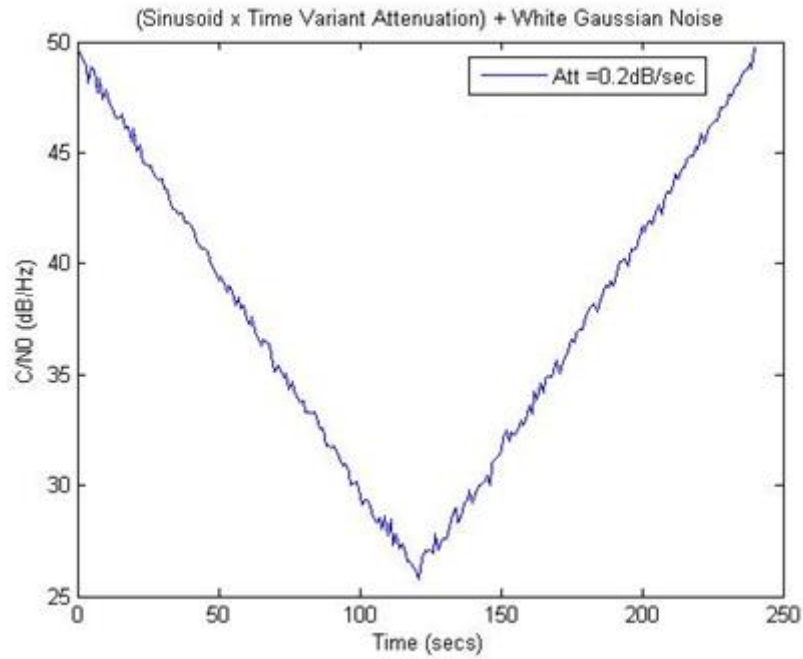


Figura 8-11 - C/N0 do sinal de teste criado (atenuação = 0.2dB/seg)

Pretende-se com este sinal de referência levar a PLL à perda de sincronismo (que deve acontecer cerca dos 27dB/Hz), mas garantindo que a C/N_0 do sinal nunca é menor que 22dB/Hz (C/N_{0th}). Deste modo, quando a PLL perder o sincronismo, vai recorrer às FFTs auxiliares que conseguem estimar a frequência e portanto, auxiliam a PLL no momento a readquirir o sincronismo.

Após executar o algoritmo da PLL com o sinal de referência representado acima, verificou-se que a PLL perde o sincronismo quando a $C/N_0 \approx 27\text{dB/Hz}$ tal como se previa. Mas de modo a perceber melhor o que acontece quando a PLL perde o sincronismo e portanto, o algoritmo de gestão de sincronismo entra em ação, apresentam-se nas figuras seguintes dados relevantes durante o período crítico.

Nota: A frequência de atuação do algoritmo de gestão de sincronismo é 7.5Hz, por ser um valor típico e para o número de amostras a processar pelas FFTs ser inteiro.

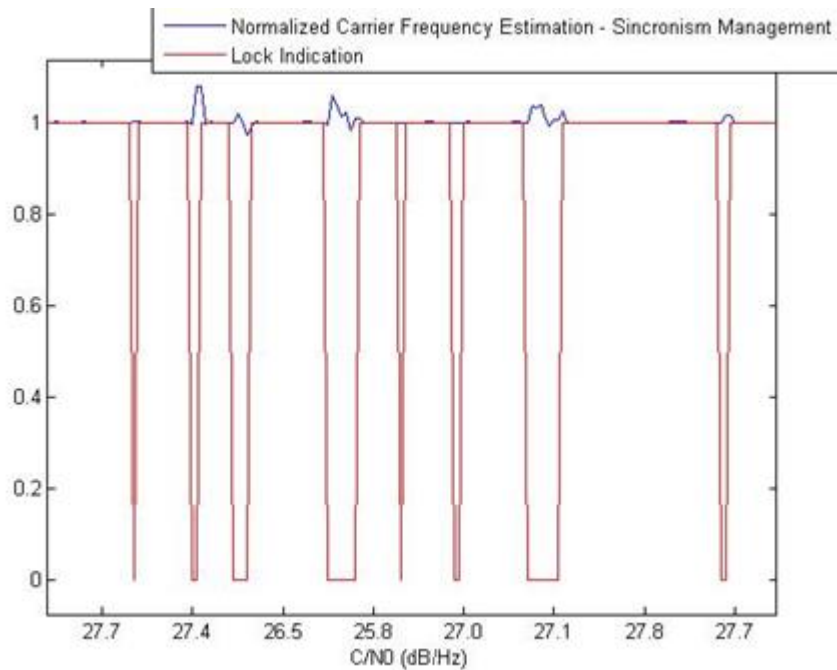


Figura 8-12 - Estimativa da frequência da portadora com gestão de sincronismo (atenuação = 0.2dB/seg)

O que está representado na figura acima é o seguinte: a estimativa da frequência da portadora obtida pela PLL, normalizada ao seu valor teórico (10kHz); e uma variável binária que quando é 1 ou 0, respetivamente, indica se a malha está ou não em sincronismo.

O que se pode observar em primeiro lugar é a indicação de sincronismo ser extremamente fiável. No entanto, é necessário sempre ter alguma cautela e perceber que quando a frequência de variação da indicação de sincronismo é algo elevada, é porque a PLL está numa situação muito precária e portanto, pode existir em algum momento, um valor estimado fora da realidade.

Em relação à gestão do sincronismo, repare-se que mesmo durante o período crítico em que o sinal está bastante afundado no ruído, existem períodos que a PLL consegue sincronizar, obtendo valores estimados para a frequência da portadora corretos e com uma variância muito reduzida. É importante lembrar que neste caso, quando a PLL deteta a perda de sincronismo, corrige a frequência do VCO recorrendo às FFTs auxiliares e volta a tentar readquirir o sincronismo.

Pretende-se agora, com o mesmo sinal de referência, e inibindo a PLL de usar o algoritmo de gestão de sincronismo, ver qual o desempenho da malha (ver Figura 8-13).

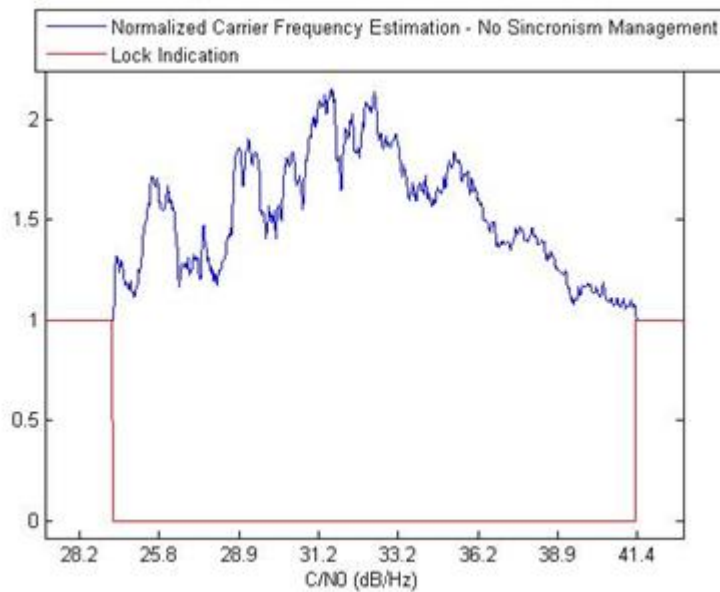


Figura 8-13 - Estimativa da frequência da portadora sem gestão de sincronismo (atenuação = 0.2dB/seg)

Neste caso, em que não existe o algoritmo de gestão de sincronismo a auxiliar a PLL quando esta perde o sincronismo, o que se vê claramente na Figura 8-12, é a necessidade de mais tempo, ou seja, a necessidade de uma melhoria bastante significativa da C/N_0 do sinal para a PLL recuperar o sincronismo. Mais uma vez, de referir a sensibilidade bastante elevada na aferição da situação de sincronismo ou não por parte do lock indicator.

De modo a ter uma perspetiva mais clara sobre a diferença do desempenho da malha, com e sem gestão de sincronismo, na Figura 8-14 sobrepõem-se as duas estimativas da frequência da portadora normalizada pelo seu valor teórico (10kHz).

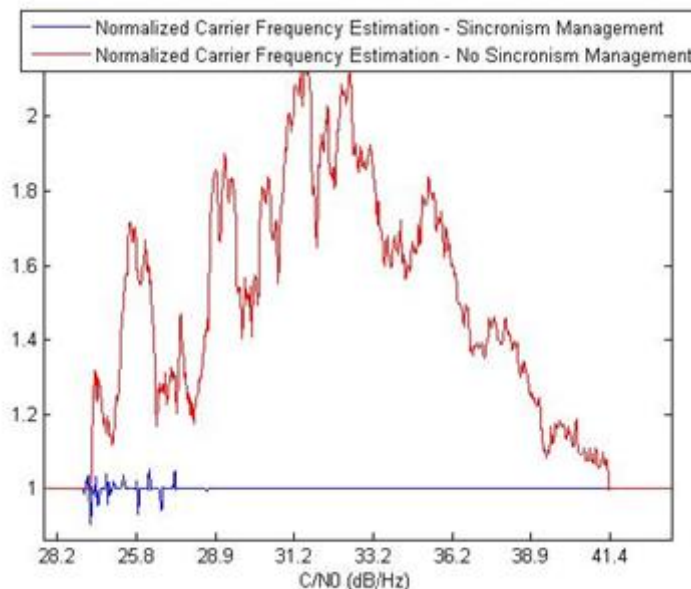


Figura 8-14 - Estimativa da frequência da portadora (atenuação = 0.2dB/seg)

Este caso representa um dos mais graves, no sentido em que a frequência do VCO sem gestão de sincronismo chega a ser maior que 20kHz, sendo que o sinal de referência está a 10kHz. É um caso que

mostra claramente a vantagem em ter gestão de sincronismo. Com esta imagem pretende-se também salienta a imprevisibilidade do comportamento da malha sem a gestão de sincronismo.

Confirmada a eficácia da gestão de sincronismo é agora útil perceber a que ponto é melhorada a qualidade da deteção do sinal, nomeadamente, quão melhor fica a estimativa da potência com a gestão de sincronismo.

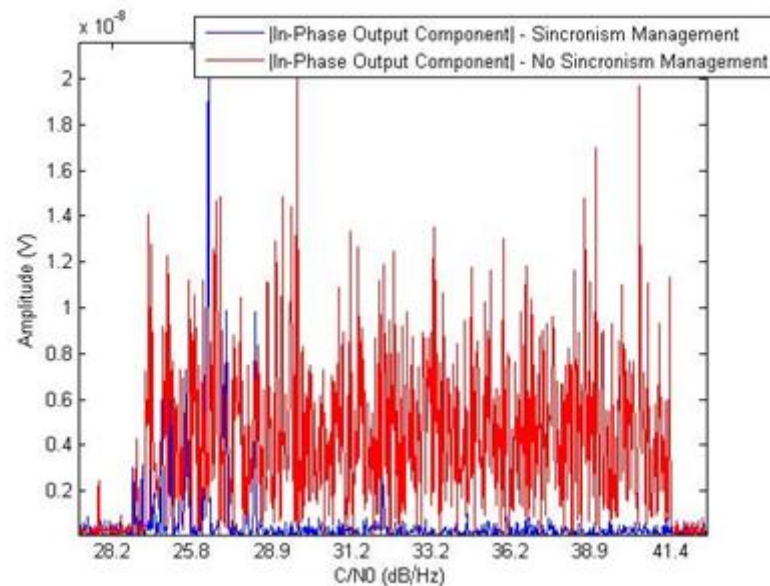


Figura 8-15 - Estimativa da componente I_{out} (atenuação = 0.2dB/seg)

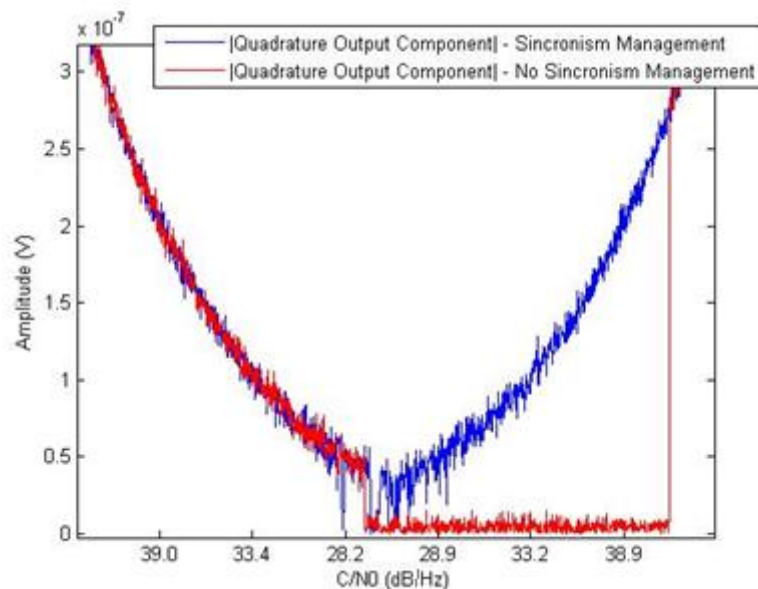


Figura 8-16 - Estimativa da componente O_{out} (atenuação = 0.2dB/seg)

Nas figuras acima consta a componente I_{out} e Q_{out}. Como foi previsto teoricamente na secção 4.2.1.4, a componente Q_{out} é a que define a potência do sinal de referência em situações de sincronismo.

O que se pode inferir da Figura 8-15 e Figura 8-16 é que, mesmo com gestão de sincronismo, quando a PLL está em situação muito precária (abaixo dos 27dB/Hz), a estimativa da potência da portadora é muito inconstante e portanto não se ganha muito em relação ao facto de não ter gestão de

sincronismo. No entanto ganha-se em rapidez de reaquisição, conseguindo a PLL readquirir o sincronismo em condições mais adversas e portanto, obtêm-se medidas fiáveis mais rapidamente.

8.2.2.2 C/N_0 menor que C/N_{0th}

Neste segundo caso criou-se um sinal de referência parecido com o sinal de referência anterior, com a diferença da taxa de variação da atenuação ser 0.4dB/seg de modo a levar a C/N_0 abaixo dos 22dB/Hz (C/N_{0th}). Veja se a C/N_0 do sinal de referência na Figura 8-17.

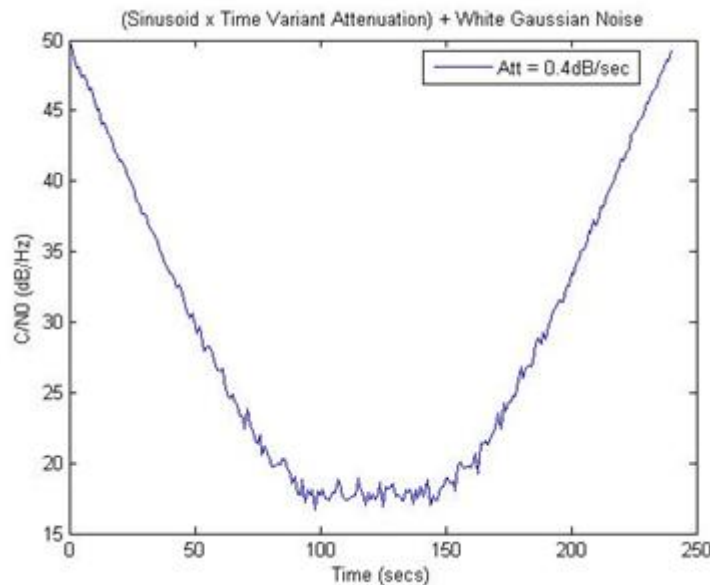


Figura 8-17 - C/N_0 do sinal de teste criado (atenuação = 0.4dB/seg)

Uma nota, a C/N_0 neste caso em vez de parecer um "V" como nos casos anteriores, parece mais uma parábola. Na verdade isso deve-se ao facto de que abaixo dos cerca de 19dB/Hz a potência do sinal se torna de facto a potência de ruído contido na banda de deteção.

Tal como no caso anterior, vai-se agora analisar o comportamento individual da malha com e sem gestão de sincronismo, com foco na zona crítica.

Neste primeiro caso, a gestão de sincronismo está ativa.

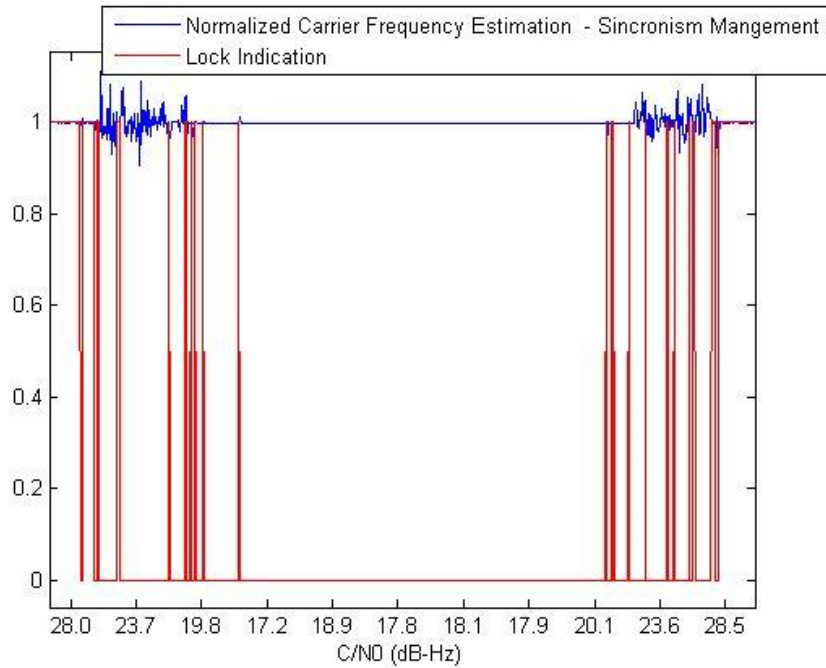


Figura 8-18 - Estimativa da frequência da portadora com gestão de sincronismo (atenuação = 0.4dB/seg)

O que se pode verificar na figura acima é o efeito que a gestão de sincronismo tem sobre a malha, quando esta perde o sincronismo e as FFTs auxiliares não conseguem detetar o sinal ($C/N_0 < C/N_{0th}$). Veja-se que na zona dos 19.8dB/Hz, a PLL consegue por alguns momentos adquirir o sincronismo e a frequência do VCO é fixa durante alguns instantes, por efeito do algoritmo de gestão de sincronismo. Quando o valor da C/N_0 do sinal de referência se torna inferior aos 19.8dB/Hz, claramente aí vê-se a frequência do VCO a ficar fixa.

Curiosamente, cerca dos 18dB/Hz existe um instante em que o sincronismo é obtido, mas rapidamente se perde novamente. Relembre-se que após fixar a frequência do VCO e a PLL readquirir o sincronismo, deixa-se novamente o VCO variar de acordo a tensão de saída do filtro da malha.

Todo o período entre, aproximadamente, os 18dB/Hz e os 21dB/Hz, a PLL não consegue readquirir sincronismo novamente e portanto a frequência do VCO fica fixa. O sincronismo só é recuperado “aos poucos” quando a C/N_0 é de cerca de 21dB/Hz, sendo que, mais uma vez, o sincronismo só é mantido estável a partir dos 27dB/Hz.

Convém ainda referir um pormenor que não está ilustrado neste caso. Como a frequência do sinal de referência é durante todo o tempo 10kHz, na zona em que a PLL perde o sincronismo e a $C/N_0 < 22$ dB/Hz, a frequência do VCO é fixa a 10kHz. Por hipótese se a frequência detetada do sinal quando este recuperasse fosse 11kHz, de todas as vezes que a PLL requisitasse o valor da frequência do sinal de referência às FFTs auxiliares e $C/N_0 < 22$ dB/Hz, o valor atribuído seria 11kHz pois foi a frequência detetada, logo após recuperação do sinal por parte das FFTs auxiliares.

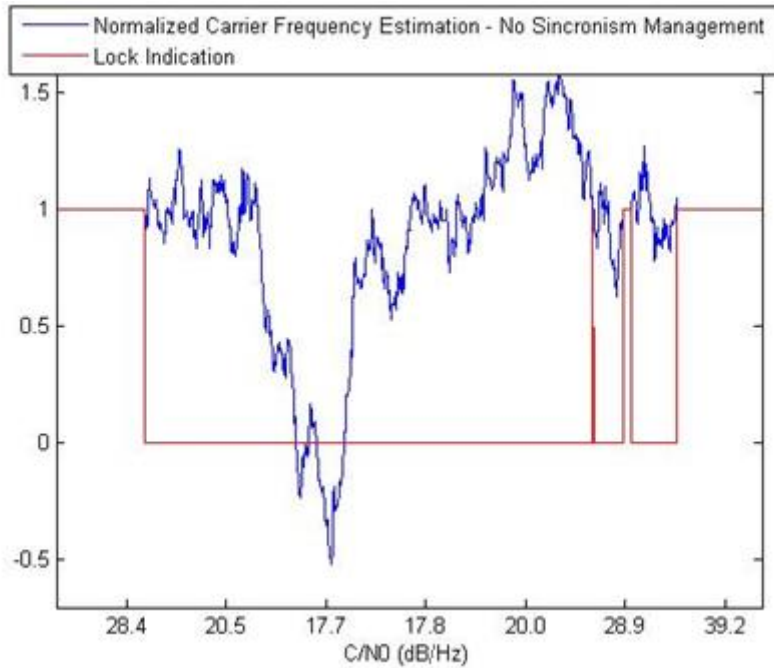


Figura 8-19 - Estimativa da frequência da portadora sem gestão de sincronismo (atenuação = 0.4dB/seg)

Neste caso tem-se a situação em que não existe gestão de sincronismo, como consequência, quando a PLL perde o sincronismo o VCO fica a variar livremente. A conclusão mais importante a retirar quando se compara a Figura 8-18 e Figura 8-19 é, mais uma vez, a diferença na rapidez de reacquirição quando se tem gestão de sincronismo face à situação em que não é feita gestão de sincronismo. Durante as simulações ocorreram casos em que, sem atuação do algoritmo de gestão de sincronismo, a PLL não conseguiu recuperar o sincronismo até ao final do sinal.

De modo a ter uma perspetiva mais clara sobre a diferença dos desempenhos da malha, com e sem gestão de sincronismo, na Figura 8-20 sobrepõem-se as duas estimativas da frequência da portadora normalizadas ao seu valor teórico (10kHz).

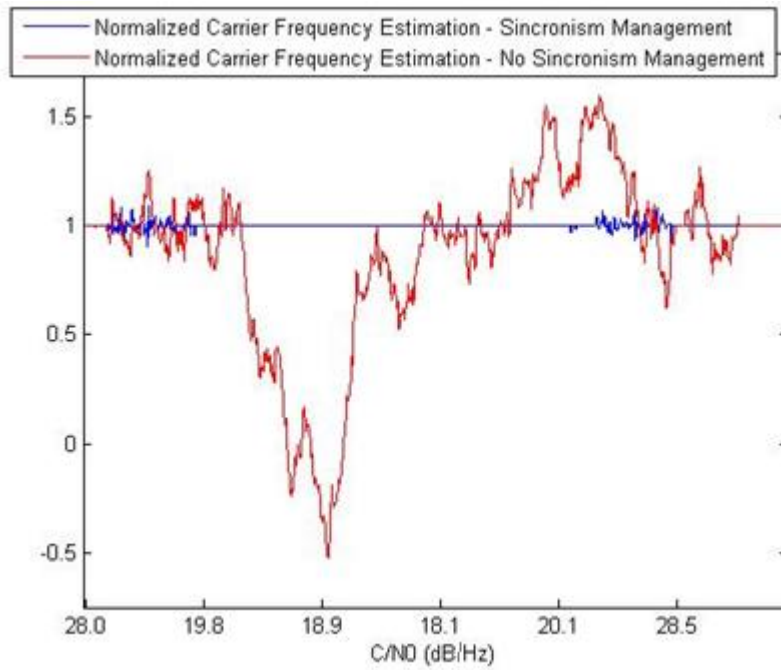


Figura 8-20 - Estimativa da frequência da portadora (atenuação = 0.4dB/seg)

Tal como para o caso anterior, torna-se importante perceber a que ponto é que a ação de gestão de sincronismo afeta a qualidade da estimativa da potência do sinal.

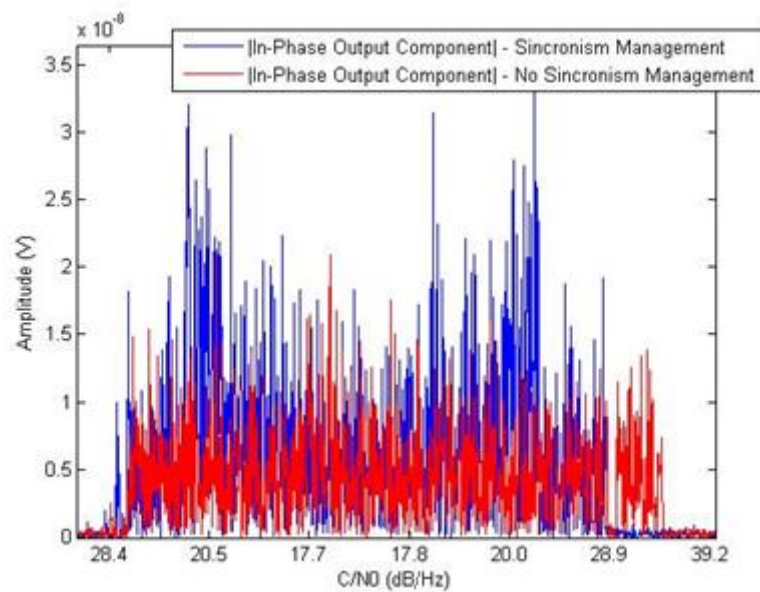


Figura 8-21 - Estimativa da componente I_{out} (atenuação = 0.4dB/seg)

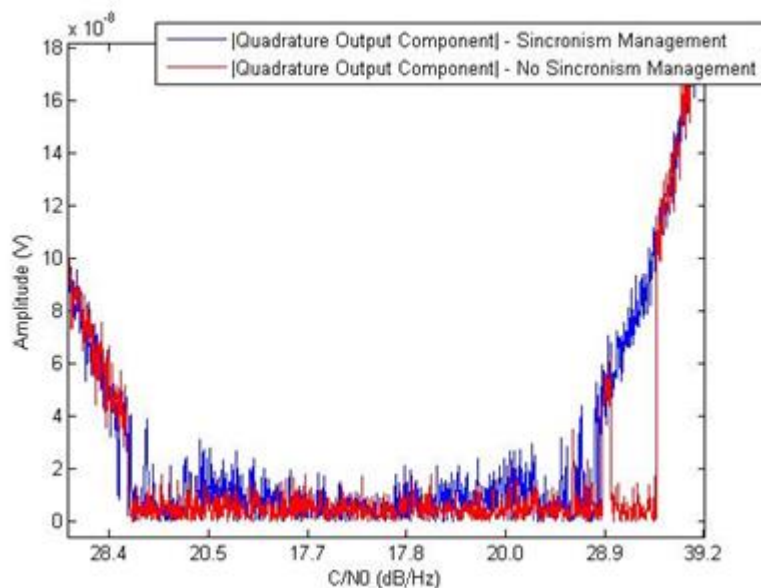


Figura 8-22 - Estimativa da componente O_{out} (atenuação = 0.4dB/seg)

Tal como para o caso em que $C/N_0 \geq C/N_{0th}$ não se ganha na estimativa da potência do sinal de referência com gestão de sincronismo, ganha-se sim mais uma vez, na rapidez de reacquirição.

É importante salientar após tirar as conclusões referidas acima que estes resultados variam com muitos fatores, sendo um deles a frequência de atuação do algoritmo de gestão de sincronismo. Nestes testes teve-se o cuidado de usar valores semelhantes aos que serão usados na realidade.

8.2.3 Inicialização da frequência do VCO

Outra das particularidades da PLL implementada, é o facto de fazer uma FFT inicial para saber qual a frequência do sinal e atribuir essa frequência ao VCO, de modo a que a malha possa adquirir sincronismo mais rapidamente. Para testar a eficácia da FFT inicial no tempo de aquisição, criaram-se vários sinais artificiais com C/N_0 diferentes e testou-se a aquisição inicial de sincronismo com e sem FFT inicial.

Após vários testes, verificou-se que quando a C/N_0 do sinal está acima dos 33dB/Hz, é indiferente usar FFT inicial ou não. O tempo de convergência é igual para os dois casos, mesmo que se varie a frequência central do VCO. Abaixo dos 33dB/Hz a situação altera-se e aí realmente o facto de fazer FFT inicial ajuda bastante. Tem-se nas figuras abaixo, dois casos (com e sem FFT inicial) em que a C/N_0 média do sinal é de cerca de 31/32dB/Hz.

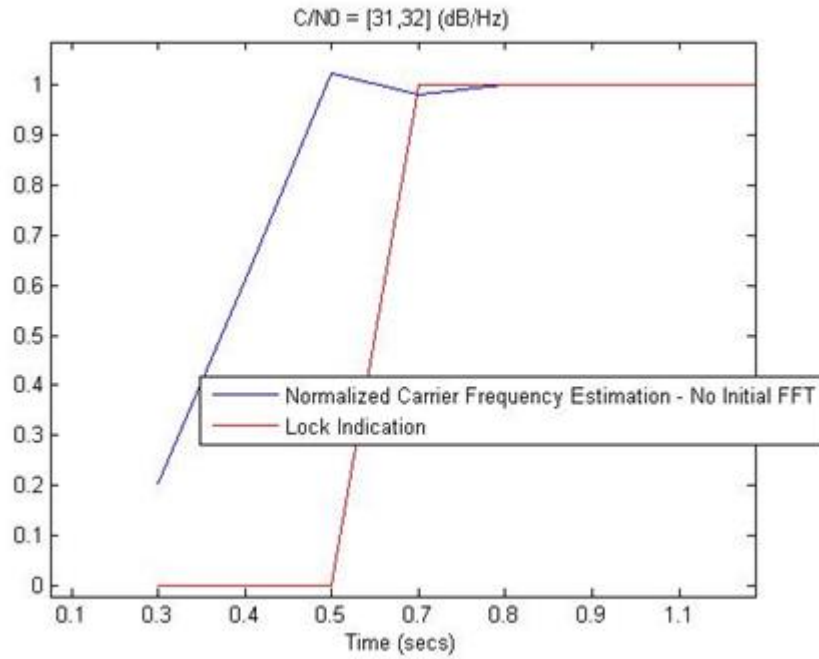


Figura 8-23 - Aquisição de sincronismo sem FFT inicial

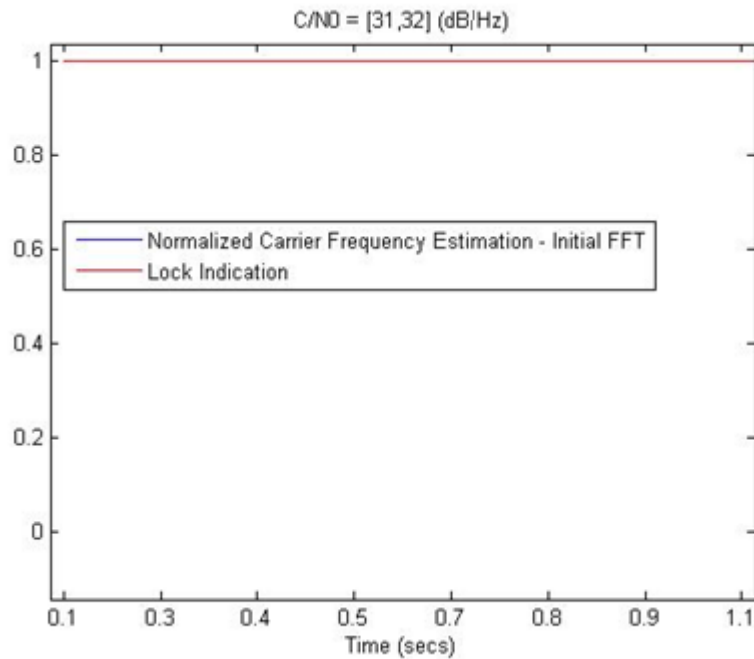


Figura 8-24 - Aquisição de sincronismo com FFT inicial

Apesar dos tempos de aquisição apresentados na figura anterior não serem determinísticos, pois a aquisição inicial depende sempre da diferença de fase entre o sinal de referência e o VCO (que por sua vez depende do ruído), pode-se concluir que a FFT inicial melhora significativamente a rapidez de aquisição da PLL. No caso mais grave, que ocorreu durante simulações sem FFT inicial, a PLL só conseguiu adquirir o sincronismo aos 0.5 segundos.

Em situações que o sinal esteja neste patamar de C/N_0 e comece logo a piorar, pode-se dar o caso de a PLL sem FFT inicial nem conseguir adquirir o sincronismo e ter de esperar que o sinal recupere novamente.

Tal como nos testes ao algoritmo de gestão de sincronismo, só se verifica se a malha está sincronizada com o sinal de referência a uma frequência igual à resolução da PLL (neste caso, 7.5Hz), e portanto, essa é a resolução temporal máxima com que se pode verificar o estado da malha. Como foi dito anteriormente, é um valor de compromisso e foi usado neste caso por ser semelhante ao que vai ser usado na realidade.

8.3 Testes ao Detetor Digital com dados reais

8.3.1 Testes com dados da Universidad Politécnica de Madrid

Pelo facto de o recetor para o sinal_Q só estar disponível na fase final do desenvolvimento da presente dissertação, de modo a testar o detetor digital no que concerne aos métodos de deteção, foi-nos fornecido cerca de um dia (céu limpo) de dados reais do sinal_Q, amostrados a 48067.92Hz pelos colegas da Universidade de Madrid (UPM-ETSI).

Sendo um dia de céu limpo, a C/N_0 do sinal manteve-se sempre no intervalo de [53,57] (dB/Hz), significando isto que a potência do sinal era muito maior que a potência de ruído por Hertz e portanto, a PLL nunca perdeu o sincronismo durante toda a simulação. Antes de mostrar os resultados obtidos pelo detetor digital é importante observar o espectro do sinal_Q, obtido com o recetor da UPM.

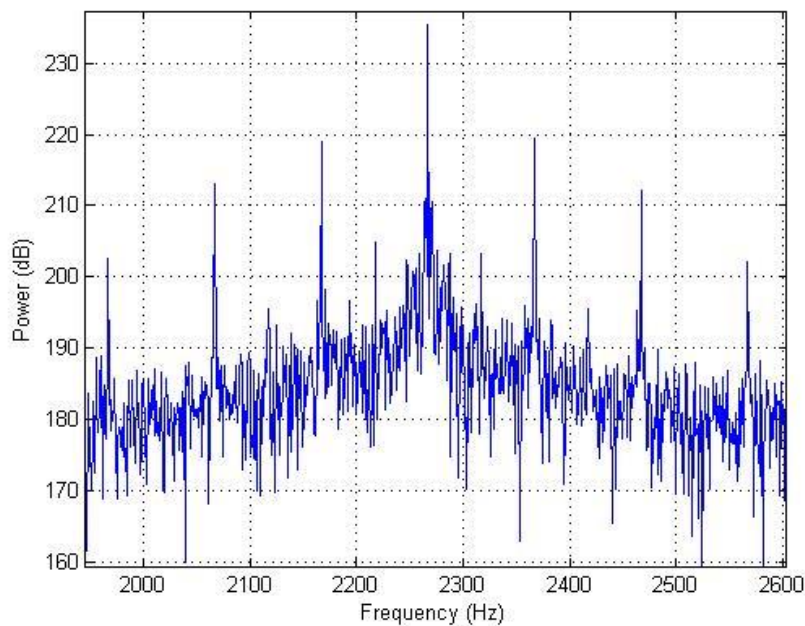


Figura 8-25 - Espectro do sinal_Q

Analisando o espectro do sinal_Q, pode-se constatar que o ruído de fase da portadora é baixíssimo o que leva a que o sinal esteja contido em cerca de 20Hz. Por outro lado, surgem espúrias do sinal_Q espaçadas da portadora e entre si, de 100Hz. Provavelmente estas espúrias resultam da multiplicação do sinal de referência do recetor UPM o qual é obtido de um gerador de sinais.

Passando agora à fase de testes, pretende-se com esta secção demonstrar a validade de ambos os métodos de deteção (FFTs e PLL) e compará-los, tentando perceber qual fornece uma melhor estimativa do sinal_Q. Ambos os métodos foram usados com largura de banda de aproximadamente 50Hz.

Na Figura 8-26 consta a estimativa da frequência do sinal obtida pelas FFTs principais (resolução de $\approx 7.5\text{Hz}$) e pela PLL.

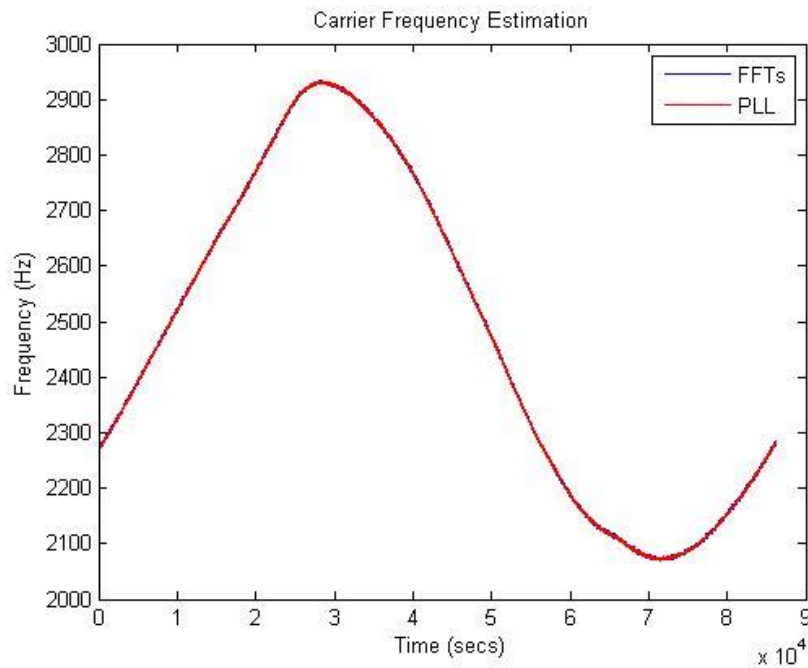


Figura 8-26 - Estimativa da frequência da portadora (FFTs e PLL)

Como se pode ver, a frequência do sinal varia lentamente ao longo do dia e tanto a PLL como as FFTs são capazes de acompanhar essa variação. É importante agora olhar para um período mais curto para perceber exatamente como está a variar a frequência do sinal.

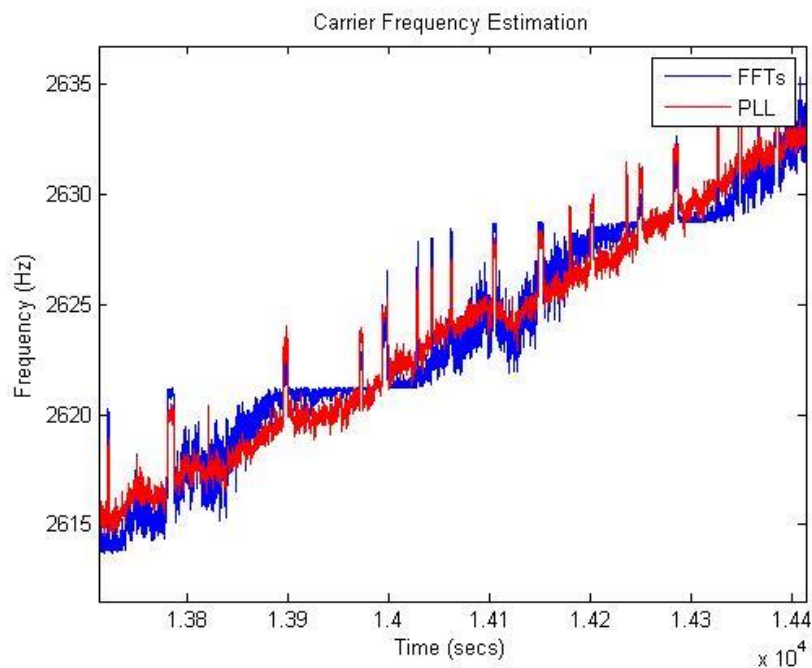


Figura 8-27 - Perspetiva "micro" da estimativa da frequência da portadora (FFTs e PLL)

Aqui devem-se salientar dois pormenores.

O primeiro tem a ver com as sucessivas espúrias no conteúdo de frequência que são capturadas tanto pelas FFTs como pela PLL. O mais importante neste pormenor é o facto de a PLL conseguir ter “agilidade” suficiente para apanhar estas variações bruscas o que se torna logo à partida um bom indicativo da sua performance. Por outro lado, não é completamente claro o porquê da presença destas espúrias mas devem corresponder a pequenos saltos de frequência dos osciladores locais presentes no circuito de receção.

O outro pormenor é a “escada” que a estimativa da frequência por parte das FFTs aparenta, que por sua vez não se reflete na estimativa obtida por parte da PLL. De facto, a FFT dá um conjunto de riscas a frequências discretas, separadas pela resolução espectral (neste caso 7.5Hz). Como o sinal varia a sua frequência muito lentamente de forma sistemática (e com alguma componente aleatória devido ao ruído de fase e ruído que acompanha o próprio sinal), existem alturas em que a frequência do sinal está a passar entre dois *bins*. Nessas alturas é quando a “escada” na estimativa parece que está a subir, mas sobe de forma muito “ruidosa” porque a potência está constantemente a saltar entre dois *bins*. Na altura em que a estimativa é constante é porque a potência se encontra maioritariamente num só bin e a frequência parece mais estável.

A PLL por sua vez não sofre desta maleita porque a resolução do VCO é muito maior que 7.5Hz. Sabendo que o ganho do VCO é 100 e a tensão de saída filtro da malha pode ser extremamente pequena, dá uma resolução bastante grande ao VCO para poder acompanhar as pequenas e lentas variações do sinal.

A Figura 8-28 representa a estimativa da potência do sinal obtida pelas FFTs principais (resolução de $\approx 7.5\text{Hz}$) e pela PLL.

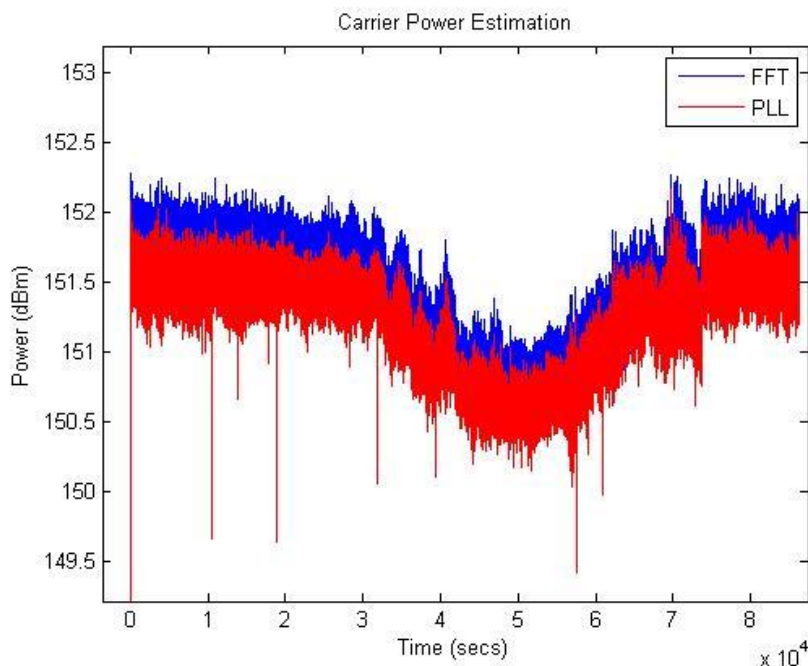


Figura 8-28 - Estimativa da potência da portadora (FFTs e PLL)

O que se pode constatar da figura anterior é a capacidade da PLL e das FFTs acompanharem as variações da potência do sinal sem grandes dificuldades.

Existem uns *dips* na potência estimada por parte da PLL, que não sendo clara a razão para tal, terá a ver com os saltos de frequência que ocorrem no sinal. A verdade é que o sincronismo manteve-se sempre e este comportamento não ocorreu com testes efetuados com gerador de sinais.

Após perceber, de uma perspectiva “macro”, como varia a estimação da potência do sinal, pretende-se na imagem seguinte dar uma perspectiva “micro”.

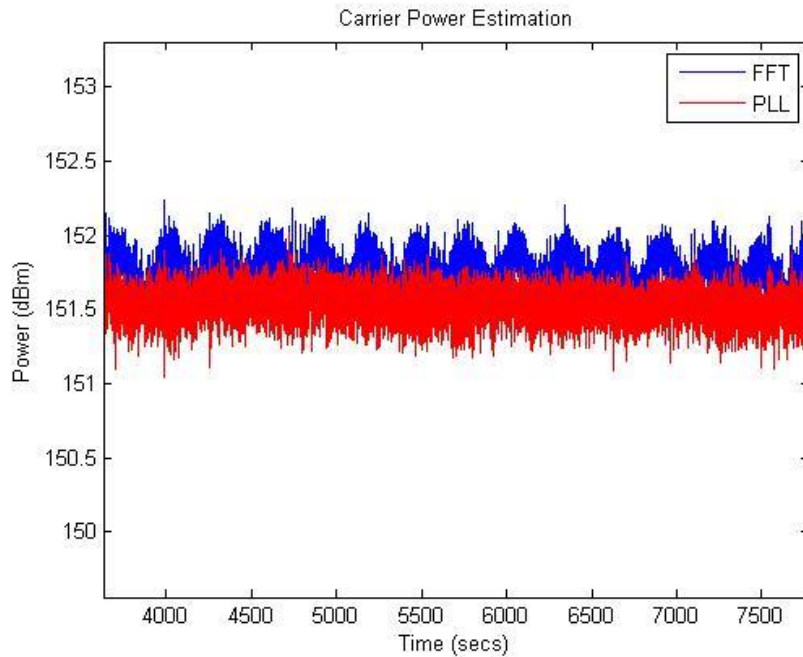


Figura 8-29 - Perspetiva "micro" da estimativa da potência da portadora (FFTs e PLL)

Como se pode ver, a estimação da potência do sinal por parte das FFTs sofre uma espécie de “ringing”. Para justificar este comportamento, fez-se uma análise minuciosa de cada FFT realizada. No final, o que se concluiu é que existe uma variação sistemática do ruído de fase da portadora (veja-se a imagem abaixo).

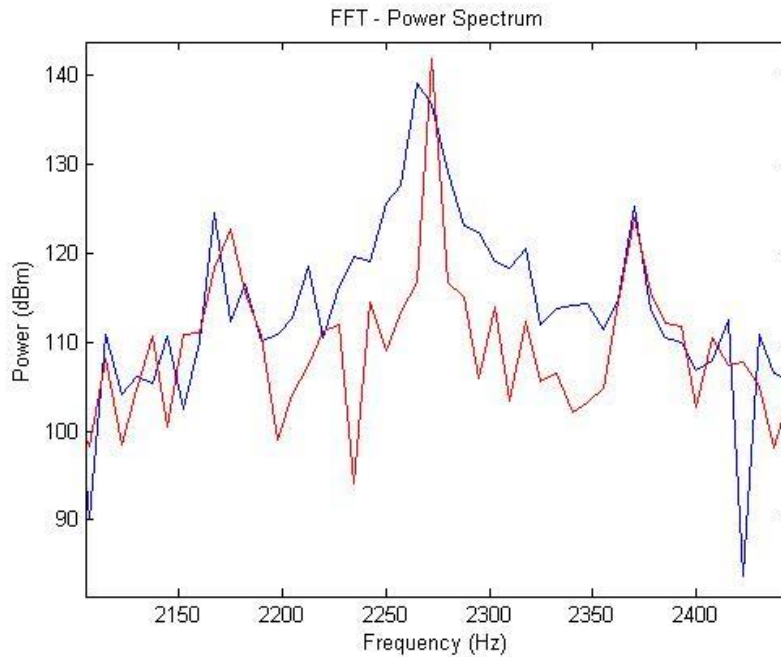


Figura 8-30 - Espectro do sinal_Q em dois momentos diferentes

Na imagem acima está representado o espectro do sinal em dois momentos temporais diferentes, e percebe-se claramente que a variação do ruído de fase da portadora é significativa de um momento para o outro.

Uma razão que pode eventualmente justificar este comportamento é o facto de a temperatura do cristal de referência do oscilador presente no circuito de receção não ser controlada superiormente, levando a uma oscilação no ruído de fase do sinal de referência gerado pelo sinal, que é misturado com o sinal_Q.

Este comportamento não é visível na PLL porque, quando em sincronismo, ela é capaz de absorver este ruído de fase. No final das contas, um aumento na largura de banda nas FFTs, daria para ultrapassar estes problemas mas, pode-se comprometer a eficácia do método de deteção em casos em que o patamar de ruído esteja muito elevado.

Importa agora perceber qual dos dois métodos fornece uma melhor estimativa da frequência, ou seja, aquela que apresenta uma menor variância.

Neste caso em que a estimativa de frequência varia ao longo do dia e portanto, a sua média não é constante não faz sentido medir diretamente a variância do sinal. Sendo assim removeram-se as variações lentas de forma a obter uma série temporal plana no período das medidas. Ao subtrair os sinais originais (estimativas) pelos sinais auxiliares (médias das estimativas) é possível obter uma versão dos sinais originais com média aproximadamente constante e nula (ver Figura 8-31 e Figura 8-32). Deste modo é agora possível medir variância de cada método.

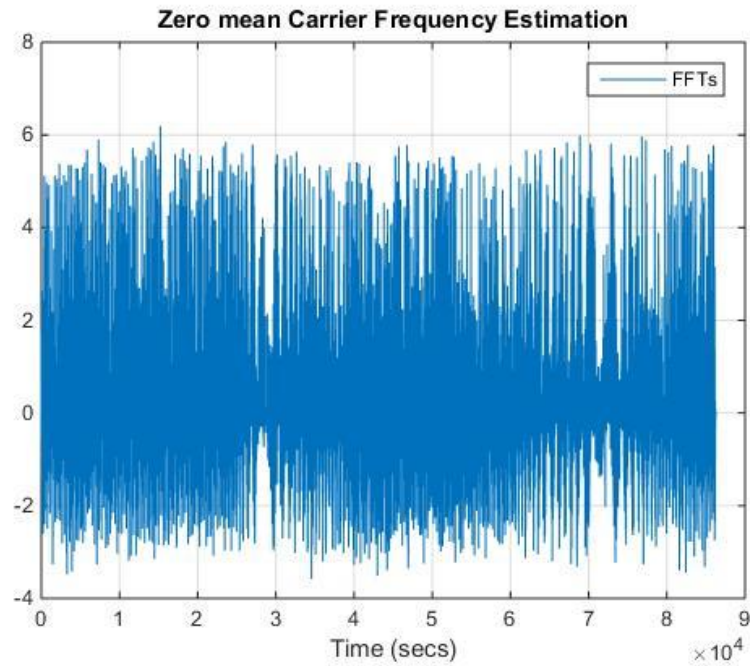


Figura 8-31 - Estimativa da frequência da portadora com média aproximadamente nula e constante (FFTs)

Neste caso, a variância na estimativa da frequência da portadora por parte das FFTs é de aproximadamente 0.54Hz^2 .

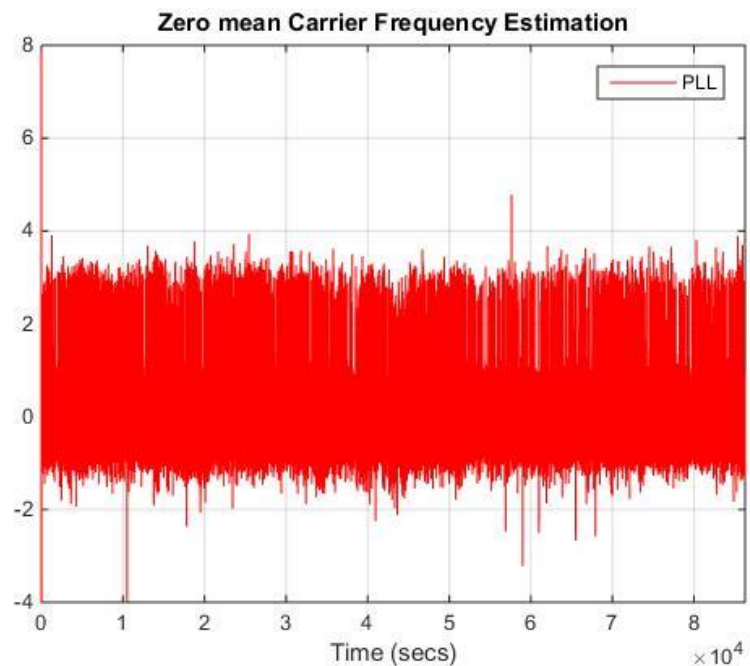


Figura 8-32 - Estimativa da frequência da portadora com média aproximadamente nula e constante (PLL)

Ignorando a parte inicial da estimativa da frequência da PLL, enquanto está a adquirir o sincronismo, é possível constatar que a variância na estimativa 0.34Hz^2 .

Apesar destes resultados estarem sempre afetados pelas espúrias, visíveis na Figura 8-32, é seguro afirmar que em condições de sincronismo, a PLL consegue obter uma melhor estimativa da frequência da portadora, face às FFTs.

Torna-se agora interessante, fazer o mesmo exercício para a estimativa da potência. O método usado é igual ao usado anteriormente para a estimativa da frequência. Veja-se a Figura 8-33 e Figura 8-34 e respectivos resultados.

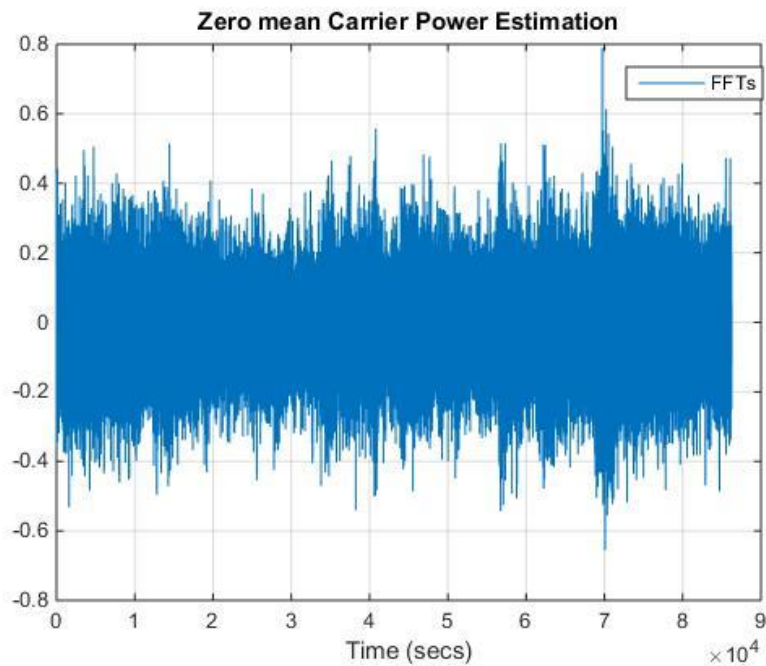


Figura 8-33 - Estimativa da potência da portadora com média aproximadamente nula e constante (FFTs)

Neste caso, a variância na estimativa da frequência da portadora por parte das FFTs é de aproximadamente 0.0086dB^2 .

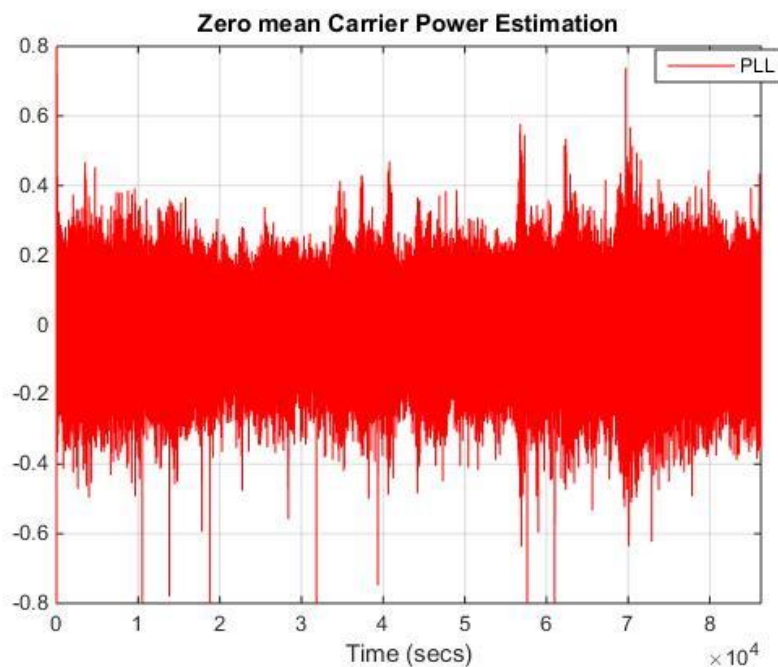


Figura 8-34 - Estimativa da potência da portadora com média aproximadamente nula e constante (PLL)

Ignorando a parte inicial da estimativa da potência da PLL, enquanto está a adquirir o sincronismo, é possível constatar que a variância na estimativa 0.008dB^2 . De referir que este valor de potência estimado a partir da PLL é simplesmente obtido com a componente em quadratura de saída do DFQ.

Conclui-se então que também em relação à estimativa de potência, ambos os métodos de detecção fornecem valores com uma variância muito semelhante. No entanto, seria de esperar que a PLL conseguisse apresentar uma variância menor, comparativamente com as FFTs, pelo facto de conseguir distinguir a componente em fase e quadratura.

Por curiosidade, e para certificar que a componente em fase é nula, apresenta-se na imagem seguinte o resultado do módulo da subtração da potência estimada com as duas componentes, face à potência estimada apenas com a componente em quadratura.

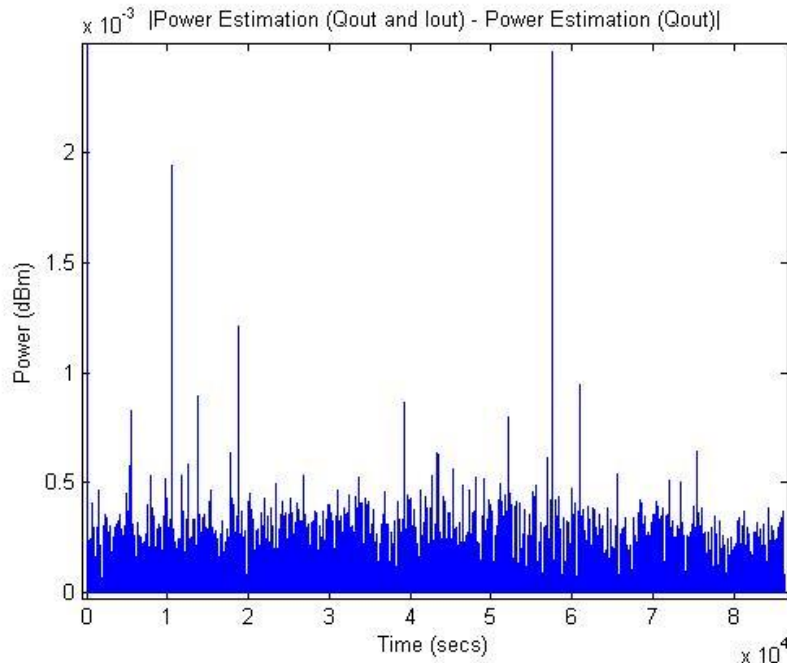


Figura 8-35 - Contribuição da componente I_{out} para cálculo da estimativa da potência da portadora

Tal como era de esperar, a potência contida na componente I_{out} é quase nula, devendo conter teoricamente uma quantidade de potência proporcional à potência de ruído na malha (em situação de sincronismo).

8.3.2 Testes com dados do recetor Alphasat e estação meteorológica

Na fase final do desenvolvimento da presente dissertação, já com o recetor do sinal_Q e o sistema de apontamento instalados, foi possível adquirir durante algum tempo dados preliminares do sinal_Q. O que se pode ver na Figura 8-36 é o resultado de um dia de aquisição de dados do sinal_Q, complementado com dados da estação meteorológica obtidos pelo software de aquisição.

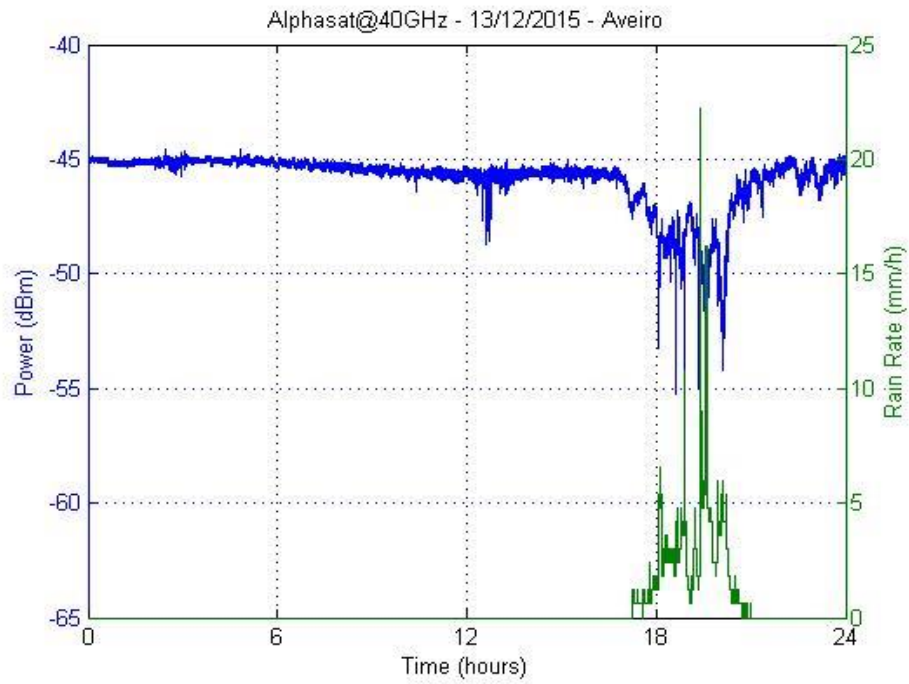


Figura 8-36 - Potência do sinal_Q e taxa de precipitação

Este dia de aquisição de dados assinala o primeiro evento de propagação registado a 40GHz. O que se pode verificar é que na altura de maior taxa de precipitação (20h), houve uma atenuação no sinal_Q de cerca de 20dB.

CAPÍTULO 9

Conclusão e Trabalho Futuro

Após a apresentação e a discussão dos resultados obtidos, apresentam-se a seguir as principais conclusões decorrentes do desenvolvimento da presente dissertação. Tendo esta dissertação associada a si duas soluções distintas (detetor digital e sistema de aquisição), optou-se por separar em duas subsecções, respetivamente, Conclusão do Detetor Digital e Conclusão do Sistema de Aquisição, as conclusões retiradas em cada caso.

Serão também apresentadas algumas sugestões relativas a trabalho futuro.

9.1 Conclusão do Detetor Digital

Em relação ao detetor digital, existem duas vertentes que é interessante analisar: a arquitetura do recetor do sinal_Q e o desempenho do detetor digital.

No que diz respeito à arquitetura do sinal_Q, conseguiu-se demonstrar a fiabilidade e versatilidade de um recetor de SDR, comprovando que este tipo de solução pode, inclusive, ser usado em projetos (como neste caso) em que se exige um desempenho muito elevado (patamar de ruído, linearidade, *jitter*, etc.).

A desvantagem deste tipo de soluções, reside no facto de não haver um total conhecimento sobre as transformações que o sinal sofre (tanto a nível analógico como digital), o que pode por vezes comprometer a fiabilidade das medidas efetuadas.

Quanto ao desempenho do detetor digital, a inclusão da PLL acabou por não trazer uma melhoria significativa na deteção do sinal₀, comparativamente às FFTs. No entanto provou-se a eficácia, tanto do AGC dinâmico como do algoritmo de gestão de sincronismo, o que pode ser útil para futuras aplicações.

Importa também referir que os resultados do detetor digital analisados, foram obtidos com base no sinal obtido pelo recetor da UPM. Não foi possível adquirir dados suficientes para uma análise razoável com o recetor do sinal₀ desenvolvido, pois ainda falta proceder à sua instalação. A verdade é que o sinal obtido pelo recetor da UPM sofre de algumas perturbações que todavia não devem existir no recetor do sinal₀ e que podem comprometer a exatidão dos valores medidos por ambos os métodos de deteção implementados.

Quanto à abordagem seguida na implementação do detetor digital (IDE, arquitetura do algoritmo, ficheiros de entrada, etc.) provou-se uma solução competente e versátil. À custa de maior versatilidade, no sentido em que basta ter qualquer software SDR capaz de fazer gravação de ficheiros .wav, ganha-se uma dependência face a esse software que pode por vezes comprometer os resultados obtidos. Esse comprometimento dos resultados pode advir de: operações feitas sobre o sinal no software que são desconhecidas pelo utilizador, e sobre as quais este não tem controlo; perda de amostras na gravação dos ficheiros; limites do número máximo de ficheiros gravados consecutivamente, etc. Estes exemplos reportam alguns dos problemas encontrados durante o desenvolvimento da presente dissertação.

9.2 Conclusão do Sistema de Aquisição

Relativamente ao sistema de aquisição, tem-se nesta solução renovada uma solução mais completa, que pode ser facilmente melhorada por alguém com conhecimentos de programação em LabVIEW e que pode funcionar em qualquer computador, desde que tenha as bibliotecas da NI instaladas.

Quanto ao IDE de desenvolvimento, assim como a arquitetura do algoritmo, constatou-se que o LabVIEW tem ferramentas que permitem desenvolver aplicações de instrumentação extremamente versáteis, num curto espaço de tempo.

Convém no entanto referir que, pelo facto de o relógio do PC e o relógio da placa de aquisição não serem síncronos, existe por vezes perda de amostras. Verifica-se que no pior dos casos, existe uma perda consecutiva de 1 segundo de dados, e no final de um dia cerca de 4 segundos.

9.3 Trabalho Futuro

Face ao que foi discutido na secção 9.1, no sentido de eliminar a dependência de um software de SDR alheio, surge a proposta de desenvolver o próprio software de SDR. Pelo facto de neste contexto o software de SDR ter apenas que configurar o recetor de SDR, adquirir os dados e guardá-los em ficheiros .wav, penso que esta é uma tarefa possível.

Há sempre também a hipótese de complementar o detetor digital, incorporando no próprio software, a tarefa aquisição dos dados. No entanto esta solução, que por exemplo é utilizada pela UV, pode ser comprometida caso seja necessário substituir o recetor de SDR e conseqüentemente, refazer todo o algoritmo de configuração/aquisição de dados da placa.

Ainda na abordagem seguida na implementação digital, mais concretamente em relação ao algoritmo de apontamento da antena surge a seguinte proposta: quando se verifica que a próxima posição do Alphasat é desconhecida (inexistência de novo ficheiro .EAT), ao invés de manter a antena na última posição conhecida, repetir as posições do dia anterior. Deste modo, pode-se minimizar as perdas de ganho da antena.

No que se refere às conclusões retiradas na secção 9.2, à parte de existirem alguns melhoramentos a fazer no algoritmo de modo a torná-lo mais eficiente, não existe uma proposta concreta de melhoria, pois a solução adotada parece-me eficaz.

Referências

- [1] J. Pires, “Receptor de Dois Canais para Balizas de Satélite,” University of Aveiro, 2007.
- [2] F. Rodrigues, “Detector Digital Síncrono de Sinal CW baseado em FPGA,” 2012.
- [3] M. A. A. Sousa, “Receptor de Propagação para Satélite Alphasat,” University of Aveiro, 2011.
- [4] “Overview / Alphasat / Telecommunications & Integrated Applications / Our Activities / ESA.” [Online]. Available: http://www.esa.int/Our_Activities/Telecommunications_Integrated_Applications/Alphasat/Overview. [Accessed: 05-Aug-2015].
- [5] “Framework for the ESA Alphasat Programme,” 2012.
- [6] “Aldo Paraboni Q/V Band Payload / Alphasat / Telecommunications & Integrated Applications / Our Activities / ESA.” [Online]. Available: http://www.esa.int/Our_Activities/Telecommunications_Integrated_Applications/Alphasat/Aldo_Paraboni_Q_V_Band_Payload. [Accessed: 05-Aug-2015].
- [7] “Alphasat TDP#5: Q/V Band Payload | ESA Telecommunications.” [Online]. Available: <https://artes.esa.int/projects/alphasat-tdp5-qv-band-payload>. [Accessed: 19-Dec-2015].
- [8] ITU-R, “P.676-10 : Attenuation by atmospheric gases,” *ITU-R*, vol. 10, 2013.
- [9] “SC2-380BB Technical Data Sheet,” pp. 10–11, 2015.
- [10] W. Kester, “Converting Oscillator Phase Noise to Time Jitter,” pp. 1–10, 2009.
- [11] B. L. Dickstein, “Introduction to Phase Noise in Signal Generators,” 2012.
- [12] A. Martellucci, “Alphasat Aldo Paraboni (TDP5) Payload Performances Description for design of the Ground Segment,” pp. 1–16.
- [13] A. Liapine, “Resonant Cavities as Beam Position Monitors Part 3. Analog signal processing.

Laboratory measurements.” .

- [14] A. Mashhour, W. Domino, and N. Beamish, “On the Direct Conversion Receiver -- A Tutorial.” .
- [15] N. B. de Carvalho, “Sistemas de Comunicação Rádio.” .
- [16] M. Parker, “Architecture and Component Selection for SDR Applications.” .
- [17] “HSDR Homepage.” [Online]. Available: <http://www.hdsdr.de/>. [Accessed: 28-Oct-2015].
- [18] “Airspy SDR# | Low Cost High Performance Software Defined Radio.” [Online]. Available: <http://airspy.com/>. [Accessed: 28-Oct-2015].
- [19] “It’s all about the software.” [Online]. Available: <http://sdr-radio.com/>. [Accessed: 28-Oct-2015].
- [20] W. Kester, “MT-003,” pp. 2–9.
- [21] T. I. Inc, “Understanding data converters, SLAA013,” *Mix. Prod. Appl. Reports*, pp. 1–22, 1999.
- [22] S. Pithadia, “Smart Selection of ADC / DAC Enables Better Design of Software-Defined Radio,” no. April, pp. 1–13, 2009.
- [23] S. J. Orfanidis, *Introduction to Signal Processing*. Rutgers University.
- [24] W. Kester, “Undersampling applications,” *Pract. Analog Des. Tech.*, 1995.
- [25] P. Poshala, “Why oversample when undersampling can do the job?,” no. July, p. 12, 2013.
- [26] “What is I/Q Data? - National Instruments,” 2014. [Online]. Available: <http://www.ni.com/tutorial/4805/en/>.
- [27] “Theory of Operation of I/Q Demodulation,” no. 3, pp. 3–5.
- [28] “Ettus Research - Product Detail.” [Online]. Available: <http://www.ettus.com/product/details/USRPPKG>. [Accessed: 05-Aug-2015].
- [29] “Buy RTL-SDR Dongles (RTL2832U).” [Online]. Available: <http://www.rtl-sdr.com/buy-rtl-sdr-dvb-t-dongles/>. [Accessed: 05-Aug-2015].
- [30] “FUNcube Dongle | A radio that’s out of this world!” [Online]. Available: <http://www.funcubedongle.com/>. [Accessed: 05-Aug-2015].
- [31] “SDR-IQ Receiver.” [Online]. Available: <http://www.rfspace.com/RFSPACE/SDR-IQ.html>. [Accessed: 05-Aug-2015].
- [32] “SpectraVue™ Software.” [Online]. Available: <http://www.rfspace.com/RFSPACE/SpectraVue.html>. [Accessed: 03-Nov-2015].
- [33] “Perseus SDR Home Page.” [Online]. Available: <http://microtelecom.it/perseus/>. [Accessed: 05-Aug-2015].
- [34] “ELAD FDM-S2 SDR Receiver.” [Online]. Available: <http://ecom.eladit.com/ELAD-FDM-S2>. [Accessed: 05-Aug-2015].
- [35] “ELAD FDM-SW2.” [Online]. Available: <http://sdr.eladit.com/FDM-sw2 Software/>. [Accessed: 03-Nov-2015].
- [36] “Ettus Research - USRP B200 Software Defined Radio (SDR).” [Online]. Available: <http://www.ettus.com/product/details/UB200-KIT>. [Accessed: 04-Nov-2015].
- [37] Ettus Research, “USRP B200/B210 Product Overview.” .
- [38] W. Cochran, J. Cooley, D. Favin, H. Helms, R. Kaenel, W. Lang, G. Maling, D. Nelson, C. Rader, and P. Welch, “What is the fast Fourier transform?,” *IEEE Trans. Audio Electroacoust.*, vol. 15, no. 2,

pp. 45–55, Jun. 1967.

- [39] R. E. Best, *Phase-Locked Loops, Theory Design, and Applications*, Fifth Edit. McGraw Hill, 2003.
- [40] F. M. Gardner, *Phaselock Techniques*. John Wiley & Sons, Inc., 1966.
- [41] A. P. Melo, *Sistemas de Controlo Lineares*. 2008.
- [42] P. Brennan, “Phase-locked loops notes.” University College London, 2000.
- [43] A. Graziani and D. Vanhoenacker-Janvier, “UCL-AO7431_TD2_Orbital_Data_v2.” 2014.
- [44] “DataFlow.” [Online]. Available: <http://www.ni.com/getting-started/labview-basics/pt/dataflow>. [Accessed: 26-Aug-2015].
- [45] “Difference Between the Sample Clock (Scan Clock) and the Convert Clock (Channel Clock).” [Online]. Available: <http://digital.ni.com/public.nsf/allkb/4D1435DF82EF494186256D8A006DD6D4>. [Accessed: 28-Sep-2015].
- [46] “Microwaves101 | Frequency Letter bands.” [Online]. Available: <http://www.microwaves101.com/encyclopedias/frequency-letter-bands>. [Accessed: 05-Aug-2015].