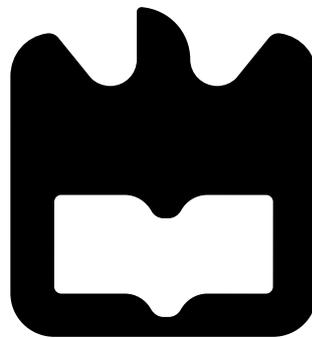




**Gabriel José Ribeiro
Blard**

Auscultadores Virtuais





**Gabriel José Ribeiro
Blard**

Auscultadores Virtuais

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários À obtenção do grau de Mestre em Engenharia Electrónica e de Telecomunicações, realizada sob a orientação científica do Dr. José Manuel Neto Vieira, e do Dr. Guilherme Campos, Professores auxiliares do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro.

o júri / the jury

o júri

presidente / president

Professor Augusto Silva

Professor Auxiliar do Dep. de Electrónica, Telecomunicações e Informática da Universidade de Aveiro

vogais / examiners committee

José Manuel Neto Vieira

Professor Auxiliar do Dep. de Electrónica, Telecomunicações e Informática da Universidade de Aveiro (orientador)

Salviano F. S. P. Soares

Professor Auxiliar do Dep. de Engenharias da Universidade de Trás-os-Montes e Alto Douro

agradecimentos / acknowledgements

Sendo que com este trabalho termino o percurso acadêmico que me garante o grau de mestre, quero aproveitar para agradecer a todo o corpo docente do DETI, pela qualidade e rigor do ensino que praticam, e, pela paciência que demonstram ao aturar “a malta”. Reconheço como realmente úteis para a minha vida profissional futura os conhecimentos e competências técnicas que adquiri aqui.

Aos orientadores do projeto, o Professor José Vieira e Professor Guilherme Campos, que criaram esta oportunidade de realizar uma dissertação que se revela um desafio desde o primeiro momento, quero agradecer o estímulo para a prática científica que me passaram em inúmeras conversas e reuniões, sempre com boa disposição e humor.

Não posso deixar de agradecer aos meus colegas e amigos, com quem partilho vivências que me são muito especiais, as dicas que me foram dando ao longo do projeto.

Por fim, à Juliana por tomar conta de um *geek* como eu, e, à minha família, em especial o meu Pai e a minha Mãe, pelo o apoio constante, pelos bons conselhos e orientação que me vão dando ao longo dos anos.

Palavras-Chaves

Acústica, Áudio, Ultra-sons, Altifalante Paramétrico, Sistemas Digitais, *Beamforming* Sistemas Embedded

Resumo

Este trabalho trata do projeto de um dispositivo para reprodução áudio estéreo de uso pessoal, que usa tecnologia na área do som direcional. Os *Auscultadores Virtuais* utilizam Altifalantes Paramétricos e técnicas de *beamforming* para produzir feixes áudio muito estreitos e controlar a sua direção numa aplicação em “tempo real”. Um algoritmo de deteção facial em vídeo recolhe informação sobre a posição de um ouvinte específico para que os feixes áudio produzidos por este tipo de altifalantes possam ser conduzidos de forma autónoma.

O projeto segue o trabalho realizado por [1] onde é proposto um sistema de *beam forming* digital, implementado em *Field Programmable Gate Array*, que consegue uma elevada resolução angular e permite comutar o ângulo de emissão da onda sonora com latência mínima.

Keywords

Acoustics, Audio, Ultra sound, Parametric Loudspeakers, Digital Systems, Beamforming, Embedded Systems

Abstract

This work is about a personal stereo audio playback device that uses technology in the fields of directional sound. The Virtual Headphones Set uses Parametric Loudspeakers and digital beamforming techniques to generate audio beams and control their direction in a real time application. A face tracking algorithm in video processing is used to determine the position of a specific listener so that the beams produced by these kind of speakers can be steered autonomously.

The project follows the work produced by [1] where it is proposed a digital beam forming system, implemented in FPGA, that achieves high angular resolution and has the ability to switch the steering angle with minimal latency.

Conteúdo

Conteúdo	i
Lista de Figuras	v
Lista de Tabelas	viii
Lista de Acrónimos	ix
1 Introdução	1
1.1 O Conceito	1
1.2 Organização da Dissertação	3
2 Auscultadores Virtuais	5
2.1 Motivação	5
2.2 O Altifalante Paramétrico	6
2.2.1 Princípio de Funcionamento dos Altifalantes Paramétricos	8
2.2.2 Reprodução de Áudio com Altifalante Paramétrico	8
2.3 Técnicas de Beamforming	9
2.3.1 Beam Former Digital	11
2.3.2 O Problema dos <i>Digital/ Analog Converter</i>	12
2.4 <i>Tracking</i> de Feições	15
3 Construção do Sistema de Auscultadores Virtuais	17
3.1 Esquema Proposto	17
3.2 Placa de Desenvolvimento: TE0603	19
3.2.1 ADC	21
3.3 Desenho do Altifalante Paramétrico	21
3.3.1 Geometria do Agregado	22

3.3.2	O Emissor Ultrassónico MA40S4S	24
3.3.3	Circuito de <i>Drive</i> do Emissor	24
3.4	Sistema de Visão por Computador	25
3.4.1	Algoritmo de Detecção Facial	25
3.4.2	Sistema de Coordenadas	26
4	Sistemas Desenvolvidos em FPGA	29
4.1	<i>Field Programmable Gate Array</i>	29
4.2	Unidade de Controlo	30
4.2.1	<i>Soft Processor: MicroBlaze</i>	30
4.2.2	Adicionar um Periférico <i>Custom</i>	31
4.2.3	Servidor tftp Dedicado	32
4.3	“ <i>Sound from Ultrasound</i> ” - Modulador de Fase	32
4.4	<i>Beam former</i> Digital	34
4.4.1	Exemplo de Funcionamento da Rede de Atrasos	35
4.5	Módulo de <i>Beam Steering</i>	37
5	Resultados e testes	39
5.1	Largura de Banda do Altifalante Paramétrico	39
5.2	Desempenho do <i>Beam Former</i> Digital	39
5.2.1	Simulação	41
5.2.2	Teste	42
5.2.3	Discussão dos Resultados	42
5.3	Campo de Visão da Câmara	43
5.4	Comunicação por IP	44
6	Conclusões e trabalho futuro	45
6.1	Conclusões	45
6.2	Trabalho Futuro	46
6.2.1	Reprodução Áudio com Altifalante Paramétrico	46
6.2.2	Sistema de Visão em FPGA	46
6.2.3	Configuração Alternativa para <i>Auscultadores Virtuais</i>	47
A	Feixe Sonoro Produzido por um Altifalante Paramétrico Comercial	49
A.1	Objetivo	49
A.2	Esquema da Montagem	50

A.2.1	Lista de material	51
A.2.2	Procedimento	51
A.3	Notas da experiência	52
A.4	Análise de Dados	53
A.4.1	Resposta do Microfone	53
A.4.2	Análise de Dados	54
A.5	Discussão	54
A.6	Conclusão	57
B	Modelo de Mason para o Emissor Ultrassónico MA40S4S.	58
B.1	Objetivo	58
B.2	Circuito Equivalente de Mason	58
B.2.1	Medida da Resposta do Transdutor	58
B.2.2	Dados da Experiência	60
B.2.3	Resultados	61
B.3	Teste do <i>Drive</i> do MA40S4S	62
B.3.1	Simulação	62
B.3.2	Análise de Dados	62
B.4	Conclusão	63
C	Projeto do Altifalante Paramétrico para <i>Beamforming</i>	65
C.1	Objetivo	65
C.2	Esquema do Circuito de <i>Drive</i>	65
C.3	Simulação	67
C.3.1	Resultados da Simulação	67
C.4	Teste do Circuito	70
C.4.1	Resultados Práticos	70
C.5	Desenho do Altifalante Paramétrico	71
C.5.1	A Interface com a FPGA	71
D	Suporte para os <i>Auscultadores Virtuais</i>	74
D.1	Aspeto Geral	74
D.2	Suporte rotativo	75
	Bibliografia	77

Lista de Figuras

1.1	O <i>Super Mario</i> faz testes auditivos aos seus <i>Auscultadores Virtuais</i>	2
2.1	Diagrama de radiação de dois sistemas estéreo. Em (a) usando altifalantes convencionais. Em (b) com AP	5
2.2	Diagrama de blocos conceptual do sistema de <i>Auscultadores Virtuais</i> . Omite um dos canais (esquerdo ou direito)	6
2.3	Fotografia de AP comerciais. Em (a) trata-se de um agregado de emissores cilíndricos. Em (b) um típico filme emissor.	7
2.4	Corte do feixe acústico gerado pelo altifalante paramétrico. A região audível envolve a zona onde se propagam os ultrassons.	8
2.5	Espectro simplificado do sinal PM transmitido pelo AP. F_c é a frequência da portadora ultrassónica, F_a a frequência do sinal áudio modulante. A “desmodulação” resulta da interação não linear com o ar.	9
2.6	Uma onda propagando-se segundo ν_p incide numa interface com fendas. Cada fenda comporta-se como uma fonte secundária esférica. A distância entre estas novas fontes traduz-se num desfasamento no sinal transmitido por cada uma. A partir de certa distância gera-se a FDO resultante da interferência construtiva destes sinais.	10
2.7	Diagrama de blocos de um módulo de <i>beamforming</i> para transmissão. Mostra o percurso de um sinal digital com $nb = 16bit$ numa rede de atrasos com resolução temporal aumentada. Por último, os blocos responsáveis pela sua conversão digital/ analógico, amplificação e transmissão.	13
3.1	Diagrama de blocos do sistema de <i>Auscultadores Virtuais</i>	18
3.2	Fotografia da placa de desenvolvimento TE0603.	19

3.3	Esquema de ligações dos módulos envolvidos no projeto (omite-se um dos altifalantes)	20
3.4	ADC da Digilent: PmodAD1.	21
3.5	Circuito de acondicionamento de sinal.	21
3.6	Modelo do Altifalante Paramétrico construído.	22
3.7	Geometria do agregado de emissores ultrassônicos do Altifalante Paramétrico.	23
3.8	Emissor ultrassônico MA40S4S da <i>muRata</i>	24
3.9	Circuito equivalente de Mason para transdutores piezo-elétricos	24
3.10	Circuito de <i>drive</i> de cada emissor do agregado	25
3.11	Vista de cima do esquema de montagem do sistema de <i>Auscultadores Virtuais</i>	27
4.1	Arquitetura simplificada do <i>MicroBlaze</i> . O periférico associado aos <i>Auscultadores Virtuais</i> é <i>slave</i> do barramento <i>axi 4 lite</i> . No mesmo grupo está o módulo para comunicação pela interface <i>ethernet</i>	31
4.2	Modulador de fase digital	33
4.3	Diagrama de blocos do fluxo do sinal áudio.	35
4.4	SR de 8 bits. A aplicação mais comum desta configuração é a conversão série paralelo.	36
4.5	Os multiplexers revelam, a cada T_{clk} , o sinal $x(t)$ atrasado pelo SR de um número de amostras igual ao valor do seu seletor	36
4.6	Fluxo dos sinais de controlo do <i>beam former</i>	37
5.1	Espectro do sinal audível captado. O AP emitia uma onda sinusoidal a 40kHz modulada em fase por um <i>chirp</i> na gama audível.	40
5.2	Simulação do <i>beam former</i>	41
5.3	Atrasos relativos entre cada coluna do agregado, c_0, \dots, c_6 para um desvio $\phi_x = 5^\circ$	42
5.4	Modelo usado pelo sistema de visão para determinar a distância do ouvinte em função do lado do retângulo gerado pelo algoritmo de deteção facial.	43
6.1	Protótipo do sistema de <i>Auscultadores Virtuais</i>	46
A.1	Montagem da experiência	50
A.2	Esquema de ligações do material	50
A.3	Fotos tiradas à experiência no pavilhão Aristídes Hall	52
A.4	Resposta em frequência do microfone <i>Sanken CO100K</i>	53

A.5	Espectro do sinal transmitido pelo AP. Gama audível e ultrassónica	54
A.6	Medições do espectro audível	55
A.7	Diagramas de radiação do altifalante paramétrico	56
B.1	Modelo de um transdutor piezo-eletrico	59
B.2	Circuito usado nas medições	59
B.3	Resposta do transdutor ultrassónicos <i>MA40S4S</i>	61
B.4	Esquema do circuito simulado em <i>Spice</i>	62
B.5	Simulação da potência absorvida pela resistência R do modelo (Análise na frequência)	63
B.6	Resposta em frequência da potência acústica do emissor (0dB=20uP)	64
C.1	Circuito de <i>drive</i> elementar.	66
C.2	Esquema para a simulação em <i>Spice</i>	67
C.3	Resultados da simulação. Em cima, a tensão aplicada ao transdutor V_{out} . Em baixo a diferença de potencial aos terminais da resistência R do modelo equivalente de Mason.	68
C.4	Resposta transitória da potência absorvida na resistência R , no momento inicial da simulação.	69
C.5	Tensão V_{out} medida no circuito real.	70
C.6	PCB para o agregado de emissores.	71
C.7	PCB e com os emissores montados.	72
C.8	PCB com os circuitos de <i>drive</i> (para o conector <i>J1</i> da FPGA)	72
C.9	PCB com os componentes montados.	73
C.10	Correspondência entre os emissores nos agregados e a nomenclatura do pino a que cada um está associado na FPGA	73
D.1	Vista a 3 dimensões do suporte ao sistema de <i>Auscultadores Virtuais</i>	74
D.2	Vistas ortográficas do suporte do Altifalante Paramétrico (AP). O azimute pode ser ajustado. A base deverá marcar uma escala	75

Lista de Tabelas

3.1	Parâmetros do amplificador:	21
3.2	Parâmetros do <i>beam former</i>	23
3.3	Modelo do MA40S4S	24
4.1	Parâmetros do DDS	34
4.2	As LUT usadas pelo módulo de <i>beam steering</i>	38
5.1	Servidor tftp	44
B.1	Resposta do transdutor	61
B.2	<i>muRata MA40S4S</i>	61
C.1	MA40S4S	67

Lista de Acrónimos

AP Altifalante Paramétrico

PM *Phase Modulation*

AM *Amplitude Modulation*

FPGA *Field Programmable Gate Array*

FDO Frente De Onda

RF Rádio Frequência

ALMA *Atacama Large Millimeter Array*

CI Circuito Integrado

PCM *Pulse Code Modulation*

ZOH *Zero Order Hold*

DAC *Digital/ Analog Converter*

PC *Personal Computer*

I/O *Input/ Output*

PMod *Peripheral Modules*

IP *Internet Protocol*

ADC *Analog/ Digital Converter*

VLSI *Very Large Scale Integration*

PLA *Programmable Logic Array*

LUT *LookUp Table*

DSP *Digital Signal Processor*

PLL *Phase Locked Loop*

RAM *Random Access Memory*

LED *Light Emitting Diode*

JTAG *Joint Test Action Group*

XPS *Xilinx Platform Studio*

AMBA *Advanced Microcontroller Bus Architecture*

AXI *Advanced eXtensible Interface*

ISE *Integrated Software Environment*

VHDL *Very high speed integrated circuits Hardware Description Language*

SDK *Software Development Kit*

LWIP *Light Weight Internet Protocol*

tftp *Trivial File Transfer Protocol*

UDP *User Datagram Protocol*

FTP *File Transfer Protocol*

DDS *Direct Digital Synthesizer*

SR *Shift Register*

FFT *Fast Fourier Transform*

SPL *Sound Pressure Level*

CMOS *Complementary Metal Oxide Semiconductor*

LV *Low Voltage*

DIP *Dual In-line Package*

PCB *Printed Circuit Board*

EAGLE *Easily Applicable Graphical Layout Editor*

Capítulo 1

Introdução

1.1 O Conceito

Podem distinguir-se essencialmente duas modalidades de reprodução de som com o objetivo de criar a ilusão de som espacializado:

a) Utilizando altifalantes, em que se procura controlar o campo sonoro no ambiente que rodeia o ouvinte. A evolução destes sistemas é bem conhecida – desde a estereofonia clássica, com dois canais, até às matrizes de altifalantes, passando pelos sistemas comerciais de som *surround*, comuns nas salas em cinema.

b) Utilizando auscultadores (*headphones* ou *earphones*), em que se controla de forma independente os estímulos sonoros percebidos por cada um dos ouvidos.

A capacidade de detetar a origem de um som (i.e. a localização espacial da fonte sonora) é muito importante para a audição humana. A espacialização (*sound spatialisation*) consiste em fornecer ao ouvinte pistas que lhe permitam identificar a localização espacial (virtual) da(s) fonte(s) sonora(s). É conseguida de forma parcial nestas duas modalidades, com vantagens e inconvenientes em ambas.

Por exemplo, com sistemas estéreo (baseados em dois altifalantes) é difícil criar uma imagem binaural convincente, mesmo com o ouvinte na posição ótima (*sweet spot*). Isto deve-se aos “termos cruzados” na captação do som emitido: o ouvido esquerdo consegue ouvir sinal proveniente da coluna direita e vice-versa. A utilização de auscultadores resolve este problema mas não permite a liberdade que os altifalantes proporcionam.

Propõe-se, nesta dissertação, um sistema de *Auscultadores Virtuais*, que combina características das duas modalidades de reprodução. O objetivo é replicar a experiência obtida com auscultadores convencionais sem que o ouvinte tenha necessidade de transportar qual-

quer dispositivo. É necessário para isso projetar à distância dois feixes sonoros, cada um focado exclusivamente num dos ouvidos (esquerdo ou direito), como sugere a Figura 1.1.

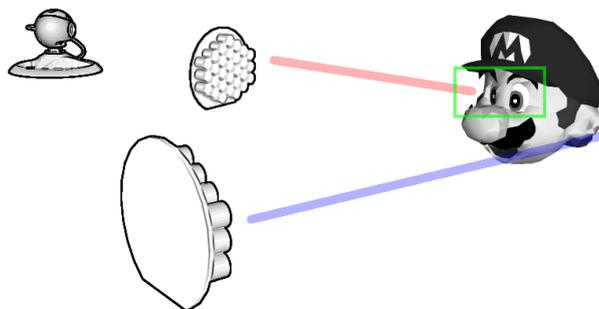


Figura 1.1: O *Super Mario* faz testes auditivos aos seus *Auscultadores Virtuais*.

Isto é possível recorrendo aos designados Altifalantes Paramétricos (AP). Trata-se de um agregado de emissores ultrassónicos que tiram partido de um efeito não linear, que ocorre na propagação do som no ar. Este tipo de dispositivo permite projetar som audível com uma grande direcionalidade a distâncias relativamente elevadas. Além disso, também é possível direcionar o feixe sonoro destes AP sem ser necessário movê-los mecanicamente, mas antes provocando um desfasamento entre os vários emissores (*beamforming*). Esta alternativa permite que o direcionamento se efetue de forma extremamente rápida. O controlo da direção pode ser realizado de forma automática, com base na informação transmitida por um sistema de visão programado para detetar a face de um ouvinte. O objetivo é que, com este sistema, se consiga criar uma imagem sonora nítida que segue exclusivamente um ouvinte num espaço público [2].

Para realizar este projeto foi necessária a criação de *hardware* específico, nomeadamente, um AP que permita o controlo de fase de cada um dos seus emissores de forma independente e, uma unidade de processamento digital dedicada inteiramente ao seu funcionamento [3]. As técnicas de processamento de sinal usadas para que se consiga reproduzir som audível com este dispositivo, assim como as que permitem o controlo da direção do seu feixe sonoro, são muito exigentes do ponto de vista do processamento de sinal, principalmente quando se pretende atingir valores de latência muito baixos. Este trabalho explora a hipótese de construir tal sistema, de forma simples, usando uma *Field Programmable Gate Array* (FPGA). Os recursos que esta tecnologia oferece: a capacidade de paralelização de vários fluxos de sinal; a integração fácil com outros subsistemas, com a possibilidade de

comunicar sobre qualquer protocolo; o baixo custo de desenvolvimento e prototipagem dos vários módulos em diferentes abordagens; faz com que seja uma escolha ótima para a tarefa proposta. O desenvolvimento dos vários módulos dos *Auscultadores Virtuais* aparece no seguimento do trabalho realizado em [1].

1.2 Organização da Dissertação

A dissertação tem um de cariz prático muito forte. Pretende-se documentar os aspetos técnicos do sistema construído, dando apenas as bases teóricas por de trás dos processos físicos envolvidos nos vários elementos que usa. Este documento é dividido em seis capítulos que se descrevem sucintamente nos próximos parágrafos.

Capítulo 1 Explica-se o conceito dos *Auscultadores Virtuais* e qual será o seu modo de operação. Compara-se o esquema proposto com os sistemas de reprodução áudio mais comuns no mercado.

Capítulo 2 São dadas as bases teóricas que permitem a reprodução de áudio com APE introduzem-se as técnicas de *beamforming* e descrevem-se alguns dos seus problemas/ limitações. Em cada uma destas partes são dados exemplos das suas aplicações mais comuns. Por fim, explica-se o sistema de visão por computador usado.

Capítulo 3 Definem-se as especificações de *hardware* do sistema de *Auscultadores Virtuais* e propõe-se um esquema para a sua configuração. Trata dos vários passos da construção de um Altifalante Paramétrico específico para esta aplicação. Por fim, descreve o sistema de coordenadas usado pelo sistema de deteção facial em vídeo.

Capítulo 4 O *core* do projeto prende-se com a programação em FPGA dos sistemas digitais do sistema de *Auscultadores Virtuais*. São descritos o modulador de fase digital, no contexto de reprodução de áudio com os AP; o *beam former* digital, capaz de direcionar o feixe destes altifalantes; o módulo de *beam steering* que dirige o “tempo real”; e, finalmente, uma unidade de controlo que sinaliza todos os anteriores.

Capítulo 5 Alguns dos aspetos dos módulos do projeto são verificados por via de simulação e/ ou experiências práticas. São aqui discutidos os resultados que se obtêm e é feita uma breve avaliação do seu desempenho.

Capítulo 6 São apresentadas as conclusões finais e é proposto o trabalho futuro no sentido de melhorar o desempenho do sistema proposto.

Capítulo 2

Auscultadores Virtuais

2.1 Motivação

Os *Auscultadores Virtuais* apoiam-se na capacidade de produzir som direcional com AP. Na Figura 2.1 pode comparar-se a geometria do feixe sonoro que se obtém com estes dispositivos, em (b), com o conhecido diagrama de radiação, praticamente omnidirecional, de um altifalante comum, em (a). A ideia é que, com os *Auscultadores Virtuais*, se crie uma imagem sonora nítida e, sendo que os feixes produzidos não vão interferir com o campo sonoro da sala onde se propagam, independente desta, eliminando assim o referido problema dos “termos cruzados”.

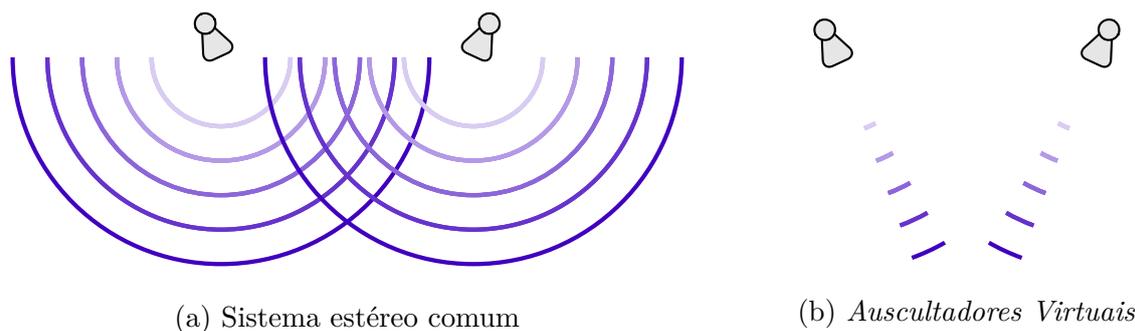


Figura 2.1: Diagrama de radiação de dois sistemas estéreo. Em (a) usando altifalantes convencionais. Em (b) com AP

No entanto, se o ouvinte mudar de posição e sair do *sweet spot* criado, perde-se a característica de espacialização que se pretende. Dado que os feixes de som produzidos são muito estreitos, a única forma de garantir que a imagem sonora se mantém quando o

ouvinte move a cabeça é fazer com que os feixes acompanhem esse movimento. Para tal, usam-se AP com feixe ajustável e uma câmara de vídeo a filmar o ouvinte, associada a um sistema de deteção de faces. A direção do feixe pode assim ser ajustada em função da localização dos ouvidos. Este comportamento é conseguido com o fluxo proposto no diagrama da Figura 2.2.

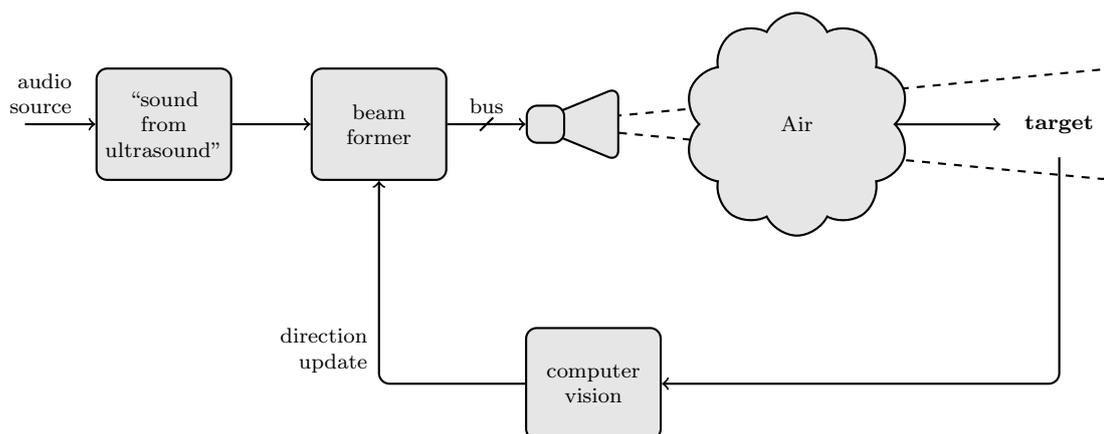


Figura 2.2: Diagrama de blocos conceptual do sistema de *Auscultadores Virtuais*. Omite um dos canais (esquerdo ou direito)

No diagrama, o sinal áudio, correspondente a um dos canais de uma fonte estéreo qualquer, chega ao bloco *“sound from ultrasound”*. Aqui é préprocessado usando uma das técnicas que permitem obter som audível a partir do agregado de emissores ultrassónicos. De seguida o sinal passa pelo módulo *beam former*. Este serve-se de um sinal de controlo, que chega de um sistema de visão por computador, para criar vários sinais idênticos ao sinal de entrada, embora atrasados em relação ao original. Com estes atrasos relativos calculados de maneira alterar a direção de propagação do *beam*, conforme o alvo se desloca, os vários sinais gerados correspondem aos transmitidos por cada um dos emissores, comunicados ao AP de forma independente pelo barramento de dados que os liga.

2.2 O Altifalante Paramétrico

Sound from ultrasound ou *soundbeam* são as palavras chave para este dispositivo. Pesquisando, por elas, na *web* aparecem inúmeros dispositivos comerciais onde se referem as suas possíveis aplicações num mercado ainda por conquistar. Todos eles usam um agre-

gado de emissores ou um filme, dispostos com uma determinada geometria num plano, que, emitindo ultrassons produzem som audível altamente direcional, i.e. produzem um feixe sonoro muito estreito (*beam*). O ponto de interesse é que, com estes, se pode direcionar som, ou criar uma zona sonorizada, para uma pessoa ou audiência específica num espaço comum.

É o caso do *Audiobeam* da *Sennheiser* que aparece na Figura 2.3(a). Este propõe a sua utilização em museus, parques temáticos ou salas de conferência multilíngua, onde pode substituir o papel dos auscultadores comuns, que são de uso frequente nestes espaços. Refere também possíveis aplicações que jogam com as características refletivas do *beam* [4]. O *Audio Spotlight* da *Holosonics*, na Figura 2.3(b), realça o facto de que 90% das fontes sonoras num espaço comercial não transportam informação útil ao cliente habitual. Num vídeo promocional mostram algumas vantagens do seu altifalante direcional [5].



(a) *AudioBeam*



(b) *Audio Spotlight*

Figura 2.3: Fotografia de AP comerciais. Em (a) trata-se de um agregado de emissores cilíndricos. Em (b) um típico filme emissor.

O AP construído para o sistema de *Auscultadores Virtuais* traz a vantagem de poder seguir um ouvinte específico, i.e. fornece controlo sobre a direção de propagação do *beam* que produz. Algumas aplicações, com o mesmo intuito, chegam a ponderar o uso de suportes mecânicos rotativos [6]. No entanto, este objetivo pode ser conseguido recorrendo a técnicas de processamento de sinal. Estes métodos são, até agora, considerados muito caros, ficando muito aquém das metas propostas para este projeto. Na melhor das hipóteses, [7] consegue comutar a direção de propagação do *beam* de $\pm 20^\circ$ com o eixo normal ao plano do agregado.

2.2.1 Princípio de Funcionamento dos Altifalantes Paramétricos

O funcionamento dos AP baseia-se em fenômenos não lineares que ocorrem na propagação de ondas sonoras no ar a partir de um certo limiar de pressão [8]. Por exemplo, usando um sinal áudio para realizar modulação de fase (PM) sobre uma portadora na gama de frequência dos ultrassons, estes fenômenos geram termos de distorção de intermodulação na banda base (audíveis). Este termos audíveis, a menos de alguma distorção, são idênticos ao sinal modulante.

Este efeito pode ser entendido como a criação de novas fontes sonoras pontuais ao longo da trajetória da onda ultrassônica e enquanto a pressão acústica é suficiente para provocar o efeito não linear. A interferência construtiva das várias fontes criadas nestes pontos forma o feixe acústico (Figura 2.4). Fora desta região, a interferência é destrutiva.

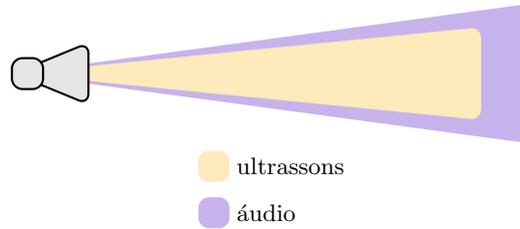


Figura 2.4: Corte do feixe acústico gerado pelo altifalante paramétrico. A região audível envolve a zona onde se propagam os ultrassons.

O estudo teórico do comportamento do feixe é apresentado em [9]. Este artigo introduz o conceito de envolvente do feixe, e um modelo para descrever o seu comportamento. Sendo p_2 a pressão acústica da região da envolvente do feixe, $E(t)$ a amplitude da onda emitida e $\Omega(t)$ a sua frequência instantânea, verifica-se a seguinte relação:

$$p_2(t) \propto \frac{\delta^2}{\delta t^2} \left(\frac{E(t)}{\Omega(t)} \right)^2 \quad (2.1)$$

2.2.2 Reprodução de Áudio com Altifalante Paramétrico

As técnicas que permitem obter áudio usando AP são analisadas em [1] e [10]. Partindo da descrição matemática de diferentes tipos de sinal, modulados por *Amplitude Modulation* (AM) ou *Phase Modulation* (PM), estes artigos desenvolvem a relação 2.1 tentando prever

o comportamento do feixe sonoro para cada tipo de modulação. A opção por PM utilizando uma portadora quadrada oferece a vantagem de lidar com um sinal binário, o que resulta numa grande simplificação do *hardware* necessário e um aumento de eficiência. Um sinal PM é caracterizado pela equação 2.2 e a sua frequência instantânea pela equação 2.3 [11].

$$y_{PM}(t) = \sin(\omega_c \cdot t + m \cdot x(t)) \quad (2.2)$$

$$\Omega_{PM}(t) = \frac{d}{dt}(\omega_c \cdot t + m \cdot x(t)) \quad (2.3)$$

Da relação 2.1, considerando o sinal PM, com $E(t) = 1$, resulta a equação 2.4. O primeiro termo corresponde ao sinal audível. O segundo, corresponde à distorção harmónica que produz. A Figura 2.5 ilustra o espectro que resulta da interação não linear.

$$\frac{d^2}{dt^2} \Omega_{PM}^{-2}(t) \approx \underbrace{\frac{2 \cdot m \cdot x'''(t)}{\omega_c^3}}_{\text{sinal modulante}} - \underbrace{\frac{6 \cdot m^2 \cdot x''^2(t)}{\omega_c^4}}_{\text{distorção harmónica}} \quad (2.4)$$

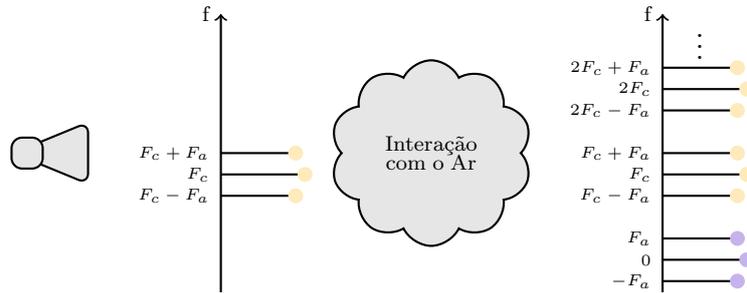


Figura 2.5: Espectro simplificado do sinal PM transmitido pelo AP. F_c é a frequência da portadora ultrassónica, F_a a frequência do sinal áudio modulante. A “desmodulação” resulta da interação não linear com o ar.

2.3 Técnicas de Beamforming

Beamforming refere-se ao conjunto de técnicas que se aplicam a um agregado de emissores/ recetores, para que determinada onda (eletromagnética ou acústica) seja enviada/recebida com direção e forma desejadas, sem que para isso seja necessário mover mecanicamente o dispositivo.

As técnicas de *beamforming* surgem da análise, pelo princípio de Huygens-Fresnel, de fenómenos ondulatórios. Huygens decompõe uma Frente De Onda (FDO) ótica em pontos que se comportam como novas fontes luminosas omnidirecionais. A soma das ondas, geradas nestes pontos, determina a forma de onda subsequente. Ao tomar considerações de desvio de fase e intensidade, entre estas fontes secundárias, Fresnell consegue descrever o comportamento de uma FDO quando atravessa uma interface com fendas ou contorna esquinas [12]. Na Figura 2.6 podemos ver uma ilustração deste princípio.

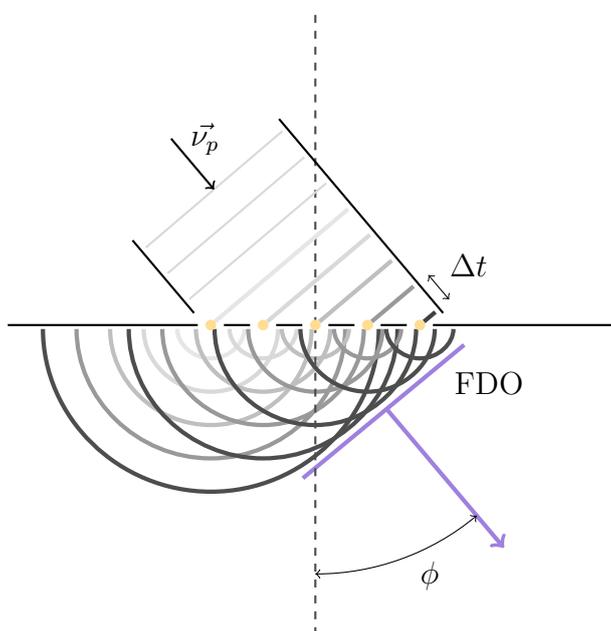


Figura 2.6: Uma onda propagando-se segundo ν_p incide numa interface com fendas. Cada fenda comporta-se como uma fonte secundária esférica. A distância entre estas novas fontes traduz-se num desfasamento no sinal transmitido por cada uma. A partir de certa distância gera-se a FDO resultante da interferência construtiva destes sinais.

Partindo da Figura, é fácil encontrar uma relação trigonométrica simples (equação 2.5), que relaciona o ângulo ϕ com a distância entre as fendas/ fontes d , o respetivo atraso traduzido por Δt , e a velocidade de propagação ν_p da onda [13].

$$\phi = \sin^{-1} \left(\frac{|\vec{\nu}_p| \cdot \Delta t}{d} \right) \quad (2.5)$$

O *beamforming* (digital) emula este efeito. Considerando que cada um dos elementos de um agregado assume o papel das fendas na interface, é possível determinar os atrasos relativos por forma a ajustar a diretividade do sistema em causa (equação 2.6).

$$\Delta t_n = \frac{n \cdot d \cdot \sin(\phi)}{|\nu_p|} \quad [s] \quad n = 0, 1, \dots, N \quad (2.6)$$

Estas técnicas estão normalmente associadas a sistemas de receção Rádio Frequência (RF). Um agregado de antenas RF serve de filtro espacial¹ que alinha a sensibilidade do sistema com um sinal específico cuja direção é conhecida. Desta forma atenua o efeito de sinais interferentes que chegam de outras direções melhorando a relação sinal-ruído [14]. O telescópio terrestre *Atacama Large Millimeter Array* (ALMA) é um exemplo desta aplicação [15].

No caso dos *Auscultadores Virtuais* usam-se estas técnicas para transmitir uma onda acústica ultrassónica. O número de sistemas acústicos que usam *beamforming* tem vindo a aumentar. As aplicações mais comuns servem, principalmente, para o reforço acústico em espetáculos musicais, tanto em salas como no exterior, com os designados *line array* [16].

2.3.1 Beam Former Digital

Os sistemas áudio em televisões *flat screen* são um caso particular de sistemas acústicos que recorrem a técnicas de *beamforming*. Os altifalantes integrados nestes sistemas têm visto as suas dimensões reduzir devido à crescente procura por monitores cada vez mais finos [17]. No sentido de compensar as perdas de potência inerentes, o Circuito Integrado (CI) LM48901 da *Texas Instruments* usa *beamforming* digital em pequenos agregados de altifalantes áudio para dirigir o som para uma região ótima.

Tomando este sistema como exemplo, considere-se um sinal áudio numa representação digital em tempo discreto, por exemplo *Pulse Code Modulation* (PCM) com $nb = 16bit$ de resolução em amplitude e frequência de amostragem $F_s = 48kHz$. Considere-se também um agregado linear composto por 4 altifalantes áudio ($\nu_p \approx 340m/s$) separados de $d = 50mm$. Pretende-se que, com *beamforming*, se consiga provocar um desvio da FDO de $\phi = 20^\circ$. O atraso relativo digital τ_n , em amostras, é determinado pelas equações 2.6 e 2.7.

¹Tal como um filtro no domínio do tempo atua sobre a informação numa janela temporal, o *beamforming*, usando um agregado, cobre uma certa região no espaço, i.e. atua numa janela espacial.

A memória necessária à rede de atrasos aparece na equação 2.8.

$$\tau_n = \Delta t_n \cdot F_s \quad [amostras] \quad (2.7)$$

$$MEM_{size} = nb \cdot \max(\tau_n) \quad [Bit] \quad (2.8)$$

Para o exemplo dado, o atraso relativo máximo é 7 amostras para o emissor mais afastado, e a memória necessária é muito baixa. No entanto, se fosse especificada uma resolução angular mais fina, por exemplo $\delta\phi_{min} = 1^\circ$, o atraso relativo mínimo seria inferior a uma amostra. Sendo uma situação impossível de realizar para esta frequência de amostragem.

O atraso relativo mínimo e, por consequência, a resolução angular no direcionamento da FDO, dependem apenas da frequência de amostragem F_s do sistema digital. Naturalmente quando maior F_s , maior será a memória necessária para armazenar esse sinal durante o mesmo período de tempo. A imposição de uma resolução angular alta implica sobre-amostrar o sinal digital. O fator de sobre-amostragem L necessário determina-se pela equação 2.9.

$$L = \frac{v_p}{d \cdot \sin(\delta\phi_{min}) \cdot F_s} \quad (2.9)$$

No diagrama de blocos da Figura 2.7 vem o sistema digital para um módulo de *beam-forming* com as características descritas. Um sinal digital $y(z)$, com nb bit e amostrado a F_s , é sobre-amostrado ao passar por um interpolador de fator L e um filtro digital *Zero Order Hold* (ZOH). Para cada um dos $N + 1$ emissores a rede de atrasos disponibiliza o sinal de entrada atrasado de τ_n , de acordo com o ângulo de emissão. Sendo possível determinar o valor dos vários atrasos (τ_n), dinamicamente, segundo um sinal de controle, consegue-se conduzir o *beam* em tempo real (*beam steering*). Finalmente, cada sinal produzido pela rede de atrasos é convertido para o domínio analógico por diversas *Digital/Analog Converter* (DAC) para que possa ser amplificado por forma a fazer o *drive* de cada emissor.

2.3.2 O Problema dos *Digital/ Analog Converter*

A quantidade de conversores digital/ analógico necessários para aplicar as técnicas que permitem conduzir um *beam* acrescentam um custo muito elevado ao sistema. Na Figura 2.7 aparecem numa relação 1:1 com o número de emissores, e, no caso do AP, o agregado conta com com dezenas destes. Sendo assim, para as dezenas de DAC que usa, seria preciso

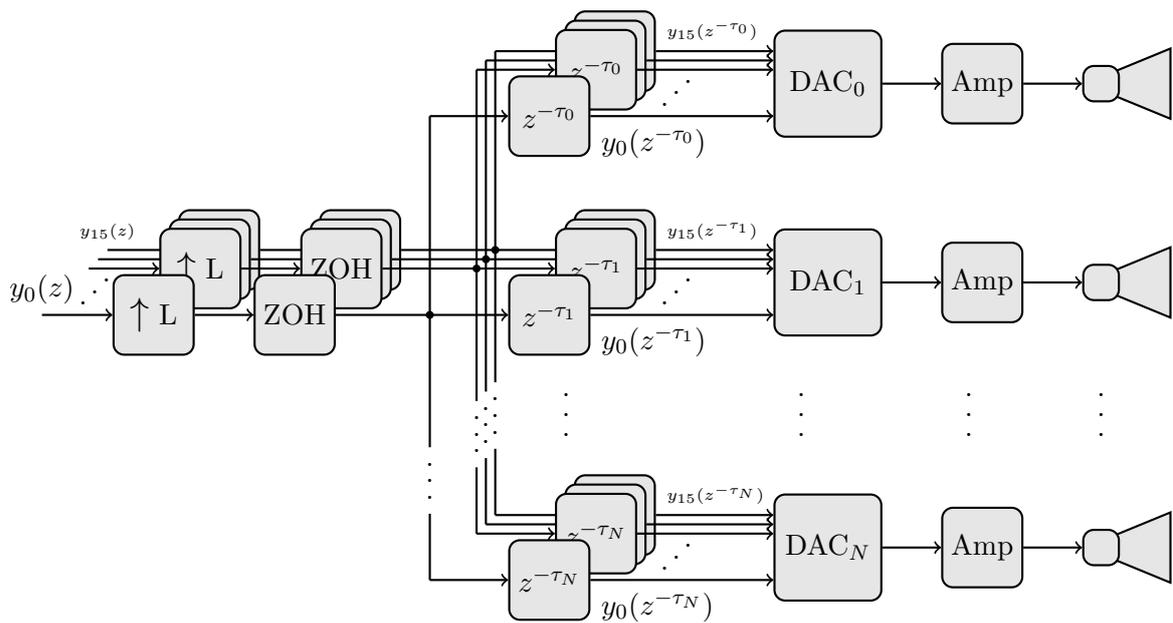


Figura 2.7: Diagrama de blocos de um módulo de *beamforming* para transmissão. Mostra o percurso de um sinal digital com $nb = 16bit$ numa rede de atrasos com resolução temporal aumentada. Por último, os blocos responsáveis pela sua conversão digital/ analógico, amplificação e transmissão.

um barramento muito extenso para que chegassem aos conversores, em paralelo, cada um dos sinais digitais gerados pela rede de atrasos. Para além de serem muitos, uma vez que se tratam de emissores ultrassónicos, as suas dimensões e a distância que os separa são bastante reduzidas. Este aspeto faz aumentar o fator de sobre-amostragem quando se pretende uma resolução angular fina. Um DAC mais rápido é também mais caro.

No entanto esta abordagem garante o controlo preciso da forma de onda que excita cada um dos emissores de um agregado. Permitindo testar qualquer técnica de processamento que se queira para obter áudio com AP. Tentando manter esta característica de versatilidade, em [1] é apresentada uma solução alternativa que consegue simplificar o sistema descrito. O sinal digital, antes de dar entrada na rede de atrasos, passa por um conversor digital/ digital Sigma-Delta ($\Sigma - \Delta$). Esta conversão atua de forma algo semelhante a um conversor paralelo/ série que, com um aumento do ritmo de transmissão, também converte a informação de cada amostra em bits consecutivos. No caso do $\Sigma - \Delta$, os bits em série são gerados por um processo especial que permite recuperar o sinal sem a necessidade do conversor complementar série-paralelo. Servindo-se apenas de um filtro, já no domínio analógico, o sinal digital convertido em série pode ser amplificado por *switching*, eliminando a necessidade dos DAC, que, após a filtragem, é recupera a sua forma original e pode ser transmitido pelo emissor ultrassónico.

O método proposto adapta-se perfeitamente ao sistema em causa (Figura 2.7). Em primeiro lugar, o aumento do ritmo, imposto pelo conversor que usa, substitui o papel do interpolador que pretende aumentar a resolução angular do *beam former*. Em segundo, o filtro analógico que o $\Sigma - \Delta$ usa para a recuperação do sinal original é dispensável, o filtro é realizado pelo próprio emissor ultrassónico dada a sua natureza capacitiva. Em suma são listadas as vantagens conseguidas desta maneira.

- Minimiza a memória necessária à rede de atrasos
- Minimiza o barramento *Input/ Output* (I/O) entre a FPGA e o AP;
- Elimina a necessidade de usar um DAC para cada emissor ultrassónico.
- Melhora a eficiência, uma vez que o andar de saída funciona em comutação;

Com *Auscultadores Virtuais*, para reduzir ainda mais a complexidade do sistema, restringe-se o processamento de sinal para a reprodução de áudio com o AP à técnica PM baseada numa onda quadrada (binária), tal como foi referido na subsecção 2.2.2. Como se

prova em [1], nestas condições o conversor $\Sigma - \Delta$ proposto não produz qualquer alteração ao sinal modulado, podendo ser retirado do projeto.

2.4 *Tracking* de Feições

O processo de detecção de feições humanas em vídeo (*tracking*) é conseguido usando a biblioteca *open source* para visão computacional *OpenCV* [18]. A detecção é baseada no algoritmo de processamento de vídeo proposto em [19], que assegura uma detecção robusta, extremamente rápida e com poucos falsos positivos. O algoritmo de detecção implementado nesta biblioteca utiliza filtros baseados nas Wavelets *Haar* sobre uma representação de imagem chamada *integral image*. Um ciclo compara várias regiões de cada *frame* com um banco de imagens, previamente criado numa fase de aprendizagem, e que contém as características que se pretende identificar (imagens de olhos ou de faces frontais ou laterais, por exemplo), ditas *Haar-like features* ou *template matching*. São efetuadas operações em cascata, capazes de obter classificações mais complexas, ou seja, o processamento por *frame* passa por vários estágios. Pode-se acelerar o processo recorrendo a um sistema de *boost* capaz de classificar de forma eficiente zonas com características visuais críticas [20].

Adicionalmente define-se um sistema de coordenadas que, conjugado com a informação recolhida pelo algoritmo de detecção facial em vídeo, permite determinar a posição de objetos nas três dimensões do espaço.

Capítulo 3

Construção do Sistema de Auscultadores Virtuais

3.1 Esquema Proposto

O esquema proposto coloca o ouvinte de frente para uma câmara, numa região de alcance de ambos os AP. Nestas condições, o sistema consegue acompanhar os movimentos do ouvinte. Comandado pelo sistema de visão, direciona o som de cada altifalante para o respetivo ouvido. O diagrama de blocos da Figura 3.1 representa o sistema de *Auscultadores Virtuais*, nele pode ver-se como são distribuídas as tarefas que desempenha.

Criar um sistema onde é possível formar e conduzir um *beam* requer *hardware* específico e estabelecer comunicação entre vários subsistemas. O próprio altifalante terá de cumprir com requisitos que não se encontram em versões comerciais.

Além disso, o sistema tem de corrigir a direção do *beam* em “tempo-real”. Para que o desempenho do sistema atinja latência mínima, usa-se uma FPGA onde se implementam os circuitos digitais que são o núcleo dos *Auscultadores Virtuais*: um modulador de fase digital para gerar, a partir do sinal áudio, o estímulo que leva à sua reprodução no agregado de emissores ultrassónicos; e o *beam former* digital para a condução dos *beams*. Para ambos são criados fluxos de sinal que atuam em paralelo. O capítulo 4 dedica-se à descrição detalhada da sua implementação.

Nas próximas secções descreve-se o *hardware* que o sistema de *Auscultadores Virtuais* usa. Dá-se a conhecer a placa de desenvolvimento da FPGA, a sua interface I/O, e como se ligam todos os elementos envolvidos no projeto. Dão-se os detalhes do AP construído. E, por último, a configuração do sistema de visão.

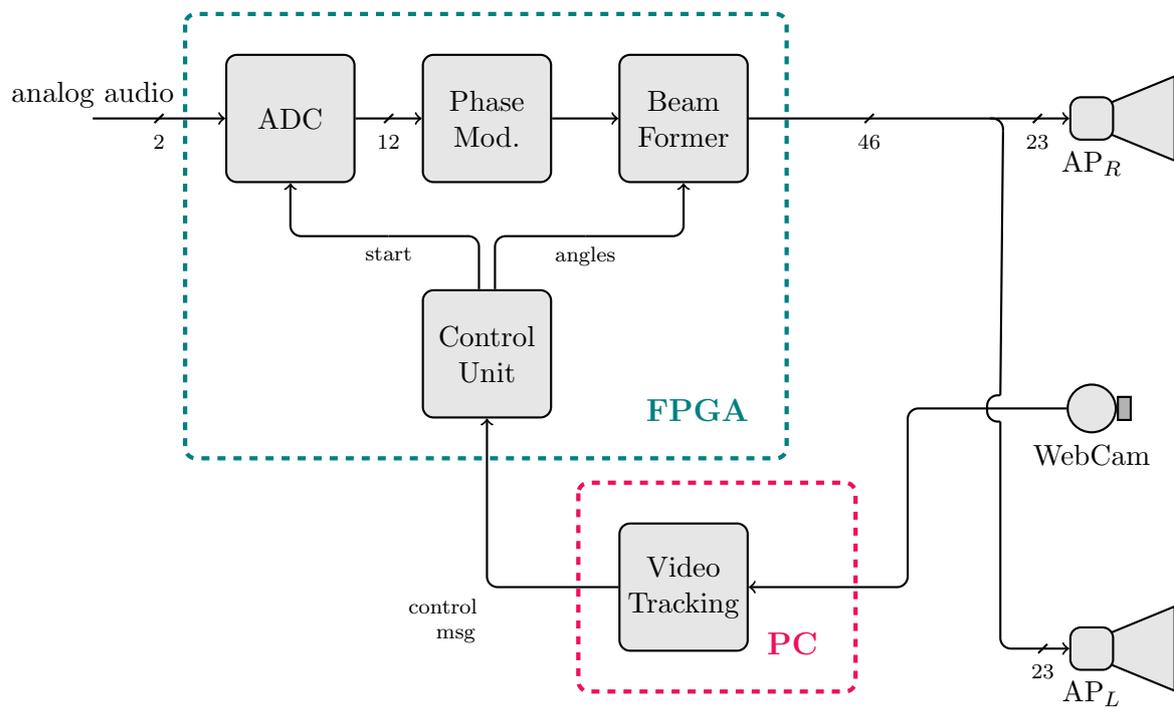


Figura 3.1: Diagrama de blocos do sistema de *Auscultadores Virtuais*.

3.2 Placa de Desenvolvimento: TE0603

A TE0603 da *Trenz Electronic* trata-se da placa de desenvolvimento da FPGA usada (Figura 3.2). Entre outros, esta conta com alguns standard I/O, 128MB de *Random Access Memory* (RAM) adicional, alguns *Light Emitting Diode* (LED) e *push buttons*. O seu *datasheet* pode ser consultado em [21].

No sistema de *Auscultadores Virtuais Personal Computer* (PC) comunica o controlo do *beam former* por *Internet Protocol* (IP), através da interface *ethernet*. O áudio chega por uma interface *mini jack 3.5 mm*¹. A interface com o AP desenvolvido, especificamente para suportar as técnicas de *beamforming*, faz-se a partir dos pinos I/O (de carácter geral) disponibilizados pela placa de desenvolvimento da FPGA. O esquema da Figura 3.3 estas ligações. Listam-se as interfaces da TE0603 usados.

- J1 e J2 fornecem 23 pinos I/O para cada AP.
- J14 faz a interface *ethernet* para comunicação IP com o sistema de visão.
- J11 acrescenta a PModAD1 para a conversão do sinal áudio para o domínio digital.
- J5 faz a interface *Joint Test Action Group* (JTAG) para configuração e *debug* dos sistemas na FPGA.

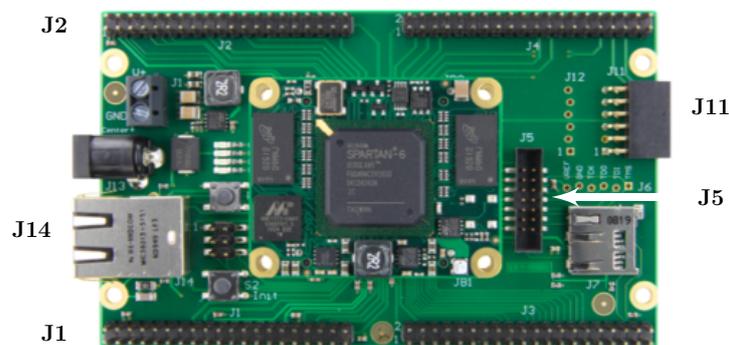


Figura 3.2: Fotografia da placa de desenvolvimento TE0603.

¹Na verdade, acrescenta-se antes um *Analog/ Digital Converter* (ADC), pela interface *Peripheral Modules* (PMod), e um outro circuito que faz o acondicionamento do sinal áudio analógico à sua gama dinâmica

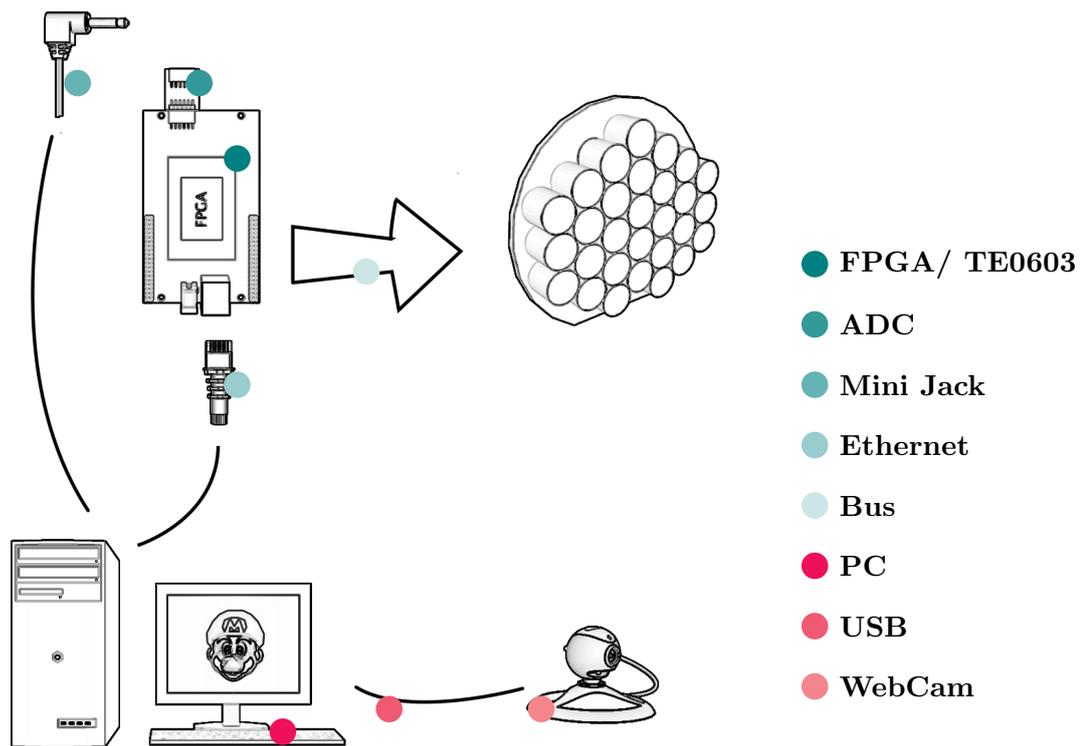
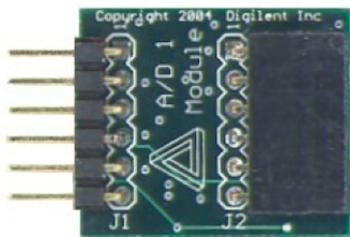


Figura 3.3: Esquema de ligações dos módulos envolvidos no projeto (omite-se um dos altifalantes)

3.2.1 ADC

Um módulo contendo um ADC de dois canais faz a aquisição de um sinal áudio estéreo através de uma interface *mini jack 3.5 mm*. Um subsistema digital, implementado em FPGA, serve de simples controlador para este interface. Este fornece os sinais necessários, sinal de relógio, controlo e dados, atuando como conversor série/ paralelo. O conversor pode ser visto na Figura 3.4, à direita, listam-se as suas principais características.



- dois conversores A/D de 12bit - AD7476A
- até 1MSa/s por canal
- dois filtros anti-alias Sallen-Key de 2^a ordem
- interfaces de 6 pinos
- baixo consumo de potência

Figura 3.4: ADC da Digilent: PmodAD1.

Para que se possa ligar qualquer fonte áudio (leitores de mp3, PC, ...), através de um interface *mini jack*, foi desenhado um circuito simples de acondicionamento de sinal. O objetivo é acondicionar o sinal analógico à gama dinâmica do ADC (0V e 3.3V). O circuito usado está na Figura 3.5. Trata-se de um amplificador em configuração inversora. A tensão de *offset* DC é conseguido por um divisor resistivo da tensão referência fornecida pelo PmodAD1.

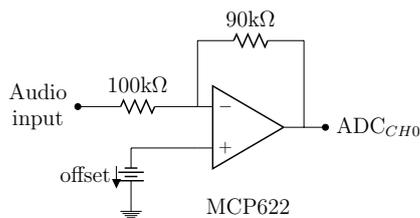


Figura 3.5: Circuito de acondicionamento de sinal.

Tabela 3.1: Parâmetros do amplificador:

Gain (dB)	-0.91
Offset (mV)	868
Swing V_{in} (V)	[-1.8,...,1.8]
Swing V_{out} (V)	[0,...,3.3]

3.3 Desenho do Altifalante Paramétrico

O AP da Figura 3.6 foi desenvolvido para o projeto de *Auscultadores Virtuais*. A grande particularidade é que, com este, é possível passar sinais independentes a cada emissor do seu

agregado. Por isso, o interface com este é feito através de um *ribbon cable*. Em apêndice, a secção C.5 mostra o desenho dos circuitos impressos usados na sua construção.

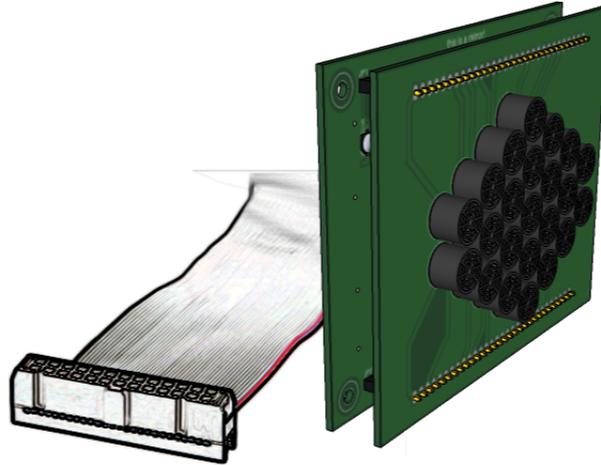


Figura 3.6: Modelo do Altifalante Paramétrico construído.

3.3.1 Geometria do Agregado

A geometria do agregado traz restrições ao módulo de *beamforming* digital. Como é referido na subsecção 2.3.1, a distância entre emissores vai inferir na sua resolução angular. De modo a garantir a resolução angular pretendidas, nesta subsecção, define-se a frequência de sobre-amostragem e memória que o módulo exige. Por se tratar de um agregado planar, é possível provocar desvios do *beam* nas componentes ϕ_x , com o plano yz , e ϕ_y , com o plano xz . Para usar estas técnicas, conhecer a disposição dos emissores é fundamental no roteamento correto dos sinais que lhes são destinados.

A Figura 3.7 mostra o esquema do AP. Vinte e três emissores em padrão triangular, ocupam posições ao longo de colunas e linhas, espaçados respetivamente de $d_x=9.04\text{mm}$ e $d_y=5.40\text{mm}$, formando uma matriz.

Com base nas equações 2.9 e 2.8, determina-se a frequência de sobre-amostragem F_{us} e a memória necessárias (na tabela 3.2) para que se cumpra com uma resolução angular $\delta\phi_{min} = 1^\circ$ e desvio máximo $\phi_{max} \pm 20^\circ$.

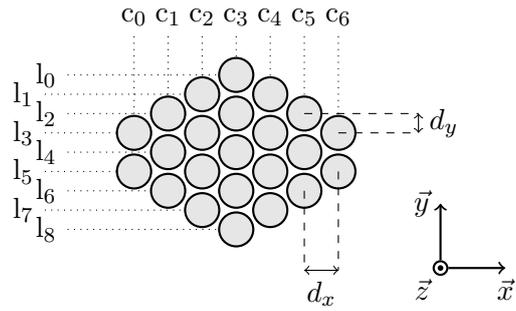


Figura 3.7: Geometria do agregado de emissores ultrassônicos do Altifalante Paramétrico.

Tabela 3.2: Parâmetros do *beam former*

	mínimos	efetivos
F_{us} [MHz]	3.994	5.000
MEM_{size} [bit]	490	512

3.3.2 O Emissor Ultrassónico MA40S4S

Trata-se do MA40S4S da *muRata* (Figura 3.8). No apêndice B faz-se o estudo da sua resposta em frequência de onde se obtém um modelo do componente. Baseado em funções de transferência simples este pode ser usado em simulação, em diferentes circuitos com outros estímulos.

O método usado segue o estudo realizado em [22] onde se demonstra a robustez dos modelos obtidos. O circuito equivalente de Mason ilustra-se na Figura 3.9, os respetivos parâmetros na tabela 3.3.



Figura 3.8: Emissor ultrassónico MA40S4S da *muRata*

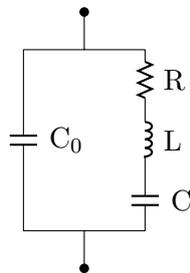


Figura 3.9: Circuito equivalente de Mason para transdutores piezo-elétricos

Tabela 3.3: Modelo do MA40S4S

C_0	1.8nF
R	403.4 Ω
L	55.8mH
C	301.5pF

3.3.3 Circuito de *Drive* do Emissor

Para que seja possível usar a técnicas de *beamforming*, o AP tem de oferecer, necessariamente, o controlo individual sobre cada um dos emissores no seu agregado. O que corresponde a realizar o *drive* independente de 23 emissores por cada altifalante. De acordo com a subsecção 2.3.2, a complexidade deste circuito vem simplificada pelo facto de se usar

um sinal PM numa portadora quadrada. Assim, a cada emissor corresponde apenas um bit. Os níveis lógicos ‘1’ e ‘0’ são, de facto, a portadora quadrada modulada por fase pelo sinal áudio.

O projeto deste circuito pode ser consultado no apêndice C. Este consegue chegar a uma solução muito compacta, usa os CI TC4469 para fazer o *drive* de cada emissor, por *switching* em configuração H. Cada CI serve a dois emissores e o seu controlo é compatível com o standard definido para o I/O da FPGA [23]. Apresentam-se os resultados da simulação do circuito (ilustrado na Figura 3.10), usando o modelo matemático do emissor (na subsecção 3.3.2). Podem também consultar-se os esquemas dos PCB desenhados, que serviram para a construção do AP.

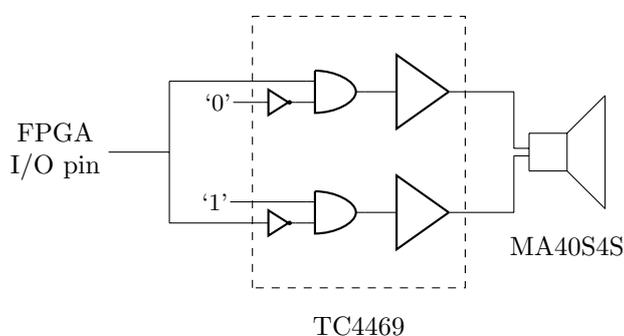


Figura 3.10: Circuito de *drive* de cada emissor do agregado

3.4 Sistema de Visão por Computador

O sistema de visão é realizado por um PC. Este usa uma *webcam* para detetar a cada instante os movimentos do ouvinte. Deste sinal retira-se a informação sobre a posição relativa da pessoa em causa que, de seguida, deve ser comunicada à FPGA.

3.4.1 Algoritmo de Detecção Facial

O algoritmo de detecção facial é construído com base na biblioteca *OpenCV*. Adaptou-se o algoritmo disponibilizado em [24] para que fosse integrado no sistema de *Auscultadores Virtuais*. Este produz dezenas de *frames* por segundo onde traça uma área retangular em torno da cara de qualquer pessoa que entre no campo de visão de uma câmara de vídeo.

Para usar esta informação, realizou-se uma experiência de onde se obtém a relação entre as dimensões dos objetos filmados com as dimensões produzidas pelo algoritmo. Os resultados são apresentados na secção 5.3. Conhecida esta característica as dimensões do retângulo servem para determinar a distância do ouvinte à câmara.

Adicionalmente, o algoritmo calcula os ângulos de emissão para cada altifalante do sistema. Para isso define-se, na próxima subsecção, um sistema de coordenadas. A comunicação dos valores calculados à FPGA é realizada por IP sempre que se der uma deteção positiva.

3.4.2 Sistema de Coordenadas

Na Figura 3.11 define-se uma configuração para os *Auscultadores Virtuais*. Entre os dois altifalantes situa-se a *webcam*, que serve de origem ao referencial que se define. Realçam-se as áreas de alcance cobertas pelos altifalantes. A sobreposição destas delimita a região de funcionamento do sistema. Os AP são orientados com azimute de $\omega = 25^\circ$ para aproximar esta região da *webcam*. O ângulo de emissão de cada *beam* projetado, em relação ao eixo normal do respetivo agregado, é positivo com abertura para a direita, negativo no caso contrário, pode tomar qualquer valor inteiro entre os $\pm 20^\circ$. No apêndice D está o projeto de um suporte mecânico para o sistema descrito.

Definem-se, para cada *beam*, na componente em x , os ângulos entre o ouvinte e a normal ao AP ϕ_l , para o situado à esquerda, ϕ_r , à direita. Se o ouvinte ocupar a posição P dentro do alcance de ambos, podem ser calculados os respetivos ângulos pelas equações 3.1 e 3.2. A componente ϕ_y é obtida diretamente da câmara de vídeo uma vez que todos os dispositivos possuem a mesma ordenada e não são sujeitos a elevação (equação 3.3).

$$\phi_l = \tan^{-1} \left(\frac{p_x - l}{p_z} \right) - \omega \quad (3.1)$$

$$\phi_r = \tan^{-1} \left(\frac{p_x + l}{p_z} \right) + \omega \quad (3.2)$$

$$\phi_y = \tan^{-1} \left(\frac{p_y}{p_z} \right) \quad (3.3)$$

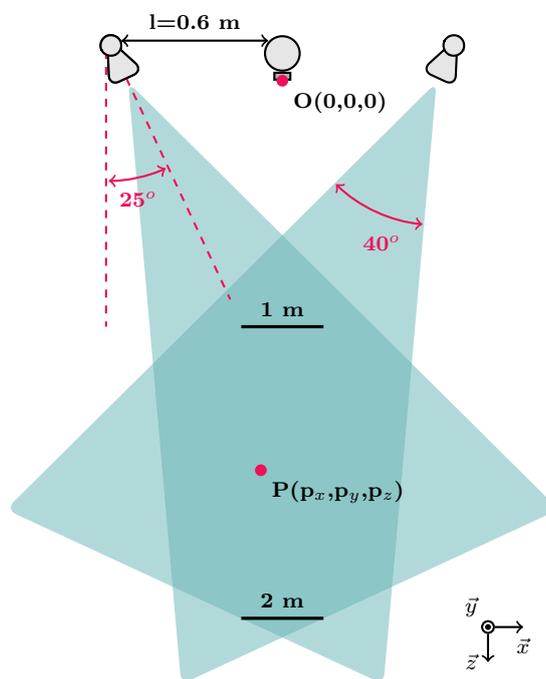


Figura 3.11: Vista de cima do esquema de montagem do sistema de *Auscultadores Virtuais*.

Capítulo 4

Sistemas Desenvolvidos em FPGA

4.1 *Field Programmable Gate Array*

As FPGA são dispositivos muito semelhantes às conhecidas *Programmable Logic Array* (PLA). Ambas comportam um grande número de elementos lógicos cuja interligação é configurável em campo no sentido de implementar funções específicas em sistemas digitais. Na era *Very Large Scale Integration* (VLSI), esta tecnologia beneficia de uma imensa capacidade de integração. Os recursos que possui deixam de ser simples portas lógicas, “AND”, “OR” e “NOT”, típicas em PLA; este dispõe de várias *LookUp Table* (LUT), *Digital Signal Processor* (DSP), memórias multi-porto, *Phase Locked Loop* (PLL), por exemplo. O integrado usa um barramento de dados reconfigurável que, de forma automática, interliga os seus diversos elementos. Assim, recorrendo a programação em linguagens de descrição de *hardware* é possível construir qualquer circuito digital (*datapath*) e criar inúmeros fluxos de sinal.

O modelo da FPGA pertence à família *Spartan-6* com a referência *xc6lx150*, cujo *datasheet* pode ser consultado em [25]. Os principais recursos que fornece são listados a seguir.

- 23,038 *slices* lógicas, compostas por 4 LUT e 8 *flip-flops*.
- 1,355kB de memória RAM distribuída e 268 × 18kB de RAM multiporto.
- 180 DSP48A1 *slices*, contendo um multiplicador, um somador e um acumulador.
- 576 pinos para I/O.

Os módulos do sistema digital, tanto o de *beam forming* como o modulador de fase, são bastante exigentes do ponto de vista do processamento de sinal, principalmente, dadas as baixas metas de latência, típicas numa aplicação de “tempo real”. Paralelizar as diferentes tarefas é fundamental para o desempenho do sistema de *Auscultadores Virtuais*. O uso da FPGA adequa-se a estes requisitos. Nas próximas secções dão-se os detalhes de implementação do modulador de fase e do *beam former* digitais, assim como da unidade de controlo que sinaliza ambos.

4.2 Unidade de Controlo

Um processador “soft”, o *MicroBlaze*, serve de unidade de controlo aos sistemas implementados em FPGA. Apesar de possuir todas as características de um processador comum, assume uma forma muito particular. A unidade é gerada de forma automática, pela síntese de elementos lógicos [26]. Permitindo a sua configuração, aloca vários recursos distribuídos na FPGA e cria, a partir deles, um *datapath*, memória para dados, registos e código segundo uma arquitetura proprietária. O processador executa código *C* numa sequência *fetch-decode-execute*.

4.2.1 *Soft Processor: MicroBlaze*

Tendo a cargo apenas as tarefas de sinalização dos seus periféricos e comunicação com o sistema de visão, o *MicroBlaze* assume um papel central nos vários estádios do projeto. De facto, usando a *design suite* da *Xilinx*, versão 13.2 do *Integrated Software Environment* (ISE), a criação desta unidade serve de ponto de partida para o desenvolvimento dos restantes módulos do sistema. Usa-se, para isso, o *Xilinx Platform Studio* (XPS). Aqui, ficam definidos os vários recursos do processador, podendo incluir-se desde logo os módulos correspondentes aos periféricos e interfaces presentes na placa de desenvolvimento.

Por definição o *MicroBlaze* vem já configurado com um módulo para *debug* através da interface JTAG. Adicionalmente são instanciados módulos para a interface *ethernet*, outro para a interface com memória RAM DDR3. O XPS conta com alguns standards *Advanced Microcontroller Bus Architecture* (AMBA) para a interligação dos vários periféricos, no caso, foi escolhida a arquitetura *Advanced eXtensible Interface* (AXI). A Figura 4.1 ilustra esta configuração. À exceção do *AV_core*, que integra todos os circuitos digitais desenvolvidos para o projeto dos *Auscultadores Virtuais*, todos os outros módulos são proprietários

e permitem apenas a configuração de alguns dos seus parâmetros.

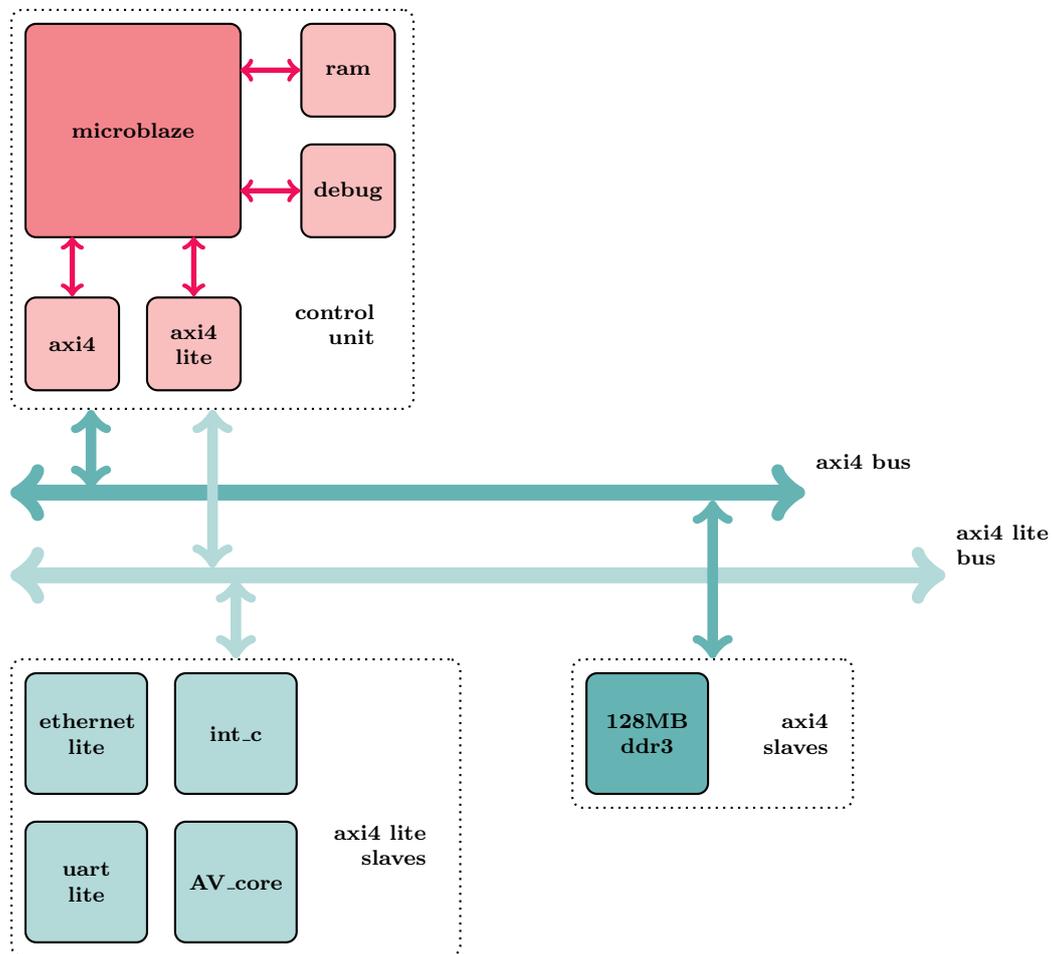


Figura 4.1: Arquitetura simplificada do *MicroBlaze*. O periférico associado aos *Auscultadores Virtuais* é *slave* do barramento *axi 4 lite*. No mesmo grupo está o módulo para comunicação pela interface *ethernet*.

4.2.2 Adicionar um Periférico *Custom*

Para seguir com o projeto dos referidos circuitos digitais que formam o *AV_core*, o XPS inclui um *wizard* dedicado à gestão de periféricos *custom*. Para criar um novo este gera um projeto no *Project Navigator*, uma ferramenta do ISE especializada no desenho e simulação de sistemas digitais em FPGA. Os sistemas são desenvolvidos em *Very high speed integrated circuits Hardware Description Language* (VHDL). Neste ambiente vamos herdar

alguns ficheiros onde se fazem as ligações dos sinais, dos sistemas criados, ao barramento do *MicroBlaze*.

Uma vez finalizado o projeto do periférico, cujos detalhes serão dados nas secções seguintes, e, de novo na ferramenta *xps*, atualiza-se a sua descrição com o comando *import*. Desta forma o periférico passa a estar incluído no espaço de endereçamento do *MicroBlaze* e estes podem interagir. Para realizar estes passos consultou-se os tutoriais [27] e [28].

Por último, o XPS exporta a descrição de *hardware* para uma última ferramenta do ISE, o *Software Development Kit* (SDK). Este ambiente facilita a gestão dos projetos *C* que correm no *MicroBlaze*. A ferramenta acrescenta algumas funções orientadas ao teste e *debug* do sistema na FPGA. Com a plataforma de *hardware* desenvolvida e as respetivas bibliotecas *C*, falta apenas programar o processador.

4.2.3 Servidor tftp Dedicado

A comunicação PC - FPGA é feita através de uma interface *ethernet*, e, é o *MicroBlaze* que se dedica a esta tarefa. A comunicação por IP é potenciada pela biblioteca *Light Weight Internet Protocol* (LWIP) [29]. Esta permite desenvolver código *C* orientado a aplicações na rede de forma muito simples. Na prática, o servidor fornecido pelo fabricante da placa de desenvolvimento [30] foi tomado como base para a criação de um servidor *Trivial File Transfer Protocol* (tftp). Com algumas alterações ao código este torna-se inteiramente dedicado ao sistema de *Auscultadores Virtuais*.

O tftp usa sinalizações *Write ReQuest/ACKnowledge* por cima do protocolo *User Datagram Protocol* (UDP) para transferência simples de ficheiros. Trata-se de um protocolo semelhante ao *File Transfer Protocol* (FTP); salta os passos que se referem à autenticação por parte cliente, limitando, por contrapartida, o acesso à máquina [31]. Na aplicação desenvolvida, o servidor *tftp* escreve a informação que recebe do sistema de visão diretamente nos registos do periférico *AV_core*. Estes sinalizam o início da reprodução áudio e/ ou atualizam o valor dos ângulos de direção dos *beam* produzidos nos *Auscultadores Virtuais*.

4.3 “*Sound from Ultrasound*” - Modulador de Fase

As *Direct Digital Synthesizer* (DDS) são elementos muito comuns na síntese digital de instrumentos musicais. Eles, são responsáveis por gerar os estímulos audíveis nas diferentes

freqüências que correspondem às diferentes notas musicais de um sintetizador. Uma aplicação mais recente são os sistemas de rádio digital definidos por *software*. Estes configuram as DDS por forma a que, juntamente outras técnicas de processamento de sinal, consigam processar ondas de radiofrequência, no domínio digital, para sistemas de transmitidas/recebidas com antenas RF, fazendo-o com *hardware* analógico mínimo [32]. No caso dos *Auscultadores Virtuais*, com o DDS, o sinal áudio digital realiza modulação de fase digital de uma portadora de 40kHz.

Os DDS usam uma LUT para armazenar uma forma de onda qualquer (normalmente uma senoide). Joga com um registo de incremento de fase (Δr) e um gerador de onda *saw-tooth* (o acumulador de fase) para endereçar a LUT. Desta forma é possível reconstruir a onda armazenada. Se, por exemplo, se alterar o valor de Δr , faz-se variar velocidade de fase da onda produzida por esta unidade em múltiplos da frequência de relógio. A modulação de fase consegue-se somando o sinal modulante à saída do acumulador de fase. (ver Figura 4.2).

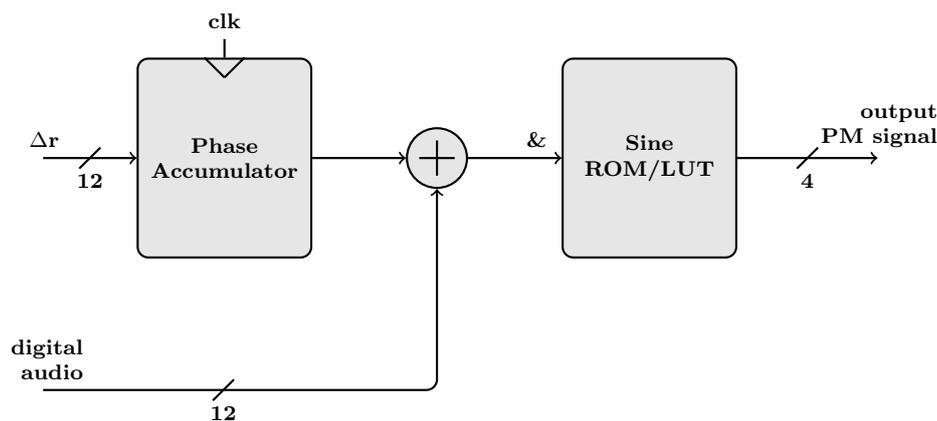


Figura 4.2: Modulador de fase digital

A modulação de fase exprime-se pela equação 4.1. Esta parte da equação para a frequência instantânea de um sinal PM dada pela equação 2.3 e é adaptada ao sistema digital. Na equação N é a profundidade de memória da LUT, f_{out} a frequência da portadora que gera, f_{clk} a frequência de relógio, m o coeficiente de modulação de fase e $x(n)$ o sinal áudio digital.

$$\Omega_{digital}(n) = \frac{N \cdot f_{out} \cdot n}{f_{clk}} + \frac{N \cdot m \cdot x(n)}{2 \cdot \pi} \quad (4.1)$$

O subsistema é criado no *Project Navigator* na fase de desenvolvimento do periférico *AV_core*. Neste ambiente, o *LogiCore IP DDS Compiler v4.0* da *Xilinx* permite a criação de um DDS na FPGA de forma automatizada. Os seus parâmetros são afinados numa interface gráfica pela simples avaliação da qualidade do sinal áudio que produz com o AP. A frequência de relógio do subsistema define-se a 5MHz. A quantidade de memória necessária à LUT é imposta pela resolução do sinal áudio digital que a endereça¹. O incremento de fase fixo do acumulador (Δr) para produzir uma onda com $f_{out} = 40kHz$ vem dado pela equação 4.2. A resolução em frequência (δf) obtida para o modulador, pela equação 4.3. Visto que o incremento de fase tem de ser um número inteiro, a frequência conseguida para a senoide gerada tem um erro associado à resolução de frequência. O sistema define-se na tabela 4.1. A abordagem tomada deixa espaço a otimização, a documentação do *core* fornecida pelo proprietário pode ser consultada em [33].

$$\Delta r = \frac{f_{out} \cdot 2^{nb}}{f_{clk}} \quad (4.2)$$

$$\delta F = \frac{f_{clk}}{2^{nb}} \quad (4.3)$$

Tabela 4.1: Parâmetros do DDS

	previsto	efetivos
Δr	32.8	32
δf [kHz]	-	1.22
f_{out} [kHz]	40	38.8

4.4 *Beam former* Digital

O *beam former* baseia-se no sistema digital implementado em [1]. Este recorre a uma rede de atrasos baseada num *Shift Register* (SR) e vários *multiplexers*, que, aliados a uma representação de sinal de apenas 1 bit, proporcionam uma solução muito compacta. Por cada emissor do altifalante, o *multiplexer* correspondente seleciona uma das saídas do SR. O valor do seletor (τ_n) do *multiplexer* n define o atraso do respetivo emissor (ver na

¹Da ADC chega um sinal de $nb = 12bit$ o que implica alocar memória com $N = 2^{nb}$ de profundidade

subsecção 2.3.1). Com o modulador de fase já definido (na secção 4.3) foi possível criar o fluxo do sinal áudio desde a fonte ao AP, representado no diagrama 4.3.

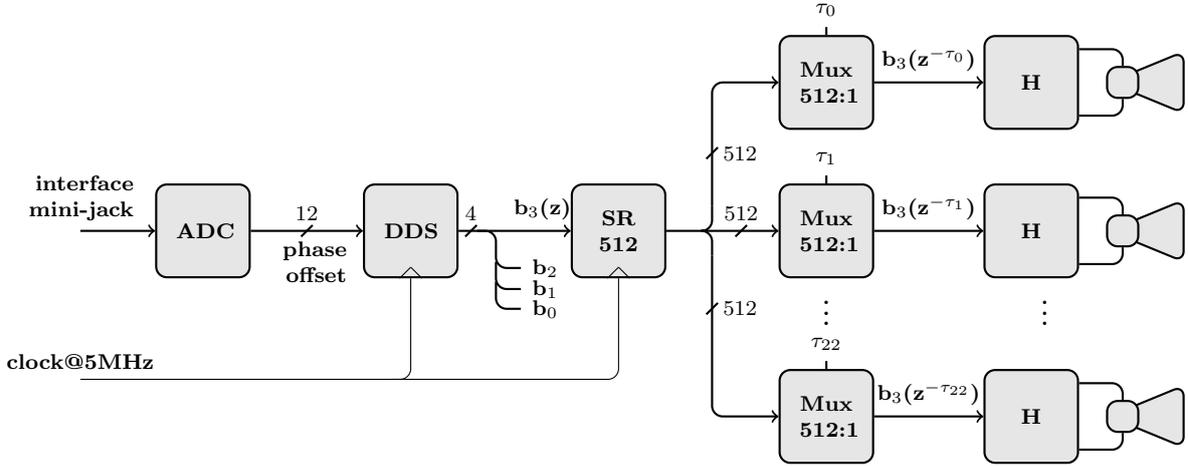


Figura 4.3: Diagrama de blocos do fluxo do sinal áudio.

No diagrama de blocos, o sinal áudio, que chega pela interface *mini-jack*, é convertido, por um ADC, para o domínio digital. Através da DDS, gera o estímulo de referência que dá entrada na rede de atrasos. Nesta, o sinal é armazenado no SR numa janela temporal $T_w = 512 \cdot T_{clk}$. Os *multiplexers* selecionam a saída do SR que corresponde a atrasar de Δt o sinal que chega ao respetivo emissor (determinado pela equação 2.7). Os 23 sinais gerados pela rede de atrasos são finalmente encaminhados para cada emissor do AP². Desta forma, consegue-se produzir um *beam* segundo uma direção específica.

Conduzir dinamicamente o *beam* consiste em estabelecer o valor dos vários seletores dos *multiplexers* em *runtime*. Este processo levou à criação do subsistema *beam steering* que atua em paralelo com o fluxo do sinal áudio. Os detalhes deste módulo aparecem na secção 4.5.

4.4.1 Exemplo de Funcionamento da Rede de Atrasos

Num exemplo simplificado demonstra-se o funcionamento da rede de atrasos por simulação da sua resposta a impulso. A Figura 4.4 representa um SR de 8 bit. As saídas dos vários *flip-flops* que o constituem são acessíveis em paralelo.

²Os blocos H representam o circuito de *drive* dos emissores ultrassónicos, já no circuito do AP.

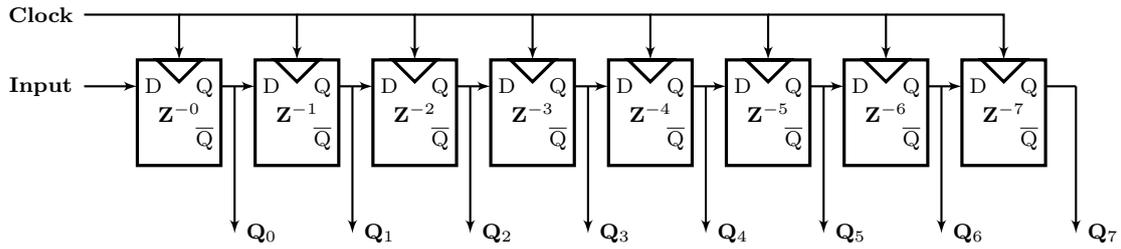


Figura 4.4: SR de 8 bits. A aplicação mais comum desta configuração é a conversão série paralelo.

Para a simulação da resposta a impulso considere-se que chega ao SR de 8 bit o sinal $x(n) = \{\dots, 0, 0, \boxed{1}, 0, 0, 0, 0, 0, 0, 0\}$. Definidos os seletores de três *multiplexers* em 0, 1 e 4, para A, B e C, passados oito períodos de relógio obtêm-se os gráficos da Figura 4.5.

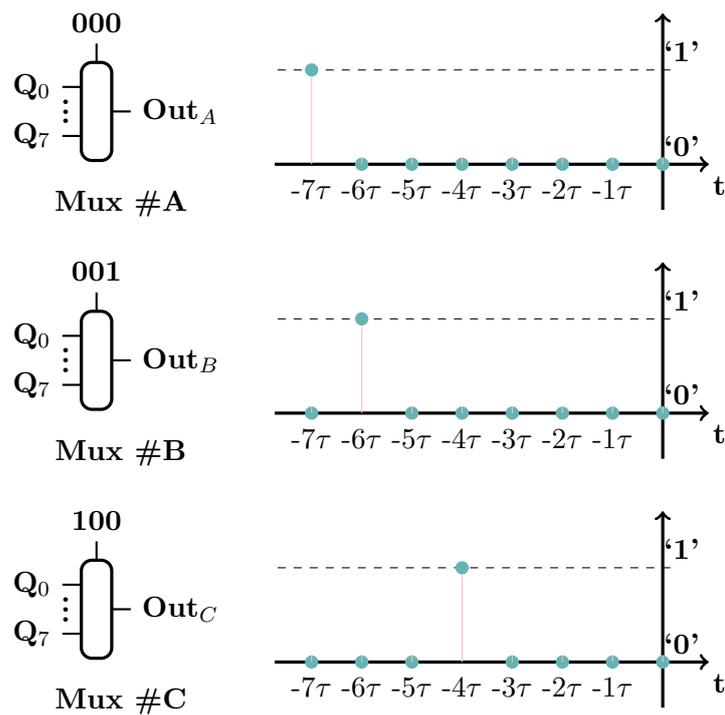


Figura 4.5: Os multiplexers revelam, a cada T_{clk} , o sinal $x(t)$ atrasado pelo SR de um número de amostras igual ao valor do seu seletor

4.5 Módulo de *Beam Steering*

O módulo de *beam steering* comanda a rede de atrasos do *beam former*. Este subsistema tem armazenado em memória as combinações de atrasos relativos, por emissor, para que o *beam* se forme segundo um ângulo dentro dos permitidos pelo sistema (entre $[-20,20]^\circ$, com resolução angular de 1°). O fluxo de sinal representado na Figura 4.6 mostra as operações efetuadas ao sinal que chega do sistema de visão pela interface *ethernet* à unidade de controlo.

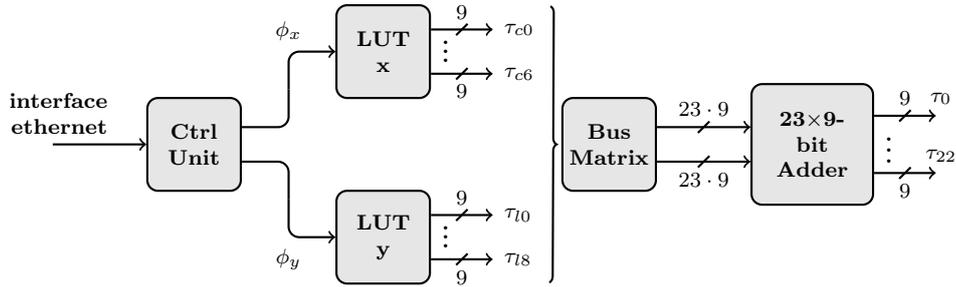


Figura 4.6: Fluxo dos sinais de controlo do *beam former*.

Os valores de desvio angular, nos registos ϕ_x e ϕ_y correspondem ao desvio com o plano yz e zx do *beam* (segundo o referencial da Figura 3.7). Por uma razão de simplicidade as duas componentes de ϕ foram separadas. Esta dissociação permite organizar os emissores do AP em linhas e colunas que compreendem emissores à mesma distância da referência, em cada componente. Os registos endereçam a LUT correspondente. Estas tabelas conjugam todas as possibilidades para os valores dos atrasos (τ_n), previamente calculados, para que o sinal de cada cada emissor do agregado seja atrasado devidamente; a LUT_x contendo os valores para as várias colunas, a LUT_y , para as várias linhas. Os valores são disponibilizados nas suas saídas em função do ângulo especificado. A tabela 4.2 mostra o conteúdo destas; para calcular o valor dos atrasos são usadas, respetivamente, as equações 4.4 e 4.5. As saídas de ambas as LUT são reorganizadas numa matriz de barramento, servem de entradas a um total de 23 somadores que, finalmente, geram os atrasos relativos (em amostras) de cada emissor do AP. Os vários τ produzidos servem de seletores aos *multiplexers* de 512:1 da rede de atrasos; tratam-se, portanto, de números inteiros de $\log_2(512) = 9$ bits.

$$\tau_{c_n} = \frac{F_{us} \cdot n \cdot d_x \cdot \sin(\phi_x)}{\nu_p} \quad n = 0, 1, 2, \dots, 6 \quad (4.4)$$

	\mathbf{c}_0	\mathbf{c}_1	\mathbf{c}_2	...	\mathbf{c}_6
$\mathbf{1}^\circ$	0	2	5	...	14
$\mathbf{2}^\circ$	0	5	9	...	28
$\mathbf{3}^\circ$	0	7	14	...	42
\vdots			\vdots		
$\mathbf{20}^\circ$	0	45	91	...	273

(a) LUT_x.

	\mathbf{l}_0	\mathbf{l}_1	\mathbf{l}_2	...	\mathbf{l}_8
$\mathbf{1}^\circ$	0	1	3	...	11
$\mathbf{2}^\circ$	0	3	6	...	22
$\mathbf{3}^\circ$	0	4	8	...	33
\vdots			\vdots		
$\mathbf{20}^\circ$	0	27	54	...	217

(b) LUT_y.

Tabela 4.2: As LUT usadas pelo módulo de *beam steering*.

$$\tau_{l_k} = \frac{F_{us} \cdot k \cdot d_x \cdot \sin(\phi_y)}{\nu_p} \quad k = 0, 1, 2, \dots, 8 \quad (4.5)$$

Capítulo 5

Resultados e testes

5.1 Largura de Banda do Altifalante Paramétrico

Com o objetivo de validar as técnicas referidas em 2.2.2 e estudar a resposta em frequência na banda audível destes dispositivos foi realizada uma sessão de medições. Esta sessão permitiu observar a geometria do feixe sonoro produzido através da leitura do espectro de um sinal transmitido com um AP comercial da NiCERA [34]. Para isso, foi gerado um *chirp* com incremento na frequência logarítmico, varrendo o espectro dos 50Hz aos 10kHz em 10 segundos. Este sinal foi pré-processado por forma a modular a fase de uma portadora ultrassónica a 40kHz, sintonizada com a frequência ressonante do dispositivo. O sinal foi captado por um microfone omnidirecional de espectro largo (50Hz a 100kHz).

A Figura 5.1 ilustra um espectro audível, obtido desta sessão, a um metro de distância. O *chirp* em banda base, ilustrada pela exponencial que passa pelas frequências mais baixas. As exponenciais que, a cada instante, passam por frequências múltiplas da primeira, correspondem a termos criados pela modulação de fase. Quanto maior for o coeficiente de modulação maior será o número destes termos. Uma vez que, como é descrito na secção 2.2.2, o sinal não é desmodulado, estes termos são transladados para a gama audível. No apêndice A descreve-se em detalhe a experiência realizada.

5.2 Desempenho do *Beam Former* Digital

Esta secção descreve um método usado para verificar o funcionamento do *beam former* digital construído. Numa primeira fase, utilizando o ISE da *Xilinx*, é criado um banco de testes que verifica o comportamento da rede de atrasos por via de simulação. Para

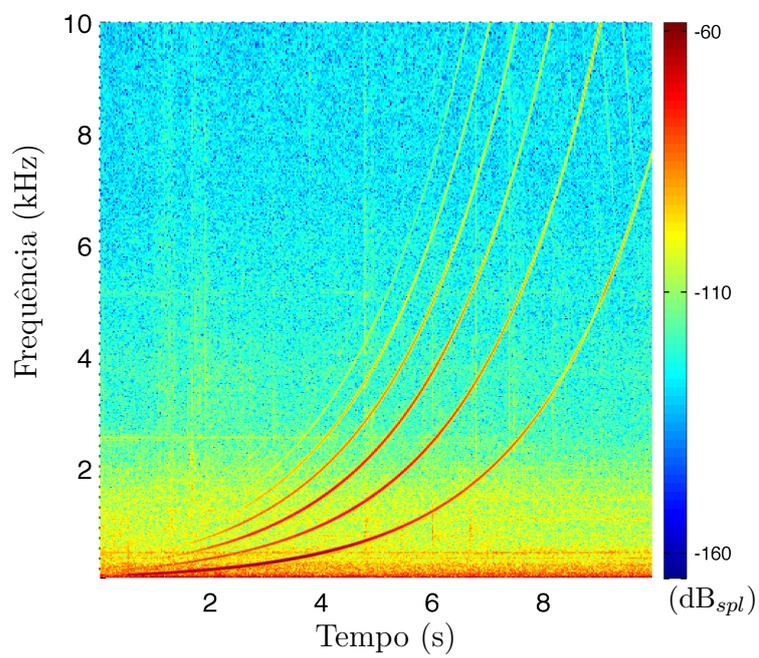


Figura 5.1: Espectro do sinal audível captado. O AP emitia uma onda sinusoidal a 40kHz modulada em fase por um *chirp* na gama audível.

garantir que estes sinais chegam corretamente ao AP, numa segunda fase, são medidos os sinais elétricos na interface I/O da placa de desenvolvimento. Fica por realizar uma experiência de onde se possa medir acusticamente o *beam* produzido pelo altifalante.

5.2.1 Simulação

Foi simulado o comportamento da rede de atrasos para três situações diferentes. Os resultados da simulação são apresentados na forma do agregado onde, em escala de cor, podem ser lidos os atrasos relativos atribuídos a cada um dos emissores (vide Figura 5.2).

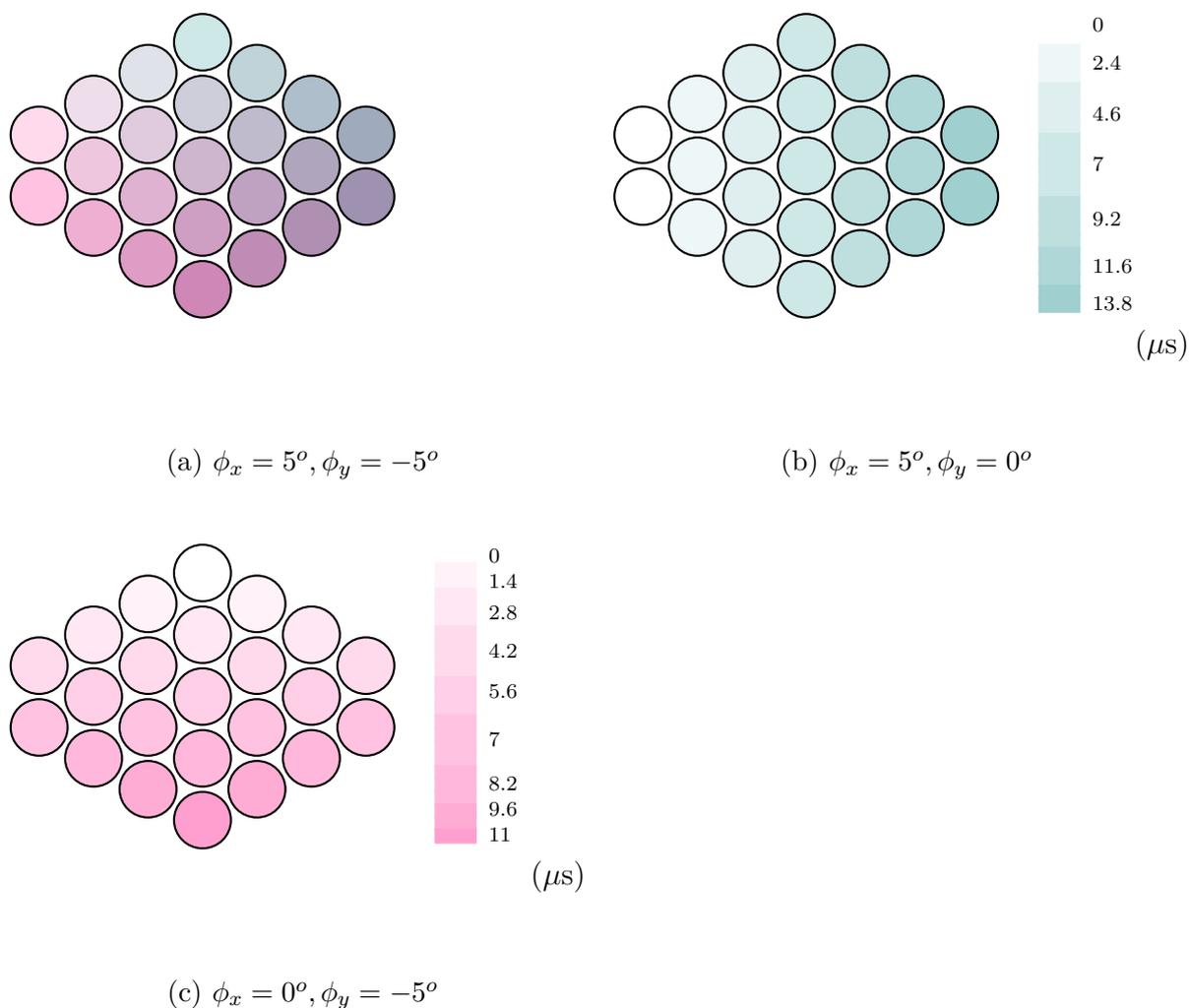


Figura 5.2: Simulação do *beam former*

5.2.2 Teste

Para verificar que o circuito funciona de acordo com a simulação foi feita uma experiência onde se testa os sinais elétricos gerados pelo *beam former*. Para um desvio de $\phi_x = 5^\circ$ da FDO, foram medidos com um osciloscópio os sinais que chegam aos emissores do AP construído ao longo das sete colunas do agregado. Tomando como referência um emissor da coluna zero (com atraso relativo nulo), foi possível obter os atrasos relativos subsequentes gerados pelo módulo. Os dados obtidos aparecem na Figura 5.3.

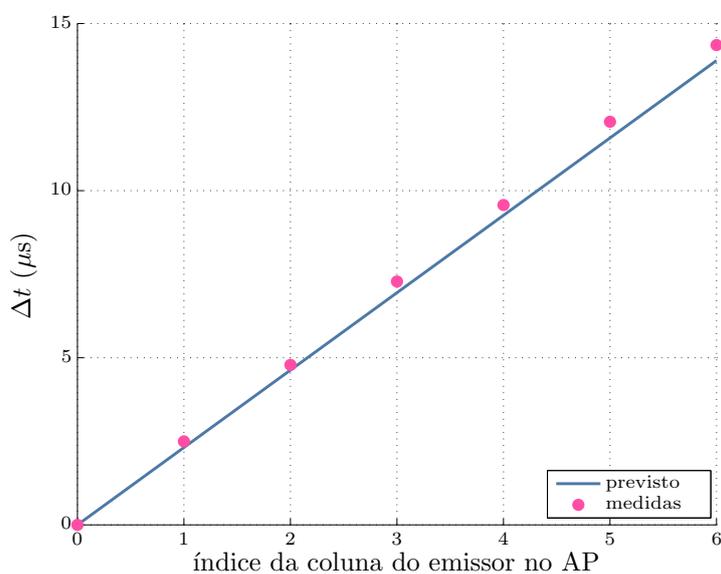


Figura 5.3: Atrasos relativos entre cada coluna do agregado, c_0, \dots, c_6 para um desvio $\phi_x = 5^\circ$

5.2.3 Discussão dos Resultados

Da simulação verifica-se o funcionamento esperado do *beam former*. Dos resultados práticos conclui-se que os sinais elétricos são gerados de forma correta e acompanham os resultados da simulação. Porém, identifica-se, na Figura 5.3, a propagação de um erro cumulativo para os sinais que sofrem atrasos superiores. Este erro provém da estrutura em árvore que a FPGA gera, de forma automática, para implementar os vários *multiplexers*. Devido a processos de otimização estas estruturas diferem para cada emissor. No sentido

de garantir controle do sistema, os *multiplexers* podem ser substituídos *buffer tri-state*, ou, em alternativa, os atrasos calculados podem ter em conta o erro acumulado por forma a compensá-lo,

5.3 Campo de Visão da Câmara

Para que o algoritmo de deteção facial possa estimar a distância do ouvinte à câmara de vídeo, por via de um modelo, registou-se a dimensão da cara da pessoa alvo fazendo aumentar a sua distância à câmara. Usa-se uma *webcam* de 720p, que equivale à resolução 1280×720 e *aspect ratio* 16 : 9.

A experiência consistiu em afastar a pessoa alvo da câmara de filmar entre os 0.6 e 2 metros com um passo de 0.2 metros. Registou-se o tamanho de um dos lados do retângulo dado pelo algoritmo de deteção que circunscreve a cara da pessoa. A relação inversa dos dados obtidos resulta na curva da na Figura 5.4. Tomando como referência a altura da cara da pessoa que serviu à experiência ($\approx 19.5cm$), a regressão quadrática obtida é usada diretamente pelo sistema de visão para estimar a distância do ouvinte ao aparato.

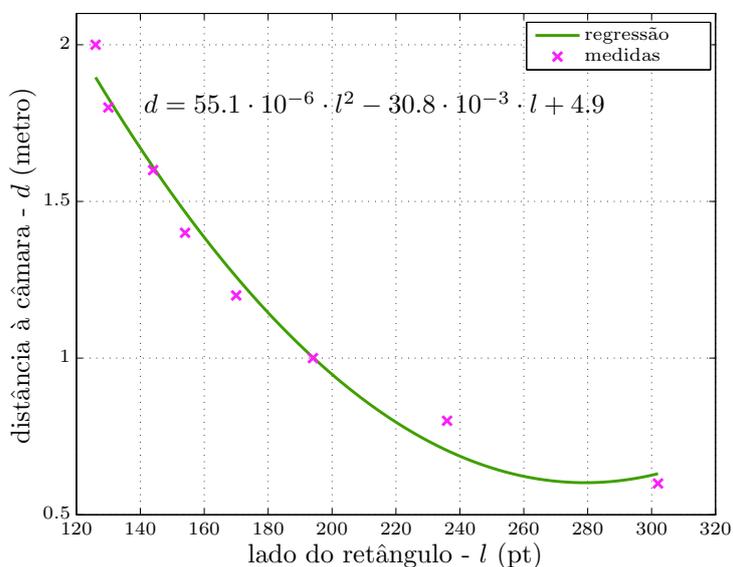


Figura 5.4: Modelo usado pelo sistema de visão para determinar a distância do ouvinte em função do lado do retângulo gerado pelo algoritmo de deteção facial.

5.4 Comunicação por IP

A comunicação PC-FPGA foi testada com o comando *ping* de onde se obteve um *round trip time* que ronda o milisegundo. O endereço do servidor TFTP é fixo (indicado na tabela 5.1). A informação é passada com sucesso ao servidor TFTP pelo comando:

```
tftp -i 192.168.1.10 put <filename>          # em Windows
```

```
curl -T <filename> tftp://192.168.1.10     # em sistemas Unix
```

O ficheiro binário comunicado à FPGA é composto 2 bytes reservados ao controlo do desvio do *beam* na componente *x* e 2 bytes na componente em *y* codificados em complemento para dois, para cada altifalante. Para além destes, um bit é reservado para sinalizar o início de operação da ADC. A cada *frame* processada pelo sistema de visão, se o algoritmo de deteção facial deteta uma cara, esta mensagem é passada à FPGA.

Tabela 5.1: Servidor tftp

IP address:	192.168.1.10
subnet mask:	255.255.255.0
TFTP port:	69

Capítulo 6

Conclusões e trabalho futuro

6.1 Conclusões

Os AP com *beamforming* funcionam como esperado. Consegue-se uma reprodução áudio com alguma definição. As medições realizadas ao feixe sonoro produzido por estes dispositivos permitiram caracterizar o seu comportamento oferecendo uma boa fotografia do efeito de distorção por intermodulação que ocorre quando reproduzem áudio.

Conseguiu-se projetar um sistema de drive dos transdutores muito eficiente e compacto. E a utilização das FPGAs permite ainda a utilização de um conversor $\Sigma-\Delta$ para testar com o AP sinais com modulação de fase e/ ou amplitude. No entanto, esta solução implicaria aumentar bastante a frequência de comutação dos *drivers* de saída, e para isso deve ser compensada a característica capacitiva dos emissores ultrassónicos.

A deteção em vídeo funciona e encontrou-se uma forma de estimar a distância da face detetada a partir dos dados fornecidos pelo algoritmo. A comunicação da localização da face também é realizada com sucesso usando uma comunicação IP.

O comportamento dos sinais elétricos que levam à condução do *beam* está dentro das especificações. Foram realizados testes de audição preliminares para verificar se com os *Auscultadores Virtuais* se obtinha um efeito estéreo semelhante ao conseguido com auscultadores convencionais. O resultado é satisfatório. No entanto ainda não foram realizados testes finais que permitam avaliar o desempenho do *beam former* em termos acústicos. Na Figura ?? Pode ver-se a fotografia do protótipo desenvolvido.

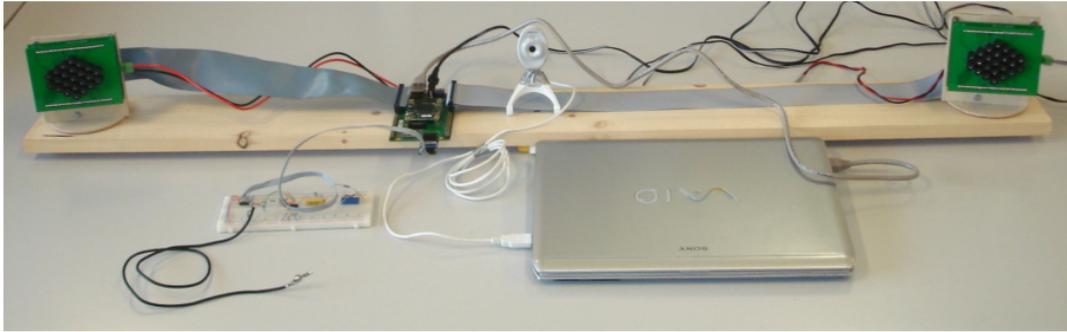


Figura 6.1: Protótipo do sistema de *Auscultadores Virtuais*

6.2 Trabalho Futuro

6.2.1 Reprodução Áudio com Altifalante Paramétrico

Inversão da não linearidade

A técnica para reprodução áudio com AP ótima é ainda desconhecida. Embora as técnicas usadas o permitam, prevê-se que a inversão do fenómeno não-linear, que produz os termos audíveis com estes agregados, venha a melhorar a sua resposta. Atualmente, as técnicas usadas são uma herança dos sistemas de comunicação. A sua aplicação nestes altifalantes não é, de todo, adaptada ao fenómeno em causa.

Áudio digital

Nos *Auscultadores Virtuais* o sinal áudio chega por uma interface *mini-jack* analógica. Com este standard a grande maioria dos sistemas de reprodução áudio podem ser ligados ao aparato. Porém, a opção de reproduzir sinais áudio por uma interface digital trará algumas vantagens. Em primeiro, eliminam-se fontes de ruído que surgem nos circuitos de acondicionamento e conversão do sinal analógico. Em segundo, consegue-se uma resolução do sinal áudio digital bastante superior. Este sinal pode ser passado pela interface *ethernet*.

6.2.2 Sistema de Visão em FPGA

As tarefas de deteção facial em vídeo podem ser implementadas em FPGA [35]. O uso do PC, neste projeto, traz vantagens na facilidade e velocidade de implementação.

6.2.3 Configuração Alternativa para *Auscultadores Virtuais*

No desenvolvimento do projeto surgiram algumas alternativas à configuração proposta para os *Auscultadores Virtuais*. Delas realça-se o par *Câmara-AP*. A ideia é que, com este novo dispositivo, pudesse ser coberta uma maior região do espaço.

Cada par teria uma FPGA dedicada. Estes comunicariam tanto mensagens de controle como o sinal áudio por IP. Assim, poderiam ser usados em qualquer número. Com uma gestão eficiente desta configuração, um *beam* destinado a um ouvido específico seria produzido pelo altifalante mais bem posicionado para o fazer. Este sistema conseguiria aumentar bastante a liberdade de movimentos do ouvinte.

Apêndice A

Feixe Sonoro Produzido por um Altifalante Paramétrico Comercial

A.1 Objetivo

Com o objetivo de validar as técnicas que permitem gerar som audível com Altifalantes Paramétricos (AP), e estudar a resposta em frequência áudio destes dispositivos, foi realizada uma sessão de medições ao sinal acústico produzido com estes. As medidas permitem observar o espectro do sinal transmitido com um altifalante comercial (NiCERA [34]) em toda a gama audível e ultrassônica, até a um máximo de 96 kHz (por Nyquist). Para isso, foi gerado um *chirp* de incremento de frequência logarítmico, varrendo o espectro dos 100Hz aos 10kHz em 10 segundos. Este sinal foi pré-processado digitalmente por forma a modular a fase de uma portadora ultrassônica a 40kHz, sintonizada com a frequência ressonante dos emissores do agregado. Os sinais digitais envolvidos são processados com frequência de amostragem $192kHz$. O sinal foi captado por um microfone omnidirecional de espectro largo (50Hz a 100kHz).

Neste apêndice descreve-se o procedimento seguido pela experiência e apresentam-se os resultados de onde se obtém uma representação da geometria do feixe sonoro produzido na gama audível. As medições da onda acústica afastando o microfone até aos 8 metros de distância, fazendo variar o azimute dos altifalante entre os 0° e os 60° . Destas medidas consegue-se extrapolar o diagrama de radiação do AP.

A.2 Esquema da Montagem

O *setup* é composto por um AP num suporte rotativo com escala, uma fita métrica, a sobrepor ao eixo de propagação da onda acústica ao longo de 10 metros, e um microfone, na Figura A.1. Este esquema é suportado por um conjunto de aparelhos eletrônicos, descritos na Figura A.2, e que devem ser ligados como ilustrado.

Nas próximas subsecções descreve-se o aparato experimental, lista-se o material necessário e descreve-se o procedimento tomado.

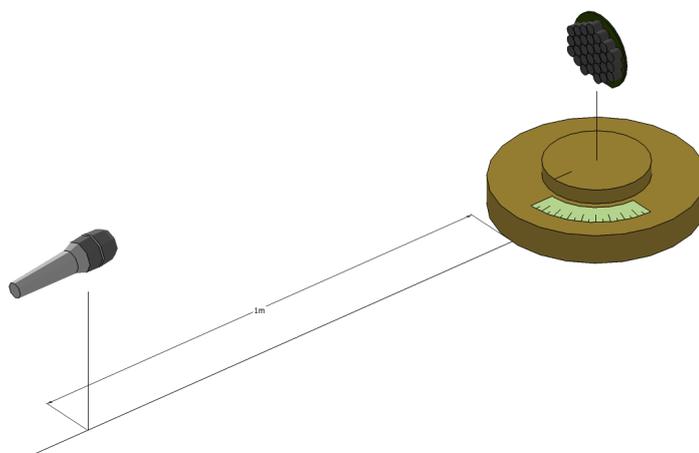


Figura A.1: Montagem da experiência

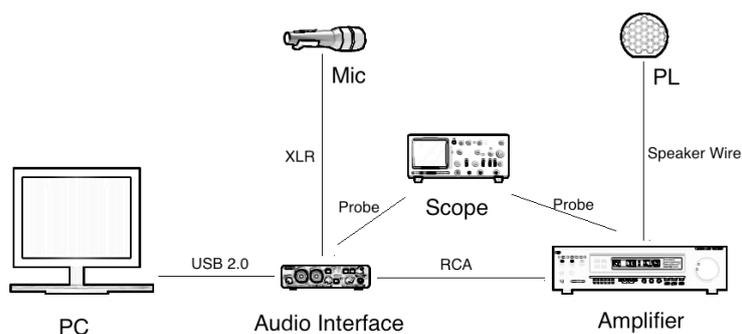


Figura A.2: Esquema de ligações do material

Script de Apoio Um *script MatLab* serve de apoio à experiência, lança no AP o sinal acústico, gerado e processado previamente, enquanto faz a sua captação pelo microfone. As operações são coordenadas através do computador com *MatLab*. Após cada aquisição, o

script indica a posição seguinte para o azimuth do altifalante, ou a distância do microfone. Entre cada medição é possível realizar uma *Fast Fourier Transform* (FFT) que possibilita a verificação rápida das medições ainda em campo.

As leituras são salvas em ficheiros *dataX-Y.mat* que incluem no nome o índice da posição onde esta foi feita, promovendo uma análise de dados automatizada. No ficheiro *logfile.m* são salvos os parâmetros da experiência.

A.2.1 Lista de material

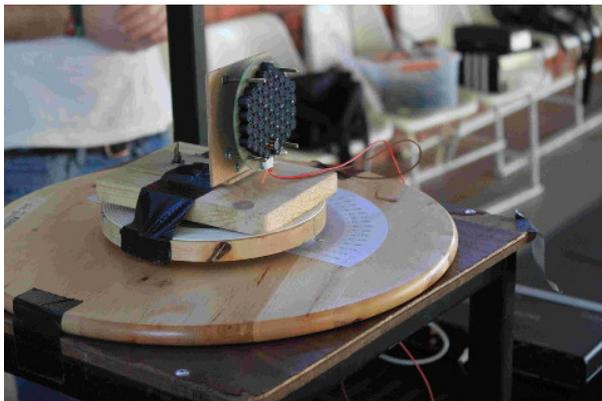
- PC (com *MatLab*)
- Interface áudio *Roland OctaCapture*
- Amplificador áudio
- Altifalante Paramétrico
- Microfone *Sanken CO100K*
- Osciloscópio
- Suporte rotativo para o altifalante com escala de ângulo
- Guia com 10m de comprimento e escala de 1m
- Marcador
- Extensão elétricas quádrupla
- Cabos

A.2.2 Procedimento

1. Montagem do Equipamento:
 - (a) Ligar o equipamento de acordo com a Figura A.2.
2. Calibrar o azimuth 0° :
 - (a) Fixar a fita métrica junto da fonte.
 - (b) Estender a fita numa região central e fixar com adesivo.
 - (c) Colocar o microfone na posição mais afastada da guia.
 - (d) Ajustar o altifalante no suporte de modo a obter um máximo no valor de energia lido pelo microfone.
3. Captação:
 - (a) Correr o *script MatLab*.
 - (b) Seguir os Passos indicados.

A.3 Notas da experiência

Foram realizadas as medições no pavilhão Aristίδes Hall no dia 2 de Janeiro de 2013. Mostra-se, na Figura A.3, algumas fotos tiradas no decorrer da experiência. De seguida são expostos os parâmetros definidos para a sessão e alguns detalhes do procedimento.



(a) Altifalante paramétrico com suporte rotativo



(b) Medições a 1 metro



(c) Medições acima dos 4 metros

Figura A.3: Fotos tiradas à experiência no pavilhão Aristίδes Hall

Variou-se o azimute do altifalante dos 0° aos 60° com um passo de 10° . O microfone é colocado à distância de 1 a 8 metros com passo de 1 metro. O volume do amplificador foi fixo durante todas as medições fazendo o *drive* do AP ($\approx 4V$), garantindo que o microfone não saturava no ponto mais próximo da fonte.

A sensibilidade do microfone foi aumentada de 17dB a partir dos 4 metros e mais 5dB a partir dos 6 metros. No sentido de reduzir e absorver as reflexões produzidas no chão do pavilhão, o suporte ao altifalante foi colocado numa cadeira em cima de uma mesa,

e, a partir dos 5 metros de distância, foram colocadas duas esponjas numa região entre o microfone e o altifalante.

Aos 7 metros fizeram-se medidas adicionais para os ângulos 70° 80° e 90° .

Aos 8 metros e 0° foi feita uma medição com o microfone desligado no sentido de identificar algum tipo de *cross-talk* entre os vários aparelhos. O resultado foi uma leitura nula.

A.4 Análise de Dados

A.4.1 Resposta do Microfone

A resposta em frequência do microfone *Sanken CO100K*, dada pela Figura A.4, é calculada a partir de gráfico fornecido em papel pelo fabricante. Em todas as medições efetuadas compensa-se esta característica, em processamento digital, de maneira a obter valores de *Sound Pressure Level* (SPL).

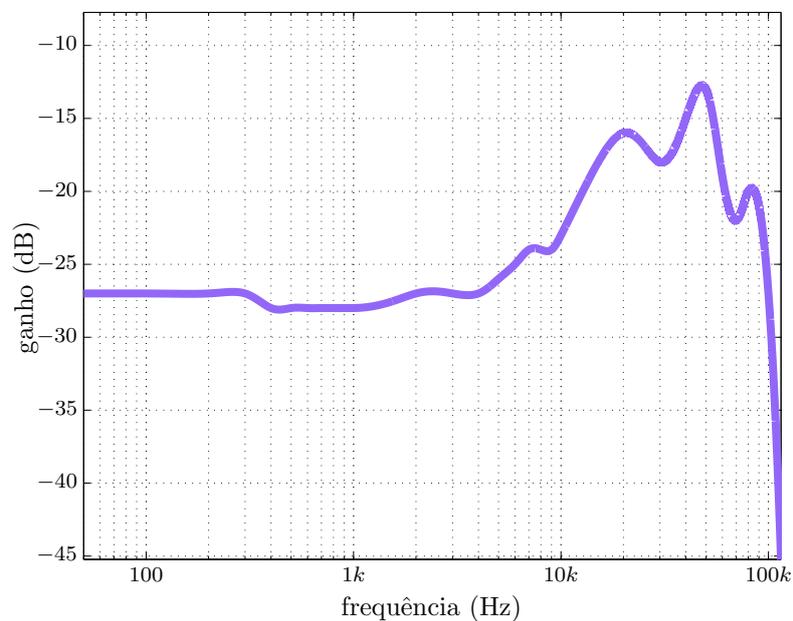


Figura A.4: Resposta em frequência do microfone *Sanken CO100K*

A.4.2 Análise de Dados

Na Figura A.5 ilustra-se o espectrograma registado em toda a gama de frequências possível. O sinal é adquirido a um metro de distância e azimute nulo.

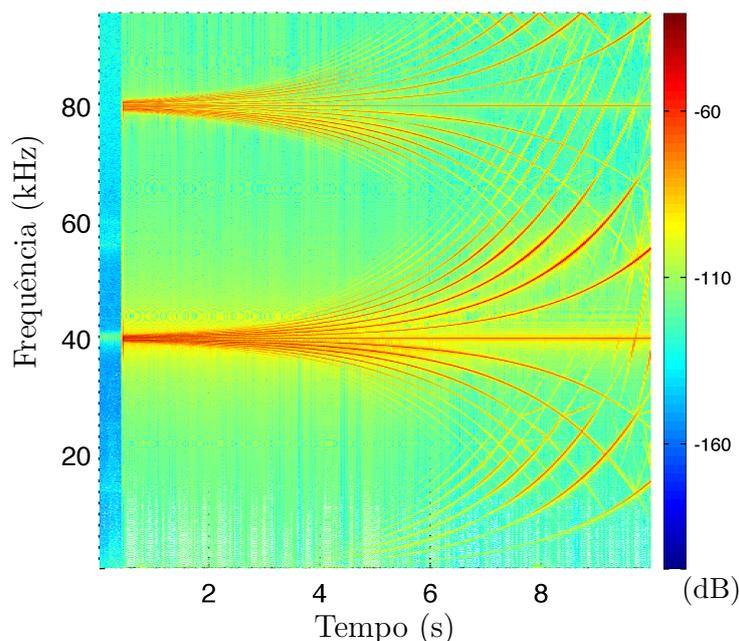


Figura A.5: Espectro do sinal transmitido pelo AP. Gama audível e ultrassónica

As Figuras A.6 mostram alguns dos espectrogramas adquiridos na gama audível para distâncias e azimute variáveis.

Em pós-processamento, os dados obtidos foram agregados por forma a gerar os diagramas de radiação da Figura A.7. Estes revelam a pressão acústica média do sinal desmodulado, em *SPL*, divididas em quatro bandas de 2kHz. Também foi calculado o valor médio do ruído nas diferentes bandas de frequência. A informação agregada nestes diagramas permite tirar conclusões por comparação direta do sinal captado a diferentes distâncias e ângulos, em relação à fonte.

A.5 Discussão

Durante a experiência foi detetado um problema de gama dinâmica na captação. Uma vez que o feixe ultrassónico atinge valores de energia muito altos em comparação com a

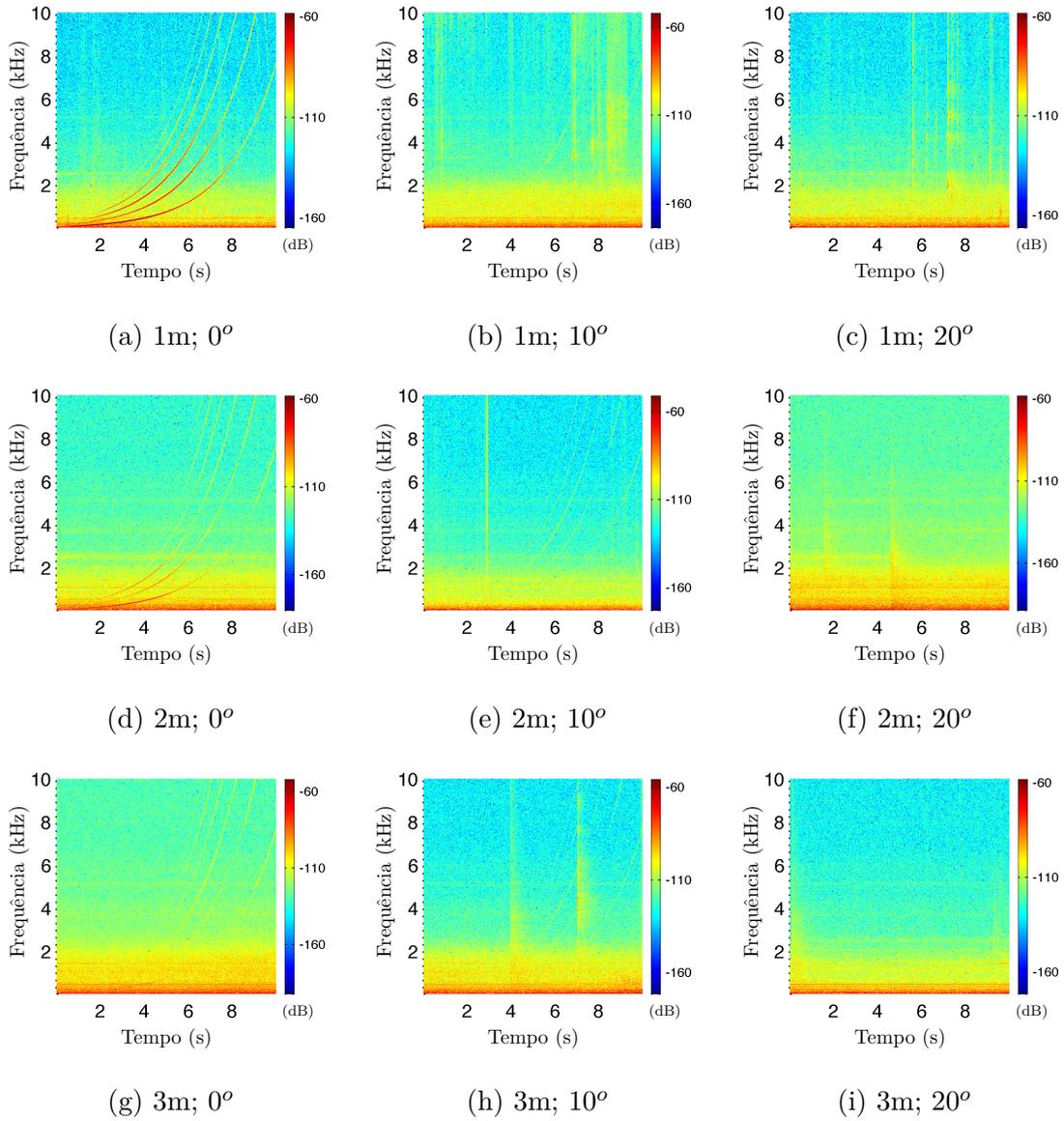
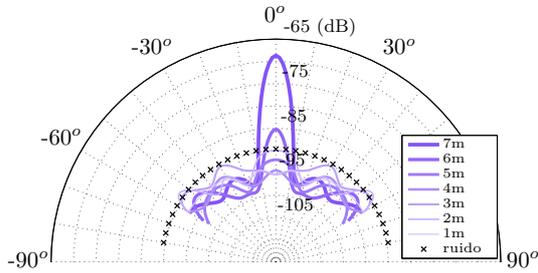
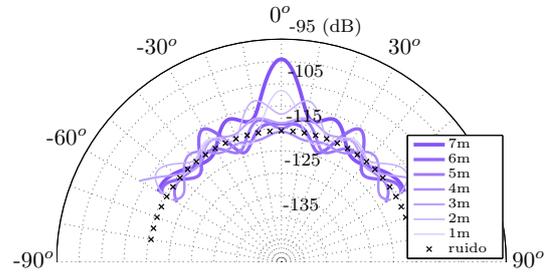


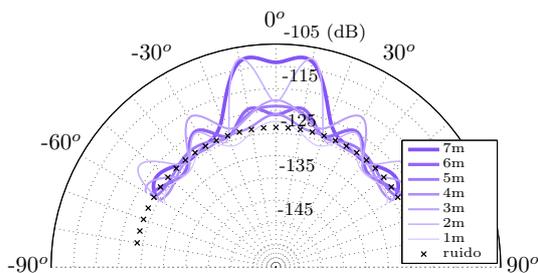
Figura A.6: Medições do espectro audível



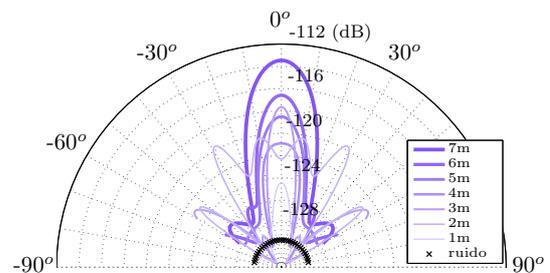
(a) banda: [0, 2]kHz



(b) banda: [2, 4]kHz



(c) banda: [4, 6]kHz



(d) banda: [6, 8]kHz

Figura A.7: Diagramas de radiação do altifalante paramétrico

gama audível, a sua aquisição deveria ser separada, ainda no domínio analógico, por um *cross-over*. De seguida seriam convertidas para o domínio digital por unidades independentes. Nesta experiência, para não saturar o *Analog/Digital Converter* (ADC) limitou-se a intensidade máxima de transmissão. Este ponto é muito importante pois a experiência trata de um fenómeno não linear que ocorre para níveis de pressão acústica elevados. De qualquer forma, os dados demonstram a direcionalidade do feixe sonoro, a partir dos 10° fica clara a sua forte atenuação.

Nota-se um problema de sincronismo entre a gravação e transmissão do sinal: a gravação é iniciada 0.5s mais cedo. Resulta que o *chirp* não é medido na sua totalidade, chegando até 8kHz.

Do espectrograma da Figura A.5 pode identificar-se a risca horizontal, marcando 40kHz, que corresponde à onda portadora; as riscas que se afastam desta, são próprias do espectro de um sinal PM com coeficiente de modulação $\delta\phi = \pi$ [11]. O espectro audível aparece por distorção de intermodulação, assim como uma réplica que aparece em torno dos 80kHz. Esta representação revela-se uma boa “fotografia” do fenómeno não linear que leva à reprodução de áudio com o agregado ultrassónico.

Os espectrogramas da Figura A.6 mostram o espectro audível registado para diferentes posições da experiência. Os diagramas de radiação, obtidos destes, espelham os dados da experiência para o azimute de 0° aos -60° . Pequenos desvios do microfone na calibração do azimute nulo resultam na duplicação do pico de intensidade medido, deslocando-o do centro.

A.6 Conclusão

Nas experiências realizadas consegue-se medir a característica de direcionalidade associada aos AP. Obteve-se com sucesso os diagramas de radiação para diferentes bandas do espectro audível. A análise do espectro audível e ultrassónico deixa uma imagem clara do processo de distorção harmónica, responsável por transladar o espectro sinal transmitido pelo agregado de emissores ultrassónicos para a banda audível.

Apêndice B

Modelo de Mason para o Emissor Ultrassônico MA40S4S.

B.1 Objetivo

Pretende-se obter um modelo analítico dos transdutores ultrassônicos que serão usados na construção do Altifalante Paramétrico (AP). Obtém-se o modelo do *MA40S4S* tendo como base o circuito equivalente de Mason para transdutores piezo-elétricos. Para isso, faz-se uma análise em frequência da resposta do emissor. O objetivo é que com este modelo se possa simular o comportamento do emissor quando é sujeito a diferentes circuitos de *drive* e/ ou estímulos [22].

B.2 Circuito Equivalente de Mason

O circuito equivalente de Mason para transdutores piezo-eletricos aparece na Figura B.1. Trata-se de um circuito ressonante em duas frequências muito próximas, f_s e f_p , onde se obtém um mínimo e máximo de impedância. Na Figura B.1 vem a resposta em frequência típica da impedância de um transdutor deste tipo.

B.2.1 Medida da Resposta do Transdutor

Para obter o modelo foi usado o divisor de tensão da Figura B.2. Recorrendo a um gerador de sinal e uma resistência $R_{in}=10k\Omega$, foi registada a onda de tensão no transdutor fazendo variar a frequência do sinal de entrada.

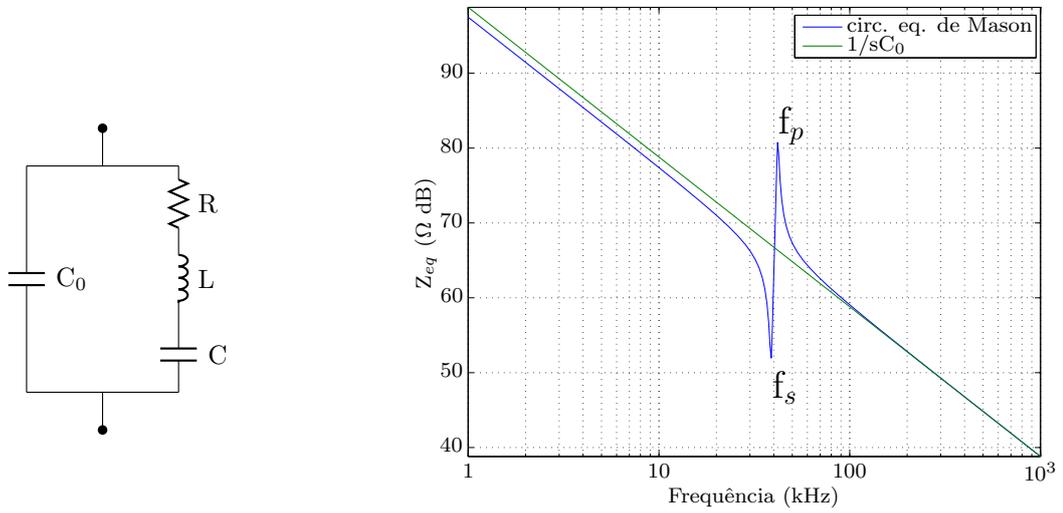


Figura B.1: Modelo de um transdutor piezo-eletrico

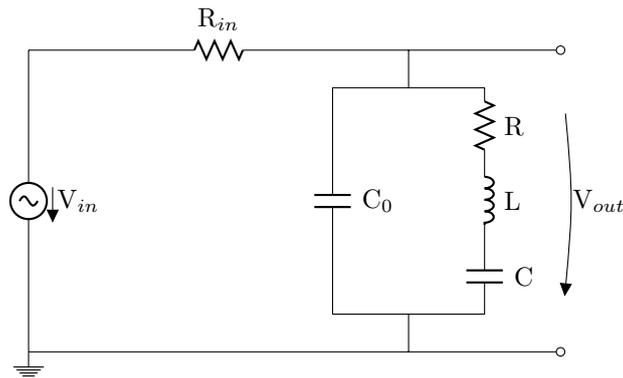


Figura B.2: Circuito usado nas medições

Os parâmetros C_0 , R , L e C são obtidos da análise da resposta em frequência do transdutor da seguinte forma[36] [37] [22]:

Medição de C_0

A impedância de C_0 pode ser estimada a partir dos valores medidos de impedância do transdutor a frequências bem inferiores às de ressonância, onde o ramo LC série se comporta como uma alta impedância. Para o circuito da Figura B.2, ficamos com o divisor de tensão dado pela seguinte equação:

$$\frac{V_{out}}{V_{in}} = \frac{Z_{C_0}}{Z_{C_0} + R_{in}} \quad (\text{B.1})$$

Medição de L e C

A relação entre a indutância L e a capacidade C é obtida pela equação B.2 para à frequência de ressonância f_s , onde se dá um mínimo de impedância. Os valores, de L e de C , ficam definidos ao resolver a segunda equação do sistema, B.3, para o máximo de impedância do circuito, ponto de ressonância dos dois ramos em paralelo, f_p .

$$f_s = \frac{1}{2\pi\sqrt{LC}} \quad (\text{B.2})$$

$$f_p = \frac{1}{2\pi\sqrt{L\frac{CC_0}{C+C_0}}} \quad (\text{B.3})$$

Medição de R

Depois de definidos os parâmetros do modelo, C_0 , C e L , e medida a impedância do transdutor em qualquer frequência arbitrada, o valor da resistência R obtém-se da função transferência da impedância do circuito equivalente de Mason, na equação B.4:

$$Z_{eq} = \frac{s^2LC + sRC + 1}{s(s^2CC_0L + sCC_0R + C + C_0)} \quad (\text{B.4})$$

B.2.2 Dados da Experiência

Os dados obtidos do circuito de medição são apresentados na tabela B.1. Trata-se de uma amostragem na frequência da relação V_{out}/V_{in} : a azul, f_s , a vermelho, f_p .

Tabela B.1: Resposta do transdutor

frequência [kHz]	1.5	2.5	5	7.5	10	12.5	15	17.5	20	25	30	38.8	41.9
$20 \log \left(\frac{V_{out}}{V_{in}} \right) [dB]$	-0.1	-0.4	-1.8	-3.3	-4.8	-6.1	-7.4	-8.6	-9.5	-12.9	-15.0	-28.7	-5.0

B.2.3 Resultados

Os parâmetros do modelo obtidos aparecem tabela B.2. A resposta em frequência deste foi feita em *MatLab*. A Figura B.3 mostra a concordância entre os valores medidos e a simulação.

Tabela B.2: *muRata MA40S4S*

C_0	1.8nF
R	403.4 Ω
L	55.8mH
C	301.5pF

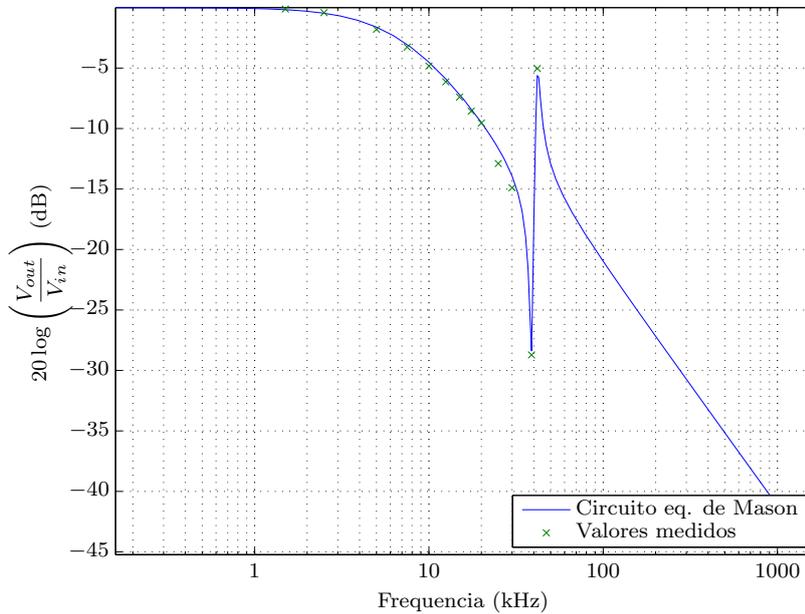


Figura B.3: Resposta do transdutor ultrassônicos *MA40S4S*

B.3 Teste do *Drive* do MA40S4S

Nesta secção é feita a simulação *Spice* de um circuito de teste para o *drive* do transdutor. A adequação do modelo obtido é verificada por comparação com características fornecidas na documentação do fabricante.

B.3.1 Simulação

O *drive* do transdutor é feito por *switching* em configuração H, ilustrado na Figura B.4a, este segue a sugestão dada no manual de aplicação do fabricante [38]. Foram usados inversores CMOS simples, construídos a partir dos modelos *Spice* de MOSFETs (Figura B.4b), e uma fonte de sinal quadrada com *duty-cycle* a 50%.

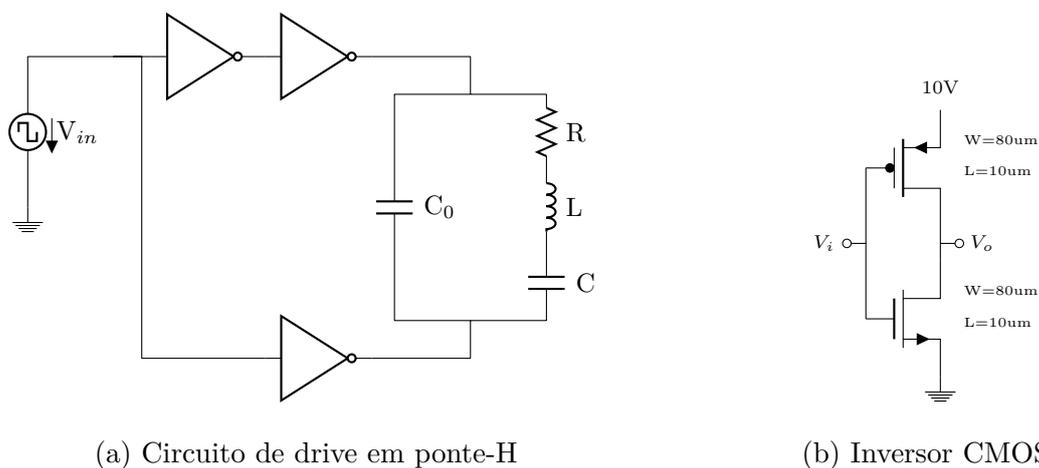


Figura B.4: Esquema do circuito simulado em *Spice*

B.3.2 Análise de Dados

Da simulação obtém-se a curva de potência absorvida na resistência R do modelo equivalente de Mason, na Figura B.5, fazendo variar a frequência do estímulo. Para isso fez-se uma análise paramétrica em *Spice* onde se altera o parâmetro de largura de pulso da fonte, mantendo o *duty-cycle* em 50%. O gráfico é obtido por amostragem na frequência entre os 30kHz e os 50kHz com passo de 500Hz. O gráfico da Figura B.6 retirou-se do *datasheet* do emissor, em [36]. Este comporta uma amostragem em frequência, na mesma

gama, para pressão acústica produzida pelo transdutor, adquirida por um microfone a 20 cm de distância.

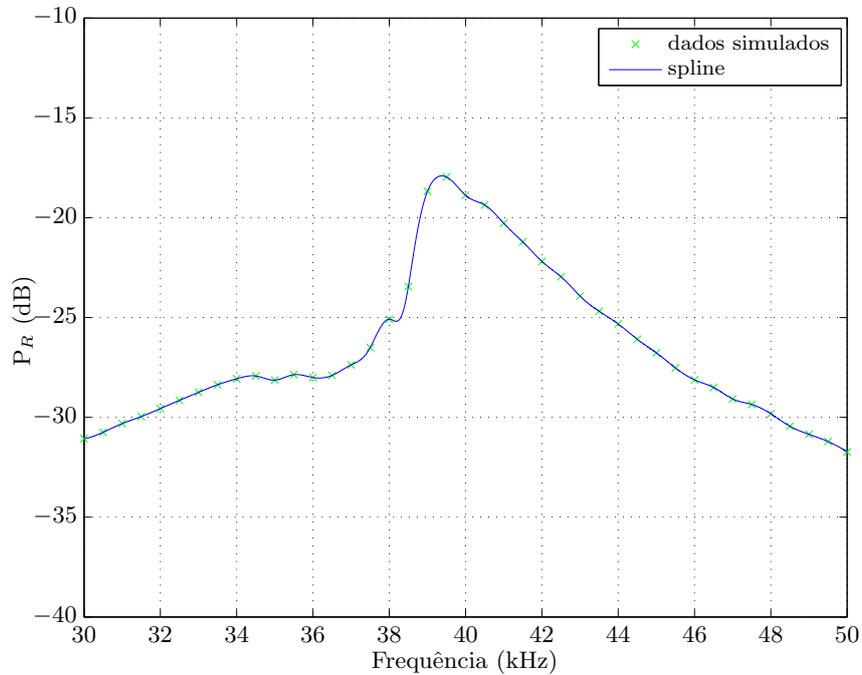


Figura B.5: Simulação da potência absorvida pela resistência R do modelo (Análise na frequência)

B.4 Conclusão

Conclui-se que o circuito equivalente de Mason para transdutores piezo-elétricos, consegue uma boa aproximação à impedância do transdutor real. O gráfico obtido na Figura B.5 acompanha a resposta em frequência dada pelo fabricante na Figura B.6. A análise da potência absorvida na resistência do modelo, por simulação, deve comportar toda a energia usada na conversão dos sinais elétrico em pressão acústica. No entanto, deve existir um erro associado às perdas do sistema.

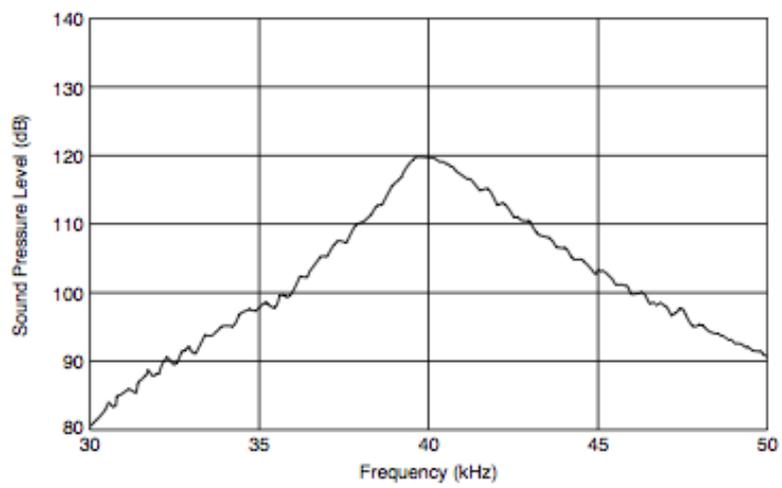


Figura B.6: Resposta em frequência da potência acústica do emissor (0dB=20uP)

Apêndice C

Projeto do Altifalante Paramétrico para *Beamforming*

C.1 Objetivo

Para que seja possível usar as técnicas de *beamforming* com Altifalante Paramétrico (AP), este tem de oferecer, necessariamente, o controlo individual de cada um dos emissores no seu agregado. Este apêndice descreve os vários passos do desenvolvimento de um altifalante customizado para usar no sistema de *Auscultadores Virtuais*. O projeto começa pela simulação do circuito de *drive* para um único emissor. São também apresentados os resultados de um teste em placa branca do mesmo circuito. Por fim, dão-se a conhecer os detalhes de construção do dispositivo.

O AP usa o emissor MA40S4S. Este trabalho aparece no seguimento do estudo realizado no apêndice B, de onde se obtém um modelo para simulação do transdutor.

C.2 Esquema do Circuito de *Drive*

O esquema para o circuito proposto aparece na Figura C.1. O circuito atua em modo *switching* numa configuração H. Faz uso de *buffers* digitais *Complementary Metal Oxide Semiconductor* (CMOS) que permitem comutações rápidas (na ordem das dezenas de nanossegundos) e com grande capacidade de *drive*. O sinal que controla a comutação dos *buffers* chega diretamente da *Field Programmable Gate Array* (FPGA). Com lógica adicional cada *buffer* conduz em regime de exclusividade. Usando uma fonte de alimentação unipolar ($+V_{dd}$), consegue-se excitar a carga com $\pm V_{dd}$.

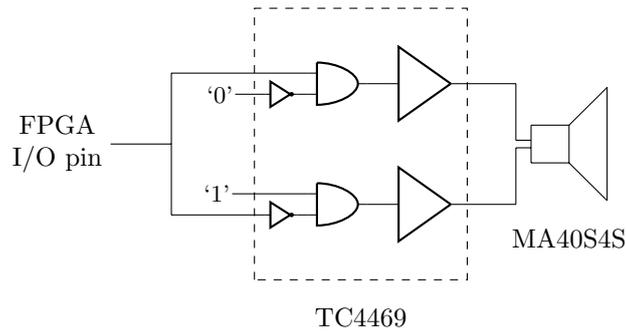


Figura C.1: Circuito de *drive* elementar.

Para a realização deste circuito foi escolhido o TC4469 CMOS *Quad Driver* da *Microchip*. Listam-se as principais características e vantagens que este Circuito Integrado (CI) traz nos seguintes pontos:

- Tem elevada capacidade de drive: pode comutar de $V_{OL} = 0V$ até um máximo de $V_{OH} = V_{dd} = 18V$ em dezenas de nano-segundo com cargas capacitivas na ordem dos $2nF$
- Fornece quatro *buffers* servindo a dois transdutores.
- Lida com níveis lógicos standard *Low Voltage (LV)*CMOS compatíveis com os sinais de controlo provenientes de uma FPGA.
- Implementa a lógica necessária para controlar os *buffers* em regime de exclusividade (vide a Figura 3.10).

Por via de simulação, pretende-se prever o comportamento do TC4469, nesta configuração, quando conduz cargas muito capacitivas, como que é o caso do MA40S4S que, na sua frequência nominal, possui uma capacidade equivalente $C_{@40kHz} = 2550pF$ (ver o *datasheet* [36]). Um bom *drive*, neste caso, significa que o CI consegue manter nos terminais de saída aproximadamente a tensão de alimentação dos *buffers* ($\approx V_{dd}$). O circuito não deve introduzir distorção na onda de saída, e, deve conseguir comutações rápidas, com tempos de transição na ordem dos especificados.

C.3 Simulação

Para a simulação em *spice* foi usado o esquema da Figura C.2. Aqui, o transmissor ultrassónico aparece na forma do circuito equivalente de Mason. Os parâmetros do circuito ressonante são dados na tabela C.1. O modelo *spice* do TC4469 é fornecido pelo fabricante em [39]. O CI é alimentado com $V_{dd} = 10V$. Segundo o seu *datasheet* [23], conseguirá manter na sua saída $V_{OH} \approx V_{dd}$. O estímulo é recriado por uma fonte de pulsos quadrados com frequência $40kHz$ e *dutty cycle* 50%. O níveis de tensão são $V_{low} = 0V$ e $V_{high} = 3.3V$.

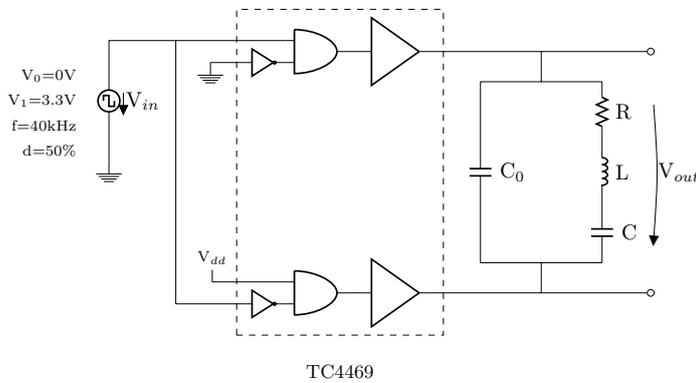


Tabela C.1: MA40S4S

C_0	1.8nF
R	403.4 Ω
L	55.8mH
C	301.5pF

Figura C.2: Esquema para a simulação em *Spice*.

C.3.1 Resultados da Simulação

A forma de onda de tensão aos terminais do modelo do transdutor, V_{out} , é Figura C.3 em cima. O gráfico mostra que o CI é capaz de realizar o *drive* correto do transdutor, com tempos de transição de nível muito rápidos.

Na Figura C.3 em baixo, vem a forma de onda de tensão aos terminais da resistência R do modelo equivalente de Mason. O comportamento passa banda do circuito ressonante faz com que a onda de tensão, nestes pontos, assuma a forma de uma senoide. O transitório do sistema pode ser visto na Figura C.4, onde aparece a curva de potência absorvida pela resistência, desde o instante inicial da simulação. A forma de onda da Figura C.3 é obtida em instantes afastados do pico *overshoot*.

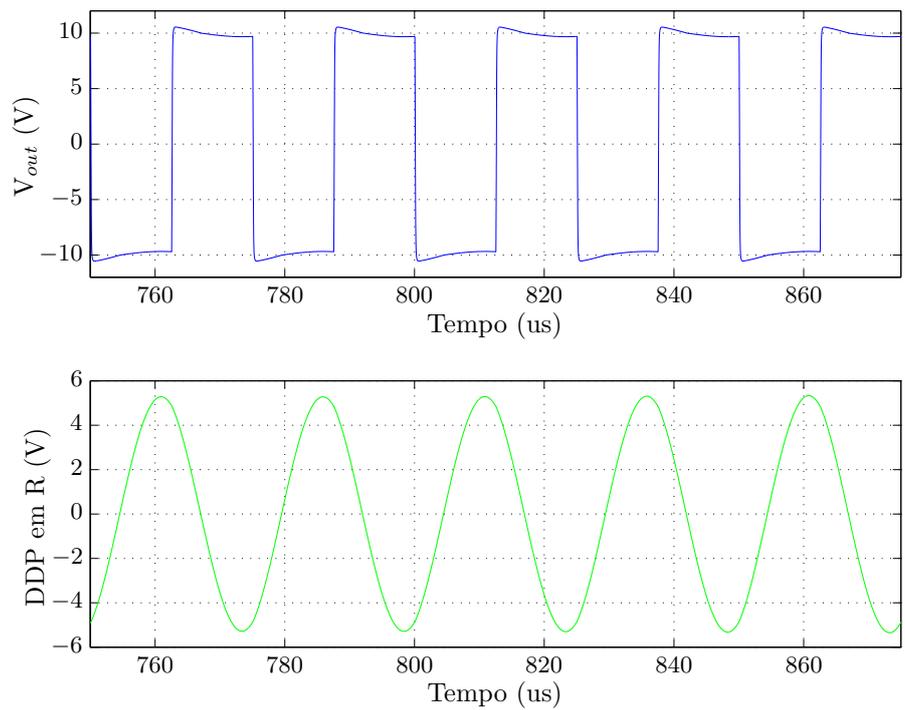


Figura C.3: Resultados da simulação. Em cima, a tensão aplicada ao transdutor V_{out} . Em baixo a diferença de potencial aos terminais da resistência R do modelo equivalente de Mason.

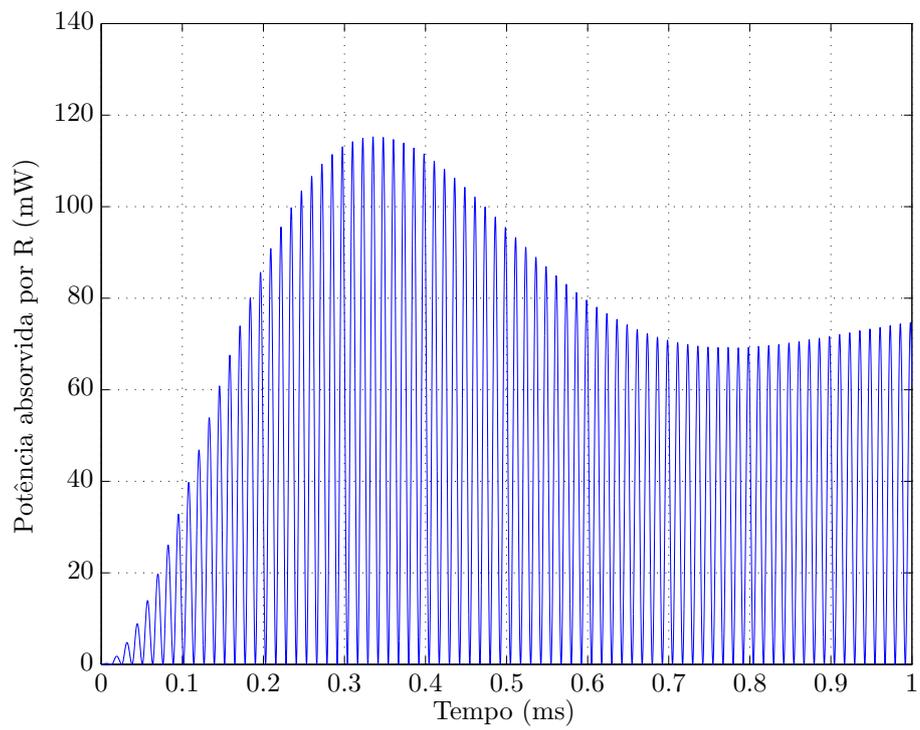


Figura C.4: Resposta transitória da potência absorvida na resistência R, no momento inicial da simulação.

C.4 Teste do Circuito

O circuito da Figura C.1 foi testado em *placa branca*. Conforme simulação, o estímulo realiza-se com uma fonte de sinal analógica. Foi usado um *sample* do TC4469 em empacotamento *Dual In-line Package* (DIP) onde foram colocados, adicionalmente, condensadores de desacoplamento da sua alimentação, um cerâmico de $0.1\mu\text{F}$ e um eletrolítico de $1\mu\text{F}$, seguindo as indicações do *datasheet* [23].

O objetivo é confirmar de que, no circuito real, a forma de onda de tensão que excita o transdutor segue a onda simulada.

C.4.1 Resultados Práticos

O gráfico de tensão de saída, V_{out} , da Figura C.5, foi obtido através do osciloscópio. De onde se conclui que o *drive* é realizado conforme o previsto. Este circuito pode agora ser replicado, para os 23 transdutores, numa montagem em *Printed Circuit Board* (PCB).

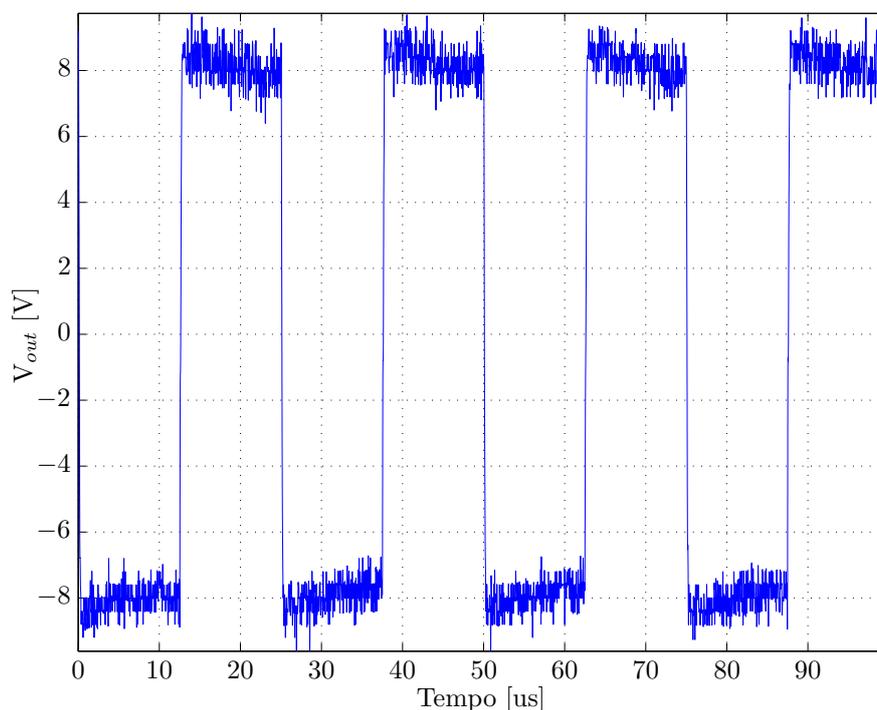


Figura C.5: Tensão V_{out} medida no circuito real.

C.5 Desenho do Altifalante Paramétrico

Esta secção trata do desenho dos PCB que formam o AP. Para o desenho dos circuitos foi usada a ferramenta *Easily Applicable Graphical Layout Editor* (EAGLE). Cada altifalante é composto por dois PCB, o primeiro contém o agregado de emissores (na Figura C.6), o segundo, os CI que fazem o seu *drive*. Este último tem ainda uma interface de 40 pinos para ligar à FPGA (na Figura C.8). Os respetivos circuitos com as componentes aparecem nas Figuras C.7 e C.9. Na realidade é necessário um desenho adicional. Dado que, do lado da FPGA, as interfaces usadas distribuem pinos reservados de maneira diferente, por consequência serão traçadas outras rotas entre a interface e os CI do altifalante. A subsecção seguinte descreve como se mapeiam os emissores do altifalante.

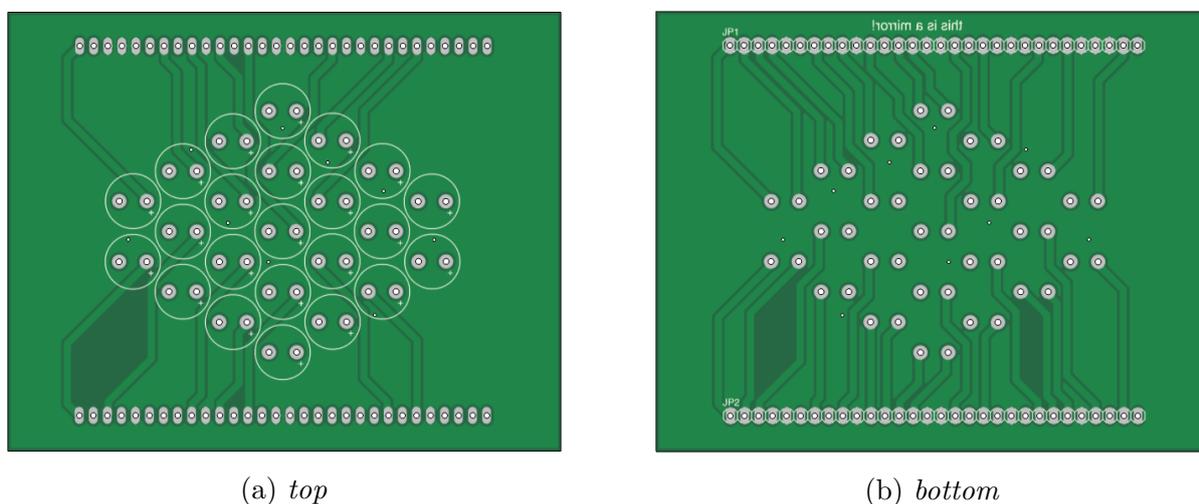
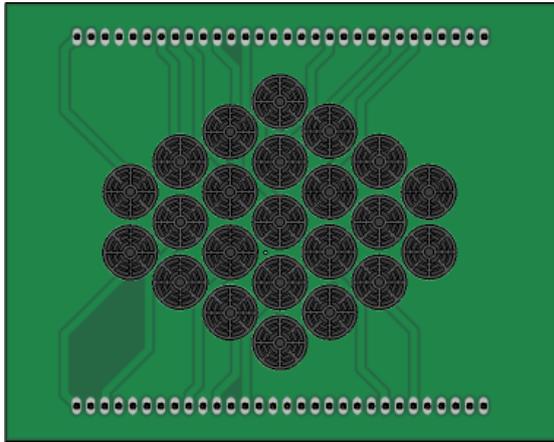


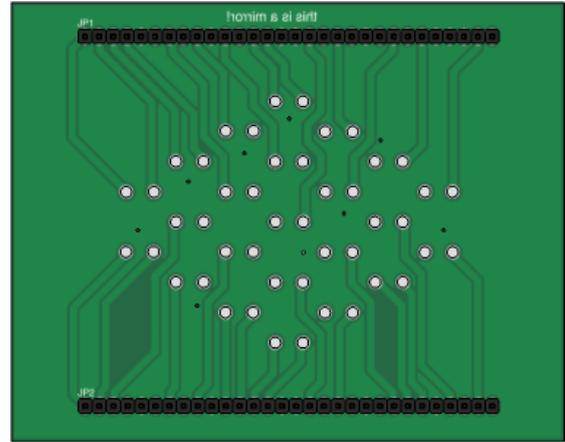
Figura C.6: PCB para o agregado de emissores.

C.5.1 A Interface com a FPGA

A arquitetura *spartan 6* (da FPGA usada) organiza o seu interface *Input/ Output* (I/O) em quatro bancos. Cada qual pode ser configurado segundo um standard específico [25]. Muitas vezes, as placas de desenvolvimento comerciais impõem limitações nos bancos que usa com os CI que traz montados. Para além disso, a FPGA ainda reserva alguns pinos “especiais” e outros para *ground*. O AP construído usa o máximo de pinos possível, por interface, para um sistema estéreo homogéneo, i.e. sem permitir que um dos altifalantes ultrapasse o outro no tamanho do agregado.

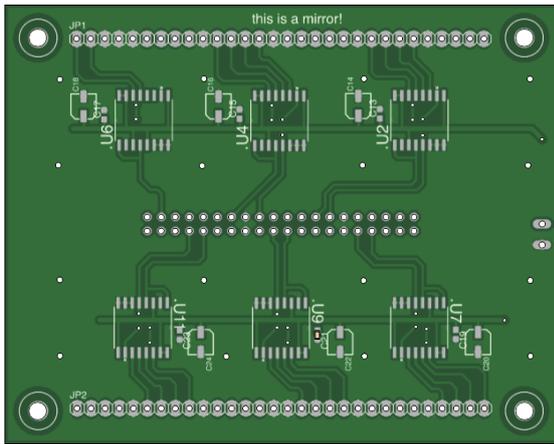


(a) *top*

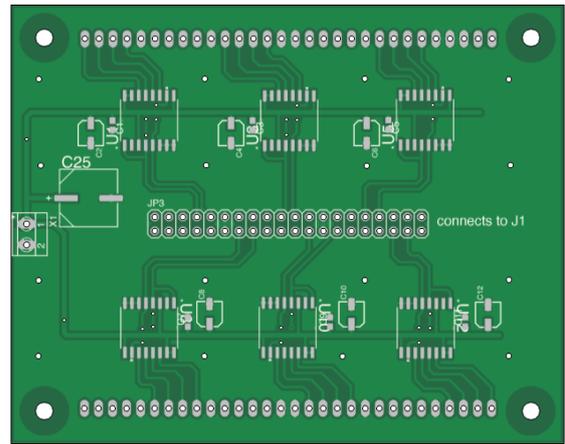


(b) *bottom*

Figura C.7: PCB e com os emissores montados.



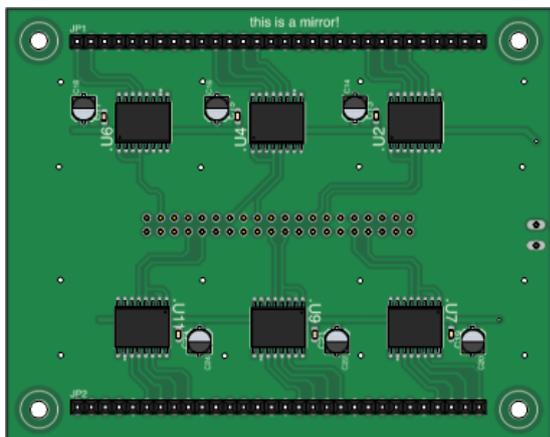
(a) *top*



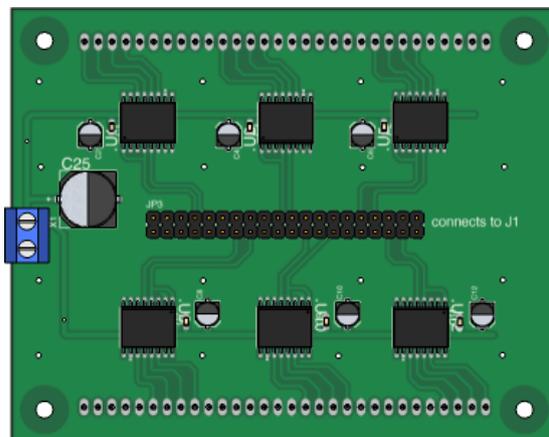
(b) *bottom*

Figura C.8: PCB com os circuitos de *drive* (para o conector *J1* da FPGA)

Em [21] podem ser consultadas as tabelas com a descrição os pinos para as interfaces *J1* e *J2* da placa de desenvolvimento usada, a TE0603. As Figuras C.10a e C.10b servem de mapa no roteamento dos fluxos de sinal da FPGA.

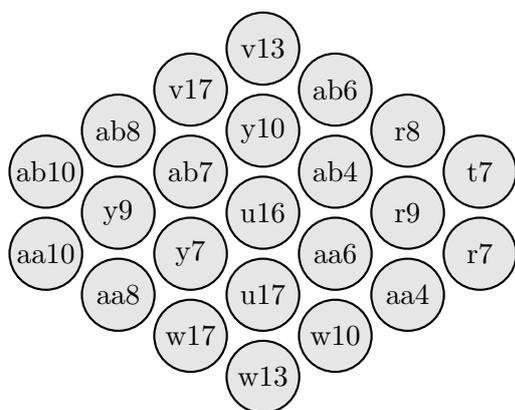


(a) top

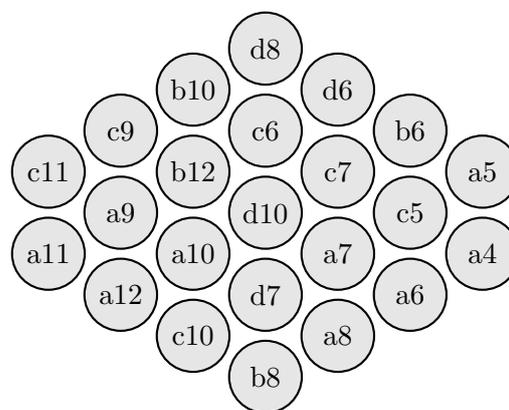


(b) bottom

Figura C.9: PCB com os componentes montados.



(a) Para $J1$



(b) Para $J2$

Figura C.10: Correspondência entre os emissores nos agregados e a nomenclatura do pino a que cada um está associado na FPGA

Apêndice D

Suporte para os *Auscultadores Virtuais*

D.1 Aspetto Geral

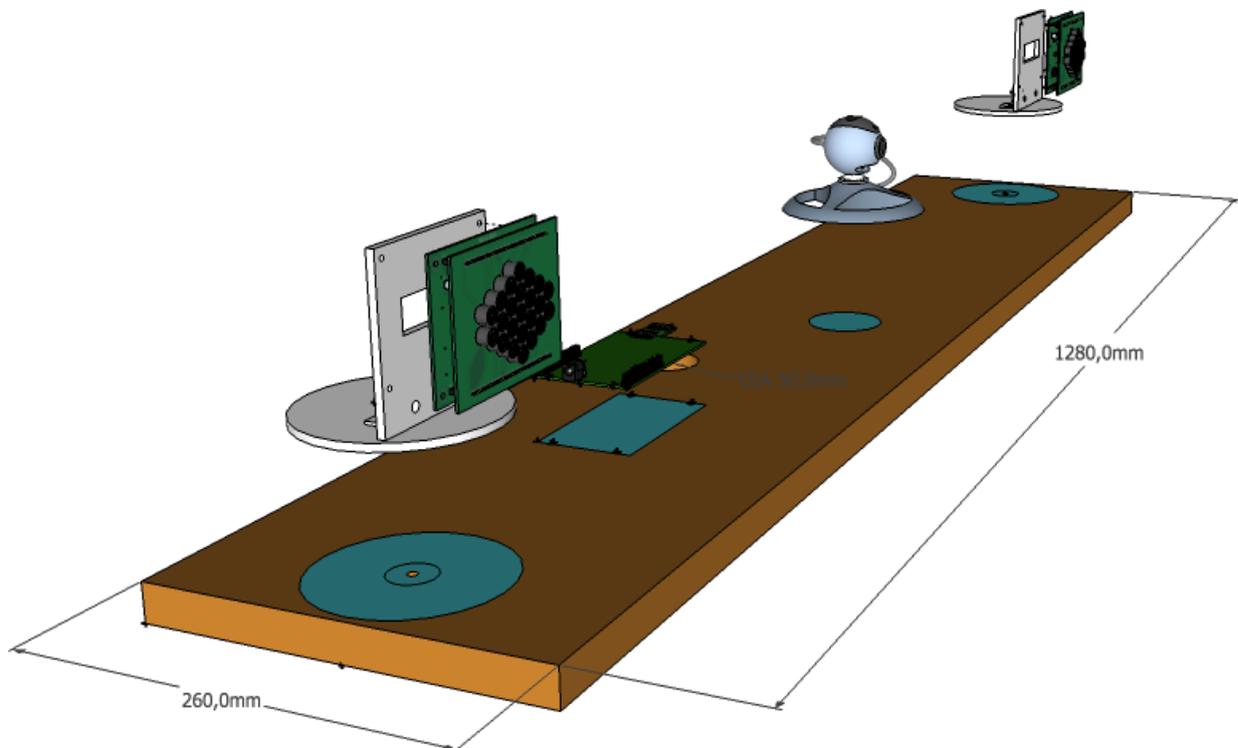


Figura D.1: Vista a 3 dimensões do suporte ao sistema de *Auscultadores Virtuais*

D.2 Suporte rotativo

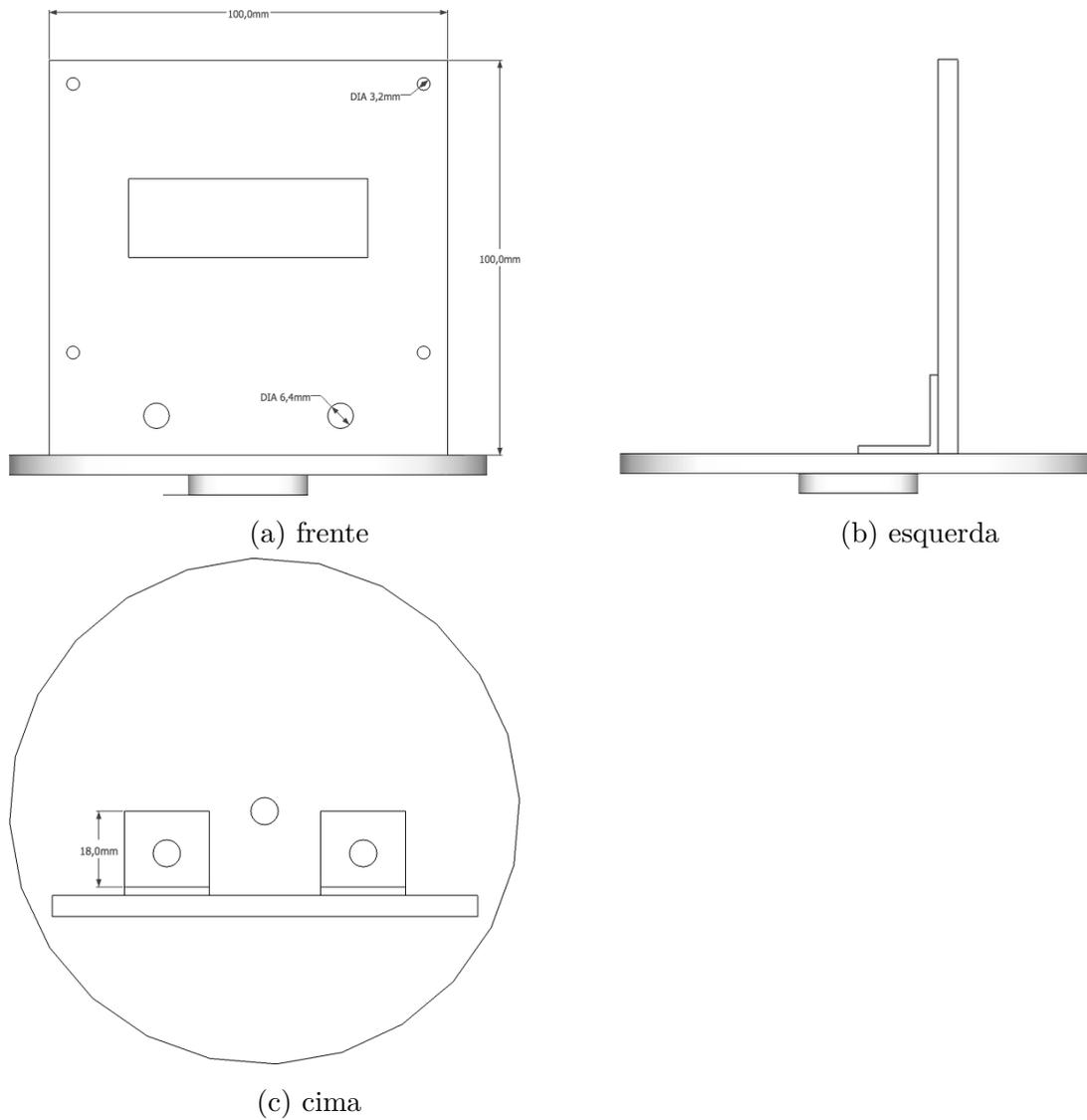


Figura D.2: Vistas ortográficas do suporte do AP. O azimute pode ser ajustado. A base deverá marcar uma escala

Bibliografia

- [1] R. F. Cordeiro, “Digital Beam-steering in a Parametric Array,” July 2012.
- [2] Gabriel Blard, Rui Cordeiro, José Vieira, Guilherme Campos, Arnaldo Oliveira, “Auscultadores Virtuais,” 2012.
- [3] Gabriel Blard, Rui Cordeiro, José Vieira, Guilherme Campos, Arnaldo Oliveira, “Sistema de Auscultadores Virtuais,” 2013.
- [4] Sennheiser, “Sennheiser Canada Inc. - Audiobeam.” <http://www.sennheiser.ca/live/senn/produit/en/578/>, último acesso: 16/10/2013.
- [5] Holosonics, “Audio Spotlight - Add sound and preserve the quiet..” <http://www.holosonics.com/?gclid=CIHVxs2207oCFfSWtAodLRQaiw>, último acesso: 10/07/2013.
- [6] W.-S. Gan, E.-L. Tan, and S. Kuo, “Audio Projection,” *IEEE Signal Processing Magazine*, pp. 43–57, Jan. 2011.
- [7] J. Yang, W.-S. Gan, K.-S. Tan, and M.-H. Er, “Acoustic beamforming of a parametric speaker comprising ultrasonic transducers,” *Sensors and Actuators A: Physical*, vol. 125, no. 1, pp. 91–99, 2005.
- [8] P. J. Westervelt, “Parametric Acoustic Array,” *The Journal of the Acoustical Society of America*, vol. 35, p. 535, Apr. 1963.
- [9] H. Berktaý, “Possible exploitation of non-linear acoustics in underwater transmitting applications,” *Journal of Sound and Vibration*, pp. 435–461, Oct. 1965.
- [10] Ee-Leng Tan, Woon-Seng Gan, and Jun Yang, “Preprocessing techniques for parametric loudspeakers,” in *2008 International Conference on Audio, Language and Image Processing*, July 2008.

- [11] A. B. Carlson and P. Crilly, *Communication Systems*. McGraw-Hill Science/Engineering/Math, 2009.
- [12] Wikipedia, “Huygens–Fresnel principle - Wikipedia, the free encyclopedia.” http://en.wikipedia.org/wiki/Huygens-Fresnel_principle, último acesso: 07/10/2013.
- [13] R. Bracewell, *The Fourier Transform & Its Applications*. McGraw-Hill Science/Engineering/Math, 1999.
- [14] B. Van Veen and K. Buckley, “Beamforming: a versatile approach to spatial filtering,” *IEEE ASSP Magazine*, vol. 5, pp. 4–24, Apr. 1988.
- [15] S. Doleman, J. Webber, R. Lacasse, R. Escoffier, M. Inoue, W. Alef, M. Honma, N. Nagar, A. Baudry, J. Kern, J. Greenberg, A. Saez, G. Crew, and R. Cappallo, “An ALMA beamformer for VLBI and phased array science,” in *2011 XXXth URSI General Assembly and Scientific Symposium*, pp. 1–3, IEEE, Aug. 2011.
- [16] Meyer Sound, “Line Arrays: Theory, Fact and Myth,” *Line Array Theory*, 2002.
- [17] K. Boyce, “Generating spatial audio from portable products - Part 2: Acoustic beamforming using the LM48901,” p. 15, 2012.
- [18] OpenCV, “Cascade Classifier Training — OpenCV 2.4.7.0 documentation.” http://docs.opencv.org/doc/user_guide/ug_traincascade.html, último acesso: 21/02/2013.
- [19] P. Viola and M. Jones, “Rapid object detection using a boosted cascade of simple features,” in *Proceedings of the 2001 IEEE Computer Society Conference on Computer Vision and Pattern Recognition. CVPR 2001*, vol. 1, pp. I-511–I-518, IEEE Comput. Soc, 2001.
- [20] Q. Li, U. Niaz, and B. Merialdo, “An improved algorithm on Viola-Jones object detector,” in *2012 10th International Workshop on Content-Based Multimedia Indexing (CBMI)*, pp. 1–6, IEEE, June 2012.
- [21] Trenc Electronic, “TE0603- User Manual,” tech. rep., 2012.
- [22] T. L. Ch Papageorgiou, “Modification Of Resonance Characteristics Of Ultrasonic Transducers By The Driving Circuit,” 2003.

- [23] M. Technology, “TC4467/68/69 - CMOS Quad Drivers datasheet.” <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en010680>, último acesso: 15/06/2013.
- [24] OpenCV 2.4.7.0 Documentation, “Cascade Classification — OpenCV 2.4.7.0 documentation.” http://docs.opencv.org/modules/objdetect/doc/cascade_classification.html, último acesso: 21/02/2013.
- [25] Xilinx, “Spartan-6 Family Overview.” http://www.xilinx.com/support/documentation/data_sheets/ds160.pdf, último acesso: 07/07/2013.
- [26] Xilinx, “MicroBlaze Processor Reference Guide.” http://www.xilinx.com/support/documentation/sw_manuals/mb_ref_guide.pdf, último acesso: 07/07/2013.
- [27] F. D. Jeff, “Create a Peripheral using the Peripheral Wizard | FPGA Developer.” <http://www.fpgadeveloper.com/2008/10/create-peripheral-using-peripheral.html>, último acesso: 07/07/2013.
- [28] F. D. Jeff, “Integrating a Blackbox into a Peripheral | FPGA Developer.” <http://www.fpgadeveloper.com/2008/10/integrating-blackbox-into-peripheral.html>, último acesso: 07/07/2013.
- [29] A. Dunkels, “Design and Implementation of the lwIP TCP/IP Stack,” 2001.
- [30] Oleksandr Kiyenko, “TE060X GigaBee Reference Designs - GigaBee_XPS13.2-Axi_lite, Trenz-Electronic, at GitHub.” https://github.com/Trenz-Electronic/TE060X-GigaBee-Reference-Designs/tree/master/GigaBee_XPS13.2-Axi_lite, último acesso: 06/06/2013.
- [31] K. Sollins, “The TFTP Protocol (Revision 2),” *RFC*, 1992.
- [32] J. H. Reed, *Software Radio: A Modern Approach to Radio Engineering*. Prentice Hall, 2002.
- [33] Xilinx, “LogiCore IP DDS Compiler v4.0.” http://www.xilinx.com/support/documentation/ip_documentation/dds_ds558.pdf, 2011.
- [34] NiCERA, “Parametric speaker | Ultrasonic sensor | Products | NICERA.” <http://www.nicera.co.jp/pro/ut/ut-04e.html>, último acesso: 10/01/2013.

- [35] M. Pandey, D. Borgohain, G. Baruah, J. S. Ubhi, and K. S. Raju, “Real Time Object Tracking: Simulation and Implementation on FPGA Based Soft Processor,” *Quality, Reliability, Security and Robustness in Heterogeneous Networks Lecture Notes of the Institute for Computer Sciences, Social Informatics and Telecommunications Engineering*, vol. 115, pp. 441–450, 2013.
- [36] C. Murata Manufacturing, “Sensors (PIEZOTITeR),” tech. rep., 2005.
- [37] J. a. Sousa, “Sonar ultra-sónico para aplicação em bengala para cegos.” <http://ria.ua.pt/handle/10773/4480>, 2010.
- [38] C. Murata Manufacturing, “Application Manual,” tech. rep., 2008.
- [39] M. Technology, “TC4469 - Power Management - Power MOSFET Drivers.” <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en010680#documentation>, último acesso: 02/05/2013.